

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

**EP 0 881 734 A1**

(12)

## EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:  
**02.12.1998 Patentblatt 1998/49**

(51) Int. Cl.<sup>6</sup>: **H02H 9/04**, H01R 13/66

(21) Anmeldenummer: **98107524.5**

(22) Anmeldetag: **24.04.1998**

(84) Benannte Vertragsstaaten:  
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU  
MC NL PT SE**  
Benannte Erstreckungsstaaten:  
**AL LT LV MK RO SI**

(30) Priorität: **30.05.1997 DE 19722580**

(71) Anmelder:  
**KRONE Aktiengesellschaft  
14167 Berlin (DE)**

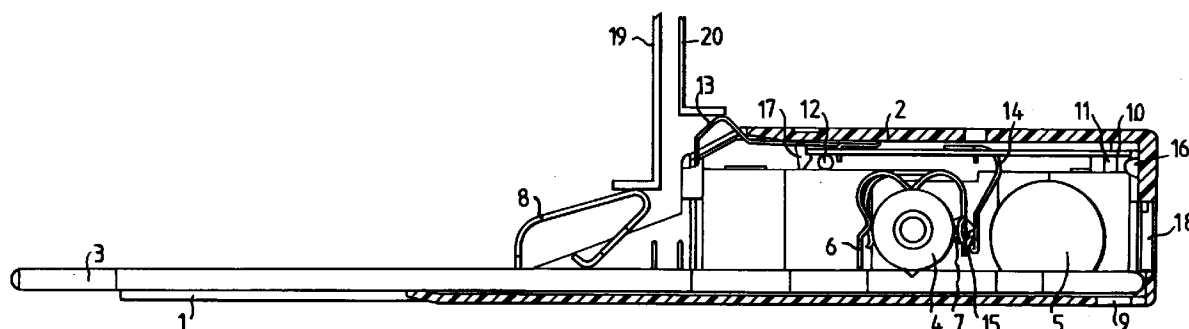
(72) Erfinder:  
• **Busse, Ralf-Dieter, Dipl.-Ing.  
12679 Berlin (DE)**  
• **Stark, Joachim, Dipl.-Ing.  
13593 Berlin (DE)**  
• **Storbeck, Carsten, Dipl.-Ing.  
14109 Berlin (DE)**

### (54) **Überspannungsschutzstecker mit Fail-Safe**

(57) Die Erfindung betrifft einen Überspannungsschutzstecker, umfassend mindestens ein spannungsbegrenzendes Bauelement mit einem zugeordneten Schmelzelement und einen Fail-Safe (6), wobei das Schmelzelement bei thermischer Überhitzung den Fail-Safe (6) auslöst, der wahlweise mit einer optischen Fail-Safe-Signalisierung erweiterbar ist, wobei das span-

nungsbegrenzende Bauelement mit zugeordnetem Schmelzelement und der Fail-Safe (6) als abgeschlossene Einheit auf einer ersten Leiterplatte (3) angeordnet sind, der wahlweise die auf einer separaten zweiten Leiterplatte (10) angeordnete optische Fail-Safe-Signalisierung zuzuordnen ist.

**FIG.1**



**EP 0 881 734 A1**

## Beschreibung

Die Erfindung betrifft einen Überspannungsschutzstecker gemäß dem Oberbegriff des Patentanspruchs 1.

Insbesondere in der Telekommunikations- und Datentechnik werden Überspannungsschutzstecker verwendet, um die verschalteten Doppeladern vor Überspannungen und -strömen aufgrund technischer Defekte oder äußeren Strörungen wie z.B. Blitzeinschläge zu schützen. Dazu weisen solche Stecker ein spannungsbegrenzendes und meist auch ein strombegrenzendes Bauelement auf, denen ein Schmelzelement, meist in Form einer Lotpille, zugeordnet ist. Tritt in dem spannungsbegrenzenden Bauelement ein längere Zeit andauernder Überstrom auf, so schmilzt die Lotpille aufgrund der auftretenden Verlustwärme an dem Bauelement ab, wodurch meist ein mechanischer Fail-Safe die Leitungen gegen Erde kurzschließt. Die ist nötig, da durch die auftretenden Überspannungen oder -ströme die Bauelemente möglicherweise in ihrer Funktionalität beeinträchtigt wurden. Zur einfacheren Identifizierung, welche Fail-Safes ausgelöst wurden, sind bereits verschiedenste optische Fail-Safe-Signalisierungen bekannt, wobei überwiegend Leuchtdioden verwendet werden.

Für die Signalisierung der Auslösung eines Fail-Safes sind verschiedene Lösungen bekannt. Bei Überhitzung des spannungsbegrenzenden Bauelementes kann neben dem Kurzschluß von a und b gegen Erde das Auslösen eines parallel ablaufenden Prozesses veranlaßt werden (indirekte Signalisierung). Der sicherheitsrelevante Vorgang der Fail-Safe-Auslösung bleibt dabei gänzlich unbeeinflußt vom Signalisierungsvorgang, nachteilig ist aber der nur annäherungsweise Zusammenhang. Auch bei optimaler Abstimmung beider Vorgänge sind immer thermische Konstellationen möglich, bei denen der Fail-Safe ausgelöst hat, aber die Signalisierung nicht erfolgt oder umgekehrt.

Lösungen für direkte Signalisierungen sind bekannt, bei denen nach Abschmelzen einer Lotpille der bewegliche Teil des Fail-Safes durch Federkraft bei Erreichen seiner Endlage neben den Kontaktstellen für die Leitungen a und b zusätzlich noch eine weitere Kontaktstelle für die Signalisierung kontaktiert. Die konstruktive Ausgestaltung muß dabei so erfolgen, daß die Kontaktstelle für die Signalisierung schwach federnd ausgeführt wird, um eine Behinderung der Fail-Safe-Bewegung zu vermeiden. In jedem Fall muß vermieden werden, daß durch die dritte Kontaktstelle an den beiden Kontaktstellen a-Erde und b-Erde eine zu geringe Andruckkraft zustande kommt oder sogar gar keine Kontaktierung stattfindet.

Es ist bekannt, die Bauelemente des Überspannungsschutzsteckers auf einer Leiterplatte anzuordnen. Da die optische Fail-Safe-Signalisierung nicht immer gewünscht bzw. benötigt wird, werden daher zwei Typen von Leiterplatten gefertigt, nämlich eine mit und

eine ohne optische Fail-Safe-Signalisierung. Aufgrund der zusätzlichen Bauelemente für die optische Fail-Safe-Signalisierung nehmen auch die geometrischen Abmessungen der Leiterplatte zu. Um jedoch für beide Leiterplattenvarianten das gleiche Gehäuse verwenden zu können, wird dies entsprechend der größeren Leiterplatte ausgelegt. Des weiteren muß bei Anordnung des Steckers in einem Gehäuse dieses derart ausgestaltet werden, daß die optische Fail-Safe-Signalisierung wahrnehmbar ist. Dazu weist das Gehäuse eine Öffnung auf, aus der die am Steckerende angeordnete Leuchtdiode herausragen kann, um optisch wahrgenommen zu werden. Bei der Steckervariante ohne optische Fail-Safe-Signalisierung muß dann diese Öffnung verschlossen werden.

Der Erfindung liegt daher das Problem zugrunde, einen Überspannungsschutzstecker zu schaffen, der kompakt aufgebaut, leicht nachrüstbar ist und nur geringe konstruktive Änderungen an einem Gehäuse erforderlich macht.

Die Lösung des technischen Problems ergibt sich durch die Merkmale des Patentanspruchs 1. Durch die Ausbildung des Überspannungsschutzsteckers als geschlossene Einheit auf einer Leiterplatte und Anordnung der optischen Fail-Safe-Signalisierung auf einer separaten Leiterplatte, die bei Bedarf der ersten Leiterplatte zuordenbar ist, ergibt sich ein einfaches Nachrüsten für die optische Fail-Safe-Signalisierung ohne nachträgliche Montage von Bauelementen. Da somit die geometrischen Abmessungen der ersten Leiterplatte stets gleich sind, sind bei Einsatz in einem Gehäuse keine räumlichen Vorhaltungen für die optische Fail-Safe-Signalisierung nötig, was eine kompaktere Bauweise erlaubt. Insbesondere bei Anordnung der zweiten Leiterplatte oberhalb der ersten Leiterplatte können dabei die Bauelemente der zweiten Leiterplatte in den Lücken zwischen den Bauelementen der ersten Leiterplatte angeordnet werden. Ein weiterer Vorteil liegt darin, daß die erste Leiterplatte vielseitiger anwendbar und somit in größeren Stückzahlen herstellbar ist, was deren Stückkosten reduziert. Des weiteren ergibt sich dadurch auch eine einfache Nachrüstung bei Einsatz in Gehäusen, ohne daß das Gehäuse konstruktiv nachträglich verändert werden muß. In dem Gehäuse müssen dazu nur Führungen für beide Leiterplatten vorgesehen werden, so daß die Leiterplatten je nach Bedarf einfach herein- oder herausgenommen werden. Zur optischen Wahrnehmung wird dann das zugeordnete Gehäuseteil transparent ausgebildet. Dabei ist es möglich, das zugeordnete Gehäuseteil stets transparent auszubilden, unabhängig davon, ob die optische Fail-Safe-Signalisierung benötigt wird oder nicht oder aber bei einer Nachrüstung die entsprechenden Gehäuseteile auszutauschen. Des weiteren erlaubt die Ausbildung auf separaten Leiterplatten, daß mittig in der ersten Leiterplatte ein Durchbruch angeordnet ist, so daß die erste Leiterplatte mittels eines passenden Ziehakens bewegbar ist. Weitere vorteilhafte Ausge-

staltungen der Erfindung ergeben sich aus den Unteransprüchen.

Die Erfindung wird nachfolgend anhand eines bevorzugten Ausführungsbeispiels näher erläutert. Die Fig. zeigen:

Fig.1 eine Seitenansicht des Überspannungsschutzsteckers mit optischer Fail-Safe-Signalisierung in einem Gehäuse,

Fig.2 eine perspektivische Draufsicht auf die erste Leiterplatte mit zugehörigem Gehäuseteil und

Fig.3 eine perspektivische Draufsicht auf die zweite Leiterplatte mit zugehörigem Gehäuseteil.

In der Fig. 1 ist die Seitenansicht eines mit einem Überspannungsschutzstecker zu bestückenden Gehäuses dargestellt, das ein Gehäuse-Unterteil 1 und ein Gehäuse-Oberteil 2 umfaßt. Auf einer ersten Leiterplatte 3 sind ein Dreipol-Überspannungsleiter 4 als spannungsbegrenzendes und zwei PTC-Widerstände 5 als strombegrenzende Bauelemente angeordnet. Der Überspannungsleiter 4 und die PTC-Widerstände 5 sind zylinderförmig ausgebildet und in Nuten und/oder Schlitzen in der Leiterplatte 3 angeordnet, wo diese dann z.B. mittels Reflow-Löten elektrisch leitend verbunden werden. Nach der Verlötung des Überspannungsableiters 4 und der PTC-Widerstände 5 wird ein Fail-Safe-Kontakt 6 auf den Überspannungsableiter 4 aufgeschnappt, wobei eine zusätzliche Fixierung des Fail-Safes 6 über einen Schlitz in der Leiterplatte 3 erfolgt. Der Fail-Safe-Kontakt 6 ist dabei über die Mittelelektrode des Überspannungsleiters 4 permanent mit dem Erdpotential verbunden. Zwischen dem Überspannungsableiter 4 und dem Fail-Safe-Kontakt 6 ist ein als Lotpille 7 ausgebildetes Schmelzelement angeordnet, das mit dem Fail-Safe-Kontakt 6 fest verbunden ist. Bei Überhitzung des Überspannungsableiters 4 schmilzt die Lotpille 7, und der im Normalzustand vorgespannte Kurzschlußbügel des Fail-Safe-Kontakts 6 bewegt sich nach links zum Überspannungsableiter 4 hin, wobei der Kurzschlußbügel im entspannten Zustand die beiden Außenelektroden des Überspannungsableiters 4 kontaktiert. Dadurch liegen aber auch die beiden Außenelektroden auf Erdpotential sowie eine mit den Außenelektroden verbundene Doppelader. Des weiteren ist auf der Leiterplatte 3 ein federnder Erdkontakt 8 angeordnet, über den das Erdpotential der Leiterplatte 3 zugeführt wird. Der federnde Erdkontakt 8 ist dabei außerhalb des Gehäuses angeordnet, so daß dieser relativ frei zugänglich ist. Daher kann das eine Erdschiene 19 bildende kontaktierende Gegenstück z.B. als Lasche aus der Montagewanne eines Verteilers fertigungsfreundlich herausgebogen werden. Im Endbereich der Leiterplatte 3 befindet sich mittig ein Durchbruch 9, der das Ziehen der Leiterplatte 3 mittels eines zugehörigen Werkzeuges ermöglicht wobei das

Werkzeug durch einen Durchbruch 18 in dem Gehäuse-Unterteil 1 in das Innere des Gehäuses geführt werden kann. Die Leiterplatte 3 wird zur Installation in das Gehäuse-Unterteil 2 hineingedrückt und ist mit diesem rastend verbunden. Im eingesteckten Zustand ist die Leiterplatte 3 auf der Unterseite vollständig durch das Gehäuse-Unterteil 1 abgedeckt, so daß eine zusätzliche Passivierung zum Schutz der Leiterbahnen vor Berührung und Beschädigung entfallen kann.

Die wahlweise gewünschte optische Fail-Safe-Signalisierung wird durch eine zweite Leiterplatte 10 realisiert. Auf der Leiterplatte 10 sind eine Leuchtdiode 11, ein Strombegrenzungswiderstand 12, ein Betriebsspannungskontakt 13 und ein Verbindungskontakt 14 angeordnet. Die Leuchtdiode 11 und der Strombegrenzungswiderstand 12, die beide vorzugsweise in SMD-Technik ausgebildet sind, bilden die eigentliche Fail-Safe-Signalisierung. Der Betriebsspannungskontakt 13 ist ebenso wie der Erdkontakt 8 federnd ausgebildet und erstreckt sich aus dem Gehäuse-Oberteil 2 heraus, so daß sein zu kontaktierendes Gegenstück ebenfalls durch Herausbiegung einer Lasche in einem die Betriebsspannung führenden Signalblech 20 hergestellt werden kann. Die Ausbildung der Erdkontakte 8 bzw. der Betriebsspannungskontakte 13 erlaubt die gleichzeitige Kontaktierung von bis zu 200 Doppeladern mittels eines Bleches ohne zusätzliche Zwischenstücke. Der Verbindungskontakt 14 stellt im Falle der Auslösung des Fail-Safe-Kontaktes 6 die Verbindung zwischen der ersten Leiterplatte 3 und der zweiten Leiterplatte 10 her. Dazu ist der Verbindungskontakt 14 gegen die Lotpille 7 vorgespannt, wobei zwischen Lotpille 7 und Verbindungskontakt 14 eine Isolationsschicht 15 angeordnet ist. Solange der Fail-Safe-Kontakt 6 nicht ausgelöst wird, ist der Stromkreis der Leuchtdiode 11 offen. Schmilzt nun die Lotpille 7, so bewegt sich der vorgespannte Verbindungskontakt 14 in Richtung Fail-Safe-Kontakt 6 und kontaktiert diesen unterhalb der Lotpille 7 und der Isolationsschicht 15 durch einen gebogenen Vorsprung. Dadurch, daß Fail-Safe-Kontakt 6 und Verbindungskontakt 14 sich in gleiche Richtung bewegen, kommt es aufgrund der optischen Fail-Safe-Signalisierung zu keiner Abschwächung des eigentlichen Fail-Safe-Vorganges. Anstelle der Lotpille 7 mit der Isolationsschicht 15 könnte auch ein elektrischer Isolator verwendet werden, der ein ähnliches temperaturabhängiges Abschmelzverhalten aufweist. Die Leiterplatte 10 wird wie die Leiterplatte 3 rastend in das Gehäuse-Oberteil 2 hineingedrückt. Dazu wird die Leiterplatte 10 hinter einen Vorsprung 16 geschoben und nach oben gedrückt, wo diese durch eine herumgreifende Rastnase 17 gehalten wird. Das Gehäuse-Oberteil 2 ist zumindest teilweise transparent ausgebildet, so daß die optische Fail-Safe-Signalisierung außerhalb des Gehäuses wahrnehmbar ist. Aufgrund des mechanischen Schutzes der Leuchtdiode 11 durch das Gehäuse kann diese als seitlich abstrahlende SMD-Diode ausgebildet sein.

Zur Montage des Überspannungsschutzstecker werden die Leiterplatten 3, 10 mit dem zugehörigen Gehäuse-Unterteil 1 bzw. Gehäuse-Oberteil 2 rastend verbunden, wie in Fig.2 bzw. Fig.3 dargestellt. Anschließend werden das Gehäuse-Unterteil 1 und das Gehäuse-Oberteil aufeinander gerastet, wobei Rastelemente 21 des Gehäuse-Unterteiles 1 in korrespondierende Rastöffnungen 22 des Gehäuse-Oberteiles 2 einschnappen und eine feste Verbindung herstellen.

#### Bezugszeichenliste

- |     |                            |  |
|-----|----------------------------|--|
| 1)  | Gehäuse-Unterteil          |  |
| 2)  | Gehäuse-Oberteil           |  |
| 3)  | Leiterplatte               |  |
| 4)  | Überspannungsableiter      |  |
| 5)  | PTC-Widerstand             |  |
| 6)  | Fail-Safe-Kontakt          |  |
| 7)  | Lotpille                   |  |
| 8)  | Erdkontakt                 |  |
| 9)  | Durchbruch                 |  |
| 10) | Leiterplatte               |  |
| 11) | Leuchtdiode                |  |
| 12) | Strombegrenzungswiderstand |  |
| 13) | Betriebsspannungskontakt   |  |
| 14) | Verbindungskontakt         |  |
| 15) | Isolationsschicht          |  |
| 16) | Vorsprung                  |  |
| 17) | Rastnase                   |  |
| 18) | Durchbruch                 |  |
| 19) | Erdschiene                 |  |
| 20) | Signalblech                |  |
| 21) | Rastelemente               |  |
| 22) | Rastöffnungen              |  |

#### Patentansprüche

1. Überspannungsschutzstecker, umfassend mindestens ein spannungsbegrenzendes Bauelement mit einem zugeordneten Schmelzelement und einen Fail-Safe, wobei das Schmelzelement bei thermischer Überhitzung den Fail-Safe auslöst, der wahlweise mit einer optischen Fail-Safe-Signalisierung erweiterbar ist,  
**dadurch gekennzeichnet, daß**  
das spannungsbegrenzende Bauelement mit dem zugeordneten Schmelzelement und der Fail-Safe (6) als abgeschlossene Einheit auf einer ersten Leiterplatte (3) angeordnet sind, der wahlweise die auf einer separaten zweiten Leiterplatte (10) angeordnete optische Fail-Safe-Signalisierung zuordenbar ist.
2. Überspannungsschutzstecker nach Anspruch 1, dadurch gekennzeichnet, daß die Leiterplatten (3, 10) mindestens teilweise in einem gemeinsamen Gehäuse (1, 2) angeordnet sind, dessen der Fail-Safe-Signalisierung zugewandte Oberfläche (2)

transparent ausgebildet ist.

3. Überspannungsschutzstecker nach Anspruch 2, dadurch gekennzeichnet, daß die Leiterplatten (3, 10) rastend, im definierten Abstand zueinander, im Gehäuse (1,2) befestigt sind.
4. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß das spannungsbegrenzende Bauelement als Überspannungsableiter (4) ausgebildet ist.
5. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß das spannungsbegrenzende Bauelement im wesentlichen zylindrisch ausgebildet und in Schlitzen und/oder Nuten der Leiterplatte (3) angeordnet ist.
6. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß der Fail-Safe (6) auf das spannungsbegrenzende Bauelement aufgeschnappt und in einem Schlitz der Leiterplatte (3) fixiert ist.
7. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß die Leiterplatte (3) mit einem federnden Erdkontakt (8) ausgebildet ist, der bei teilweiser Anordnung der Leiterplatte (3) innerhalb des Gehäuses (1,2) außerhalb letzteren liegt.
8. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß die Leiterplatte (3) im Endbereich einen Durchbruch (9) aufweist.
9. Überspannungsschutzstecker nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß die Signalisierungseinheit eine Leuchtdiode (11), einen Begrenzungswiderstand (12), einen Betriebsspannungskontakt (13) und einen Verbindungskontakt (14) aufweist, der bei Auslösung des Fail-Safes (6) die beiden Leiterplatten (3, 10) miteinander elektrisch verbindet.
10. Überspannungsschutzstecker nach Anspruch 9, dadurch gekennzeichnet, daß die Leuchtdiode (11) und/oder der Begrenzungswiderstand (12) als SMD-Bauelemente ausgebildet sind.
11. Überspannungsschutzstecker nach Anspruch 9 oder 10, dadurch gekennzeichnet, daß der Betriebsspannungskontakt (13) als federnder Kontakt ausgebildet ist, der bei teilweiser Anordnung der Leiterplatte (10) innerhalb des Gehäuses (1,2)

außerhalb letzteren liegt.

12. Überspannungsschutzstecker nach einem der vor-  
angegangenen Ansprüche, dadurch gekenn-  
zeichnet, daß dem Fail-Safe (6) und der Fail-Safe-  
Signalisierung das gleiche Schmelzelement zuge-  
ordnet ist, das teils zwischen dem Fail-Safe (6) und  
dem spannungsbegrenzenden Bauelement und  
teils zwischen dem Fail-Safe (6) und dem Verbind-  
ungskontakt (14) angeordnet ist, wobei der Ver-  
bindungskontakt (14) durch das Schmelzelement  
vorgespannt ist, so daß bei Auslösung des Fail-  
Safes (6) für den Verbindungskontakt (14) eine  
Bewegung in Richtung des Fail-Safes (6) durch-  
führbar ist.
13. Überspannungsschutzstecker nach Anspruch 12,  
dadurch gekennzeichnet, daß das Schmelzelement  
als Lotpille (7) ausgebildet ist und zwischen Lotpille  
(7) und Verbindungskontakt (14) eine Isolations-  
schicht (15) angeordnet ist.
14. Überspannungs- und Stromschutzstecker nach  
Anspruch 12, dadurch gekennzeichnet, daß das  
Schmelzelement als elektrischer Isolator mit tem-  
peraturabhängigen Abschmelzverhalten ausgebil-  
det ist.

5

10

15

20

25

30

35

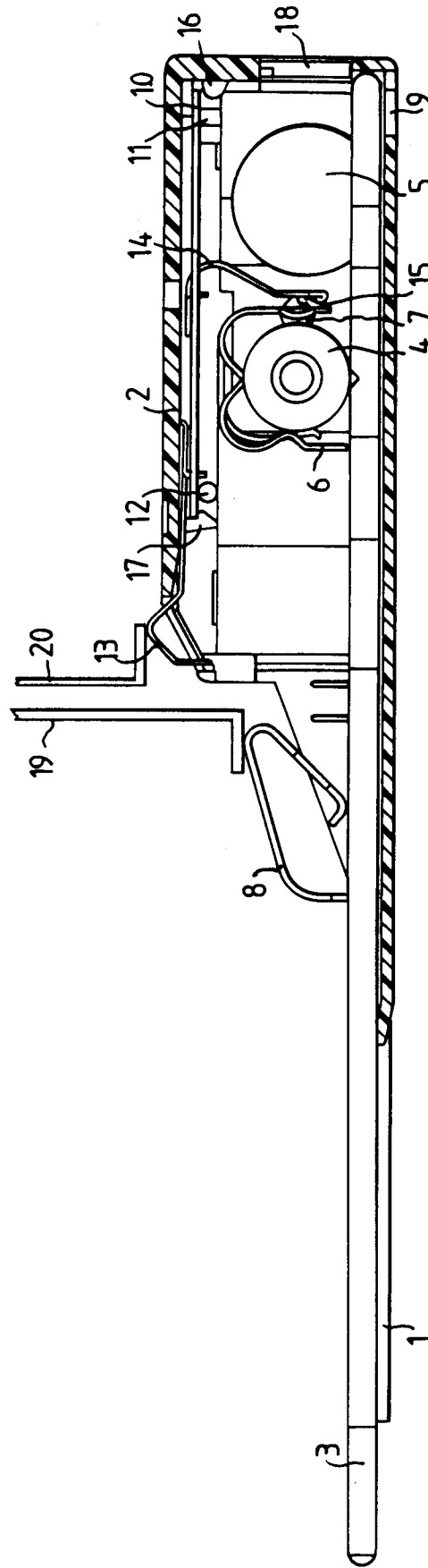
40

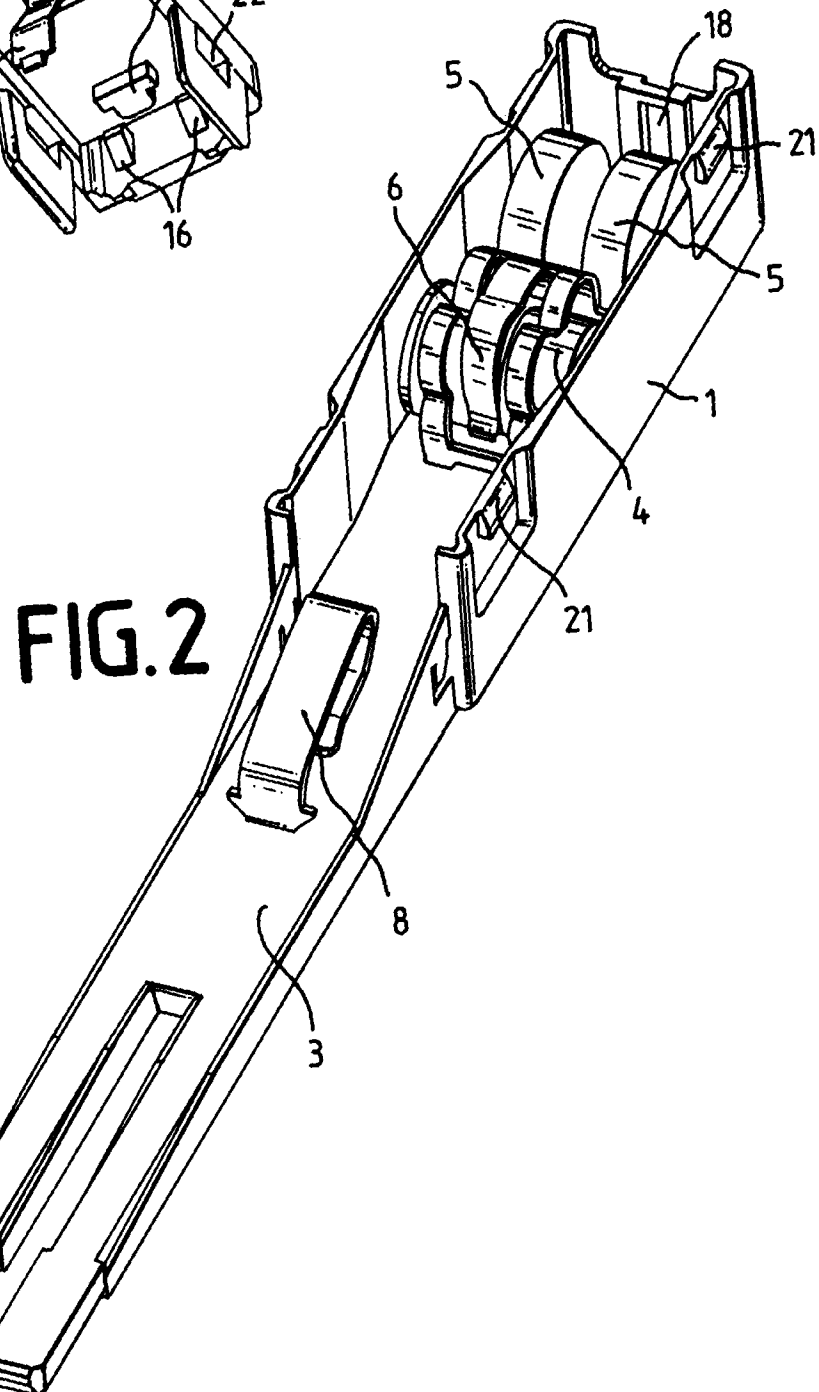
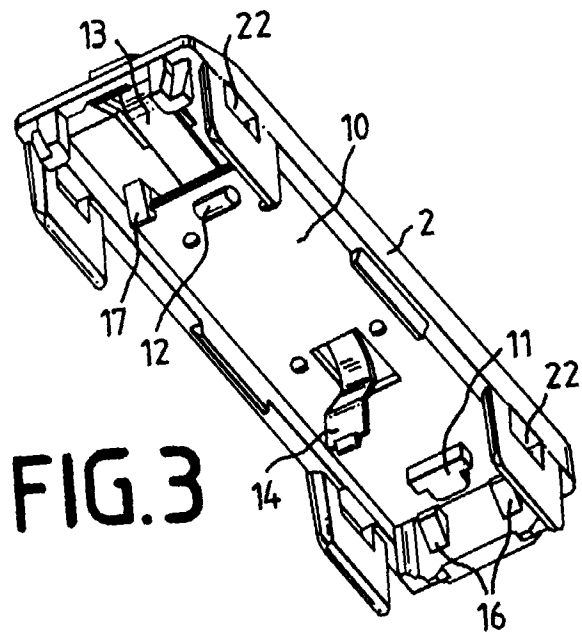
45

50

55

FIG.1







Europäisches  
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung  
EP 98 10 7524

| EINSCHLÄGIGE DOKUMENTE                                                                                                                                                                                                                                                                    |                                                                                                                                                                                      |                                                                                                                                                                                                                                                                                                                                                  |                                         |
|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------|
| Kategorie                                                                                                                                                                                                                                                                                 | Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile                                                                                                  | Betrifft Anspruch                                                                                                                                                                                                                                                                                                                                | KLASSIFIKATION DER ANMELDUNG (Int.Cl.6) |
| Y<br>A                                                                                                                                                                                                                                                                                    | EP 0 755 105 A (ALCATEL CABLE INTERFACE)<br>22.Januar 1997<br>* Spalte 3, Zeile 51 - Spalte 6, Zeile 37<br>*<br>* Abbildungen 1-4 *<br>---                                           | 1-4,12,<br>14<br>5-11                                                                                                                                                                                                                                                                                                                            | H02H9/04<br>H01R13/66                   |
| Y<br>A                                                                                                                                                                                                                                                                                    | DE 195 19 785 C (QUANTE AG) 29.August 1996<br>* Spalte 4, Zeile 29 - Spalte 6, Zeile 64<br>*<br>* Abbildungen 1-4 *<br>---                                                           | 1-4,12,<br>14<br>5,6                                                                                                                                                                                                                                                                                                                             |                                         |
| A                                                                                                                                                                                                                                                                                         | EP 0 647 005 A (ALCATEL CABLE INTERFACE)<br>5.April 1995<br>* Spalte 4, Zeile 2 - Spalte 5, Zeile 50 *<br>* Spalte 6, Zeile 24 - Spalte 7, Zeile 2 *<br>* Abbildungen 1-3 *<br>----- | 1,13                                                                                                                                                                                                                                                                                                                                             |                                         |
|                                                                                                                                                                                                                                                                                           |                                                                                                                                                                                      |                                                                                                                                                                                                                                                                                                                                                  | RECHERCHIERTE<br>SACHGEBIETE (Int.Cl.6) |
|                                                                                                                                                                                                                                                                                           |                                                                                                                                                                                      |                                                                                                                                                                                                                                                                                                                                                  | H02H<br>H01R                            |
| Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt                                                                                                                                                                                                                 |                                                                                                                                                                                      |                                                                                                                                                                                                                                                                                                                                                  |                                         |
| Recherchenort<br><b>BERLIN</b>                                                                                                                                                                                                                                                            |                                                                                                                                                                                      | Abschlußdatum der Recherche<br><b>1. September 1998</b>                                                                                                                                                                                                                                                                                          | Prüfer<br><b>Stirn, J-P</b>             |
| KATEGORIE DER GENANNTEN DOKUMENTE<br>X : von besonderer Bedeutung allein betrachtet<br>Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie<br>A : technologischer Hintergrund<br>O : nichtschriftliche Offenbarung<br>P : Zwischenliteratur |                                                                                                                                                                                      | T : der Erfindung zugrunde liegende Theorien oder Grundsätze<br>E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist<br>D : in der Anmeldung angeführtes Dokument<br>L : aus anderen Gründen angeführtes Dokument<br>.....<br>& : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument |                                         |

EPO FORM 1503 03 82 (P04C03)