

(19)



(11)

EP 0 952 509 B1

(12)

EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag und Bekanntmachung des
Hinweises auf die Patenterteilung:
30.05.2007 Patentblatt 2007/22

(51) Int Cl.:
G05F 3/30 (2006.01)

(21) Anmeldenummer: **99105492.5**

(22) Anmeldetag: **17.03.1999**

(54) Referenzspannungsschaltung

Voltage reference circuit

Circuit de tension de référence

(84) Benannte Vertragsstaaten:
DE ES FR GB IE IT PT

(30) Priorität: **21.04.1998 DE 19817791**

(43) Veröffentlichungstag der Anmeldung:
27.10.1999 Patentblatt 1999/43

(73) Patentinhaber: **Infineon Technologies AG**
81669 München (DE)

(72) Erfinder: **Wachter, Franz, Dr.**
9504 Villach (AT)

(74) Vertreter: **Patentanwälte**
Westphal, Mussnug & Partner
Mozartstrasse 8
80336 München (DE)

(56) Entgegenhaltungen:
US-A- 4 100 437 **US-A- 4 325 018**
US-A- 4 751 454

EP 0 952 509 B1

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

[0001] Die vorliegende Erfindung betrifft eine Referenzspannungsschaltung, insbesondere eine Referenzspannungsschaltung nach dem Oberbegriff des Anspruchs 1, welche eine abgleichbare Referenzspannung liefert.

[0002] Integrierte Schaltungen, die nicht aus einer stabilisierten Versorgungsspannung betrieben werden, benötigen intern eine Referenzspannungsquelle. Dies gilt insbesondere für Spannungsregler, deren Ausgangsspannung anderen integrierten Schaltungen oder Schaltungsblöcken als Referenzspannung dient.

[0003] Im Prinzip kann die Durchlaß- oder Flußspannung einer Diode oder allgemein eines pn-Übergangs, z. B. die Basis-Emitter-Spannung eines Bipolartransistors, als Referenzspannung verwendet werden. Allerdings besitzt die Flußspannung eines pn-Übergangs einen negativen Temperaturkoeffizienten, der sich für viele Anwendungen negativ auswirkt. Sollen beispielsweise mit Hilfe eines Spannungsreglers, dessen Ausgangsspannung als Referenzspannung dient, Sensoren, A/D-Wandler oder ähnliche Bauteile versorgt werden, muß die Ausgangsspannung des Spannungsreglers hochgenau und insbesondere äußerst temperaturstabil sein.

[0004] Daher werden bevorzugt Bandgap- oder Bandabstands-Referenzspannungsschaltungen als Referenzspannungsquellen eingesetzt, die eine temperaturstabilisierte Referenzspannung liefern. Diese bekannten Bandgap-Referenzspannungsquellen basieren auf einer Addition einer Flußspannung eines stromdurchflossenen pn-Übergangs und einer mit einem entsprechenden Faktor multiplizierten Differenzspannung, die aus zwei Spannungen von zwei mit unterschiedlichen Stromdichten durchflossenen pn-Übergängen gebildet wird. Allgemein hat die Flußspannung eines stromdurchflossenen pn-Übergangs - wie bereits zuvor erläutert worden ist - einen negativen Temperaturkoeffizienten. Die Differenz zweier Flußspannungen steigt hingegen proportional zur absoluten Temperatur an und unterliegt damit einem positiven Temperaturkoeffizienten. Wird der Faktor, mit dem die zuvor erläuterte Differenzspannung multipliziert wird, derart eingestellt, daß sich der negative Temperaturkoeffizient der Flußspannung des pn-Übergangs mit dem positiven Temperaturkoeffizienten der Differenzspannung aufhebt, kann eine temperaturstabilisierte Ausgangs- bzw. Referenzspannung erhalten werden. Insbesondere beträgt die Ausgangsspannung einer derartigen Referenzspannungsquelle, welche durch Addition der zuvor erläuterten Flußspannung eines stromdurchflossenen pn-Übergangs mit der ebenfalls zuvor erläuterten Differenzspannung erhalten wird, ca. 1,25V, was in etwa dem Bandabstand (Bandgap) von Silizium entspricht. Daher werden derartige Referenzspannungsquellen als Bandgap-Referenzspannungsquellen bezeichnet.

[0005] Figur 2 zeigt ein verallgemeinertes Schaltbild einer bekannten Bandgap-Referenzspannungsquelle. Über eine Stromquelle I_0 , die einen eingepprägten Strom I_{Bias} liefert, ist eine Stromspiegelschaltung an einen positiven Versorgungsspannungsanschluß V_{CC} angeschlossen. Die Stromspiegelschaltung umfaßt zwei Widerstände R3 sowie Bipolartransistoren T16-T21. Die Stromspiegelschaltung erzeugt Ausgangsströme I_{C1} und I_{C2} , welche den gemäß Figur 2 verschalteten npn-Bipolartransistoren T1 bzw. T2 zugeführt werden. Die Basisanschlüsse der beiden Transistoren T1 und T2 sind miteinander verbunden, wobei die Basisspannung U des Transistors T1 über einen Spannungsteiler bestehend aus zwei Widerständen R5 und R4 hochmultipliziert wird, so daß am Widerstand R4 eine gewünschte Ausgangs- bzw. Referenzspannung U_{ref} abgegriffen werden kann. Mit dem Ausgangsanschluß dieser Referenzspannungsschaltung ist ein Transistor T10 gekoppelt, dessen Aufgabe es ist, die Ausgangsspannung U_{ref} auf einen konstanten Wert zu regeln, falls der Ausgang der in Figur 2 gezeigten Bandgap-Referenzspannungsquelle mit einer ungleichmäßigen Last belastet wird. Anstelle des Transistors T10 kann jedes beliebige Stellglied, beispielsweise ein Operationsverstärker oder ein MOS-Feldeffekttransistor, eingesetzt werden, welches die zuvor erläuterte Regelungsaufgabe übernehmen kann.

[0006] Mit Hilfe des in Figur 2 gezeigten Stromspiegels T16-T21 werden die durch die Transistoren T1 bzw. T2 fließenden Ströme eingestellt, wobei die Ströme I_{C1} und I_{C2} üblicherweise gleich groß sind. In BICMOS- oder BICDMOS-Schaltungen wird jedoch der Strom I_{C1} häufig auch auf einen vielfachen Wert des Stroms I_{T2} eingestellt. Die Transistoren T1 und T2 besitzen unterschiedliche Emitterflächen, wobei die Emitterfläche des Transistors T2 einem Vielfachen der Emitterfläche des Transistors T1 entspricht, so daß entsprechend die Emitterstromdichte des Transistors T1 einem Vielfachen der Emitterstromdichte des Transistors T2 entspricht.

[0007] Am gemeinsamen Basisanschluß der Transistoren T1 und T2 wird die Summenspannung aus der Basis-Emitter-Spannung des Transistors T1 sowie der an einem Knotenpunkt zwischen Widerständen R1 (bestehend aus den Teilwiderständen R1a und R1b) und R2 anliegenden Spannung abgegriffen. Die erstgenannte Basis-Emitter-Spannung des Transistors T1 entspricht der Flußspannung eines stromdurchflossenen pn-Übergangs und weist daher - wie zuvor erläutert worden ist - einen negativen Temperaturkoeffizienten auf. Die an dem Widerstand R1 bzw. an den Widerständen R1a und R1b abfallende Spannung ist abhängig von der Differenz zwischen der Basis-Emitter-Spannung des Transistors T1 und der Basis-Emitter-Spannung des Transistors T2 und besitzt - wie ebenfalls zuvor erläutert worden ist - einen positiven Temperaturkoeffizienten. Durch entsprechende Wahl der Widerstände R1 und R2 sowie der zuvor angegebenen Beziehung zwischen den Emitterflächen der Transistoren T1 und T2 kann die in Figur 2 gezeigte Bandgap-Referenzspannungsquelle derart dimensioniert werden, daß die am Widerstand R1 anliegende Differenzspannung aus den Flußspannungen der beiden Transistoren T1 und T2 einem den negativen Temperaturkoeffizienten kompensierenden positiven Temperaturkoeffizienten unterliegt. In diesem Fall liegt an dem gemeinsamen Basisanschluß der Tran-

sis-toren T1 und T2 die gewünschte temperaturstabilisierte Bandgap-Referenzspannung von ca. 1,25V an, die über den Teiler mit den Widerständen R4 und R5 hochmultipliziert wird.

[0008] Bandgap- bzw. Bandabstands-Referenzspannungsschaltungen der in Figur 2 gezeigten Art werden beispielsweise in der BICDMOS-Technologie (Bipolar, C- und D-MOS-Technologie) für präzise Spannungsregler verwendet. Derartige Referenzspannungsschaltungen sind auf einen relativen Fehler von maximal $\pm 1\%$ im Temperaturbereich von $-40\text{ }^{\circ}\text{C}$ bis $150\text{ }^{\circ}\text{C}$ spezifiziert, so daß eine entsprechende Kalibrierung bzw. ein Abgleich der Referenzspannungsschaltung vorzusehen ist. Um dabei Fertigungsstreuungen möglichst gering zu halten, wird während der Fertigung jedes System einzeln auf den gewünschten Spannungswert abgeglichen.

[0009] Referenzspannungsschaltungen der in Figur 2 gezeigten Art werden häufig auf Chips eingesetzt, die neben normalen Schaltreglern auch Leistungsschalter beinhalten. Dies gilt beispielsweise insbesondere für Automobilanwendungen. Diese Leistungstransistoren werden von integrierten Temperatursensoren überwacht, die ihrerseits eine temperaturstabile Spannungsreferenz benötigen, um im gewünschten Hochtemperaturbereich von $250\text{ }^{\circ}\text{C}$ (Transistorkerntemperatur) noch sicher dynamisch schalten zu können. Berücksichtigt man den thermischen Gradienten an dem jeweils verwendeten Chip, kann davon ausgegangen werden, daß die verwendete Bandabstands-Referenzspannungsschaltung bis zu einer Temperatur von $200\text{ }^{\circ}\text{C}$ möglichst temperaturstabil funktionsfähig sein muß bzw. im erweiterten Temperaturbereich einen relativen Fehler von maximal $\pm 2,5\%$ nicht überschreiten darf.

[0010] Dem wirken jedoch thermische Sperrschicht-Leckströme entgegen, welche ab ca. $140\text{ }^{\circ}\text{C}$ einsetzen und mit steigender Temperatur exponentiell zunehmen. Daher besteht das Bedürfnis, den Einfluß der thermischen Sperrschicht-Leckströme auf die von der Referenzspannungsschaltung gelieferte Referenzspannung zu minimieren. Wie bereits zuvor erläutert worden ist, sind in der Regel Möglichkeiten zur Kalibrierung oder zum Abgleichen der Ausgangsspannung der Referenzspannungsschaltung vorgesehen. In derartigen Abgleichschaltungen treten jedoch ebenfalls Leckströme auf, die üblicherweise einen großen Einfluß auf die Temperaturstabilität der Referenzspannungsschaltung insbesondere bei hohen Temperaturen ausüben. Dies soll nachfolgend näher anhand Figur 3 erläutert werden.

[0011] Der Abgleich der von der Referenzspannungsquelle gelieferten Referenzspannung erfolgt üblicherweise durch Umschalten des in Figur 2 gezeigten Teilverhältnisses $R1:R2$, was durch entsprechend parallel zu schaltende Widerstände realisiert werden kann. In Figur 3 ist beispielhaft eine entsprechende an die in Figur 2 gezeigten Widerstände R1a und R1b angeschlossene Abgleichschaltung dargestellt, wobei als Abgleichschalter sogenannte "Zapping"-Dioden verwendet werden, die beim Anlegen einer hohen äußeren Spannung in Sperrichtung durchbrechen und eine niederohmige Verbindung erzeugen. In Figur 3 ist eine derartige "Zapping"-Diode in Form eines npn-Bipolartransistors T22 dargestellt, die durch Anlegen einer entsprechend hohen Abgleichspannung an die Anschlüsse Z_{1N} und Z_{GND} zum Durchbruch in Sperrichtung gebracht werden kann. In diesem Fall wird der Widerstand R1a infolge des Durchbrechens der in dem Bipolartransistor T22 ausgebildeten Diode kurzgeschlossen und somit der Gesamtwiderstandswert des Widerstands R1, der gemäß Figur 2 und 3 aus den Widerständen R1a und R1b besteht, verändert. Die Veränderung des Teilverhältnisses der Widerstände R1 und R2 wirkt sich unmittelbar auf die an dem Knotenpunkt zwischen den Widerständen R1 und R2 anliegende Differenzspannung der Basis-Emitter-Spannungen der Bipolartransistoren T1 und T2 (vgl. Figur 2) aus, so dass durch eine entsprechende Veränderung dieses Teilverhältnisses $R1:R2$ die an der Basis des Transistors T1 anliegende Spannung und damit die von der Referenzspannungsquelle ausgegebene Referenzspannung U_{ref} eingestellt bzw. abgeglichen werden kann.

[0012] Da der die "Zapping"-Diode bildende Transistor T22 eine in Figur 3 durch eine Diode D1 angedeutete Sperrschicht zum Substrat aufweist (Sperrschichtisolation), treten insbesondere bei hohen Temperaturen Kollektor-Substrat-Leckströme I_{sub22} (bzw. bei nach dem Abgleich nicht kurzgeschlossenen Dioden Kollektor-Basis-Leckströme) auf, die das Teilverhältnis $R1:R2$ und somit die Ausgangsspannung U_{ref} verfälschen. Des weiteren sind für derartige Abgleichschaltungen Spannungsklemmschaltungen erforderlich, um die Schaltung vor den während der Kalibrierung an den Abgleichanschlüssen auftretenden hohen Spannungen zu schützen. Eine derartige Spannungsklemmschaltung ist in Figur 3 mit einer Diode D3, einem Transistor T23 und einem Widerstand R13 dargestellt. Auch der Kollektor des Transistors T23 besitzt eine durch eine Diode D2 in Figur 3 angedeutete Sperrschicht zum Substrat, so dass auch bezüglich dieses Transistors T23 insbesondere bei hohen Temperaturen Kollektor-Substrat-Leckströme I_{sub23} auftreten, d.h. durch die zum Schutz der Abgleichschaltung von den hohen Abgleichspannungen vorgesehene Spannungsklemmschaltung wird der zuvor beschriebene Leckstromeffekt sogar noch verstärkt.

[0013] Somit kann die in Figur 3 gezeigte Schaltung ab Temperaturen von ca. $160\text{ }^{\circ}\text{C}$ nicht mehr mit der erforderlichen Genauigkeit betrieben werden. Ein weiterer Nachteil dieser Schaltung ist der endliche Widerstand der "Zapping"-Diode nach deren Durchbruch, da dieser Widerstand seriell zum eigentlichen Abgleichwiderstand geschaltet und somit ebenfalls die Ausgangsspannung ungewünscht verfälscht.

[0014] Die US 4,751,454 beschreibt eine temperaturunabhängige Referenzspannungsquelle, die als Transistoren ausgebildete Stromquellen und eine Bipolartransistoren umfassende -Bandgap-Schaltung aufweist. Die Stromquellen steuern dabei die Bandgap-Schaltung zur Erzeugung einer temperaturunabhängigen Referenzspannung an. Ein Abgleich der Bandgap-Schaltung erfolgt dabei durch Einstellung des Verhältnisses von Emitterströmen der Bipolartransistoren der Bandgap-Schaltung durch die Stromquellentransistoren, denen jeweils vier identische weitere Transistoren

parallel geschaltet sind.

[0015] Die US 4,325,018 beschreibt ein Referenznetzwerk für eine Referenzspannungsschaltung. Bei dieser Schaltung erfolgt eine Anpassung einer von einer Bandgap-Schaltung gelieferten Referenzspannung unter Verwendung extrapolierter Korrekturwerte, die von dem Korrekturnetzwerk bereitgestellt werden.

[0016] Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, eine Referenzspannungsschaltung zu schaffen, die zwar abgeglichen werden kann; d. h. bei der die gelieferte Referenzspannung zumindest innerhalb gewisser Grenzen eingestellt werden kann, wobei dennoch ein Betrieb der Referenzspannungsschaltung auch bei relativ hohen Temperaturen mit ausreichender Genauigkeit möglich ist.

[0017] Diese Aufgabe wird gemäß der vorliegenden Erfindung durch eine Referenzspannungsschaltung mit den Merkmalen des Anspruchs 1 gelöst. Die Unteransprüche beschreiben vorteilhafte und bevorzugte Ausführungsformen der vorliegenden Erfindung, die ihrerseits zu einer verbesserten Temperaturstabilität der Referenzspannungsschaltung beitragen.

[0018] Gemäß der vorliegenden Erfindung wird die Referenzspannungsschaltung durch Verändern des Kollektorstroms mindestens eines Bipolartransistors des die Referenzspannung liefernden Schaltungsteils abgeglichen. Werden die Kollektorströme der beiden Bipolartransistoren des die Referenzspannung liefernden Schaltungsteils verändert, kann die Ausgangsspannung der Referenzspannungsschaltung ausgehend von einem voreingestellten Wert sowohl nach oben als auch nach unten verstellt werden.

[0019] Gemäß dem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung erfolgt insbesondere der Abgleich durch Verziehen, d. h. Verfälschen, des Umsetzungsverhältnisses des Stromspiegels der Referenzspannungsschaltung. Durch Anlegen entsprechender Abgleichspannungen an Abgleichanschlüsse der Referenzspannungsschaltung können steuerbare Schalter, insbesondere in Form von MOS-Feldeffekttransistoren, aktiviert werden, so daß im geschlossenen Zustand dieser Schalter ein bestimmter Strom von den Kollektorstrompfaden zwischen dem Stromspiegel und den beiden Bipolartransistoren abgezweigt wird. Insbesondere umfaßt die Referenzspannungsschaltung mehrere Abgleichanschlüsse, die derart mit steuerbaren Schaltern verbunden sind, daß bei Anlegen einer Abgleichspannung an die einzelnen Abgleichanschlüsse unterschiedliche Ströme von den zuvor erwähnten Kollektorstrompfaden abgezweigt werden, so daß durch Aktivierung unterschiedlicher Anschlüsse unterschiedliche Einstellungen der Referenzspannung möglich sind.

[0020] An einer erfindungsgemäßen Testschaltung durchgeführte Messungen am Silizium haben beispielsweise einen Temperaturgang der von der Referenzspannungsschaltung gelieferten Referenzspannung von $\pm 0,72\%$ im Temperaturbereich von -40 °C bis $+225\text{ °C}$ ergeben, wobei ein Abgleich der Referenzspannung wunschgemäß in einem Bereich $\pm 3\%$ durchgeführt werden konnte. Wird von einer Grundgenauigkeit nach dem Abgleich von $\pm 0,5\%$ ausgegangen, beträgt der während der Fertigung zu erwartende Gesamtfehler in dem zuvor beschriebenen Temperaturbereich weniger als $\pm 1,5\%$.

[0021] Die abgleichbare Referenzspannungsquelle der vorliegenden Erfindung eignet sich somit insbesondere für Hochtemperaturapplikationen von integrierten Schaltungen, wie z. B. für integrierte Spannungsregler, A/D-Wandler oder Meßschaltungen, die mit Hilfe von BICMOS-Prozessen hergestellt werden. Da mit Hilfe der vorliegenden Erfindung sämtliche Leckströme mit Hilfe eines geringen schaltungstechnischen Aufwands ausgeregelt werden können, ist die Bereitstellung der gewünschten Bandgap-Referenzspannung mit hoher Genauigkeit und Temperaturstabilität selbst bei Arbeitstemperaturen bis 250 °C möglich.

[0022] Die Erfindung wird nachfolgend anhand eines bevorzugten Ausführungsbeispiels unter Bezugnahme auf die beigefügte Zeichnung näher erläutert.

Figur 1 zeigt ein detailliertes Schaltbild eines bevorzugten Ausführungsbeispiels einer erfindungsgemäßen Referenzspannungsschaltung,

Figur 2 zeigt ein Schaltbild einer bekannten Referenzspannungsschaltung, und

Figur 3 zeigt ein Schaltbild einer bekannten Abgleichschaltung, die zum Abgleichen der in Figur 2 gezeigten Referenzspannungsschaltung eingesetzt wird.

[0023] Bei der vorliegenden Erfindung wird weiterhin das anhand Figur 2 erläuterte Prinzip der Referenzspannungsgewinnung angewendet, d. h. die Referenzspannung wird durch Addieren einer Flußspannung eines stromdurchflossenen pn-Übergangs mit einer Differenzspannung zweier unterschiedlicher Flußspannungen von entsprechenden stromdurchflossenen pn-Übergängen gewonnen. Insbesondere werden in Übereinstimmung mit Figur 2 weiterhin in dem die Referenzspannung erzeugenden Spannungsteil zwei Bipolartransistoren T1 und T2 verwendet, deren Kollektoren bestimmte Kollektorströme I_{C1} bzw. I_{C2} zugeführt werden. Die Basisanschlüsse der beiden Transistoren sind miteinander verbunden, während die Emittoren der beiden Transistoren über eine Widerstandsschaltung miteinander gekoppelt sind (vgl. Figur 2). An dem gemeinsamen Basisanschluß der Bipolartransistoren T1 und T2 wird - wie bereits anhand Figur

2 erläutert worden ist - die Referenzspannung abgegriffen und gegebenenfalls über einen Spannungsteiler hochmultipliziert. Die an der Basis des Bipolartransistors T1 anliegende Spannung setzt sich aus der Basis-Emitter-Spannung des Bipolartransistors T1 und der am Knotenpunkt zwischen den Widerständen R1 und R2 anliegenden Spannung zusammen. Die letztgenannte Spannung ist von der Differenzspannung zwischen den Basis-Emitter-Spannungen der beiden Bipolartransistoren T1 und T2 abhängig. Durch geeignete Dimensionierung der Spannungsreferenzschaltung kann erzielt werden, daß der positive Temperaturkoeffizient der Differenzspannung dem negativen Temperaturkoeffizient der Basis-Emitter-Spannung des Bipolartransistors T1 entspricht, so daß an der gemeinsamen Basis der Bipolartransistoren T1 und T2 die gewünschte temperaturstabilisierte Bandgap-Referenzspannung mit ca. 1,25V abgegriffen werden kann.

[0024] Wie bereits anhand Figur- 2 erläutert worden ist, werden die Bipolartransistoren T1 und T2 mit unterschiedlichen Stromdichten betrieben. Insbesondere entspricht die Emitterfläche A_{E2} des Bipolartransistors T2 einem Vielfachen der Emitterfläche A_{E1} des Bipolartransistors T1. Ebenso entspricht der Kollektorstrom I_{C1} des Bipolartransistors T1 in der Regel einem Vielfachen des Kollektorstroms I_{C2} des Bipolartransistors T2.

[0025] Unter den zuvor genannten Voraussetzungen kann allgemein die an der gemeinsamen Basis der Bipolartransistoren T1 und T2 bei der in Figur 2 gezeigten bekannten Referenzspannungsschaltung abgegriffene Spannung U abhängig von dem Widerstandsverhältnis $R1:R2$, dem Kollektorstromverhältnis $I_{C1}:I_{C2}$ und dem Emitterflächenverhältnis $A_{E2}:A_{E1}$ wie folgt berechnet werden:

$$U = U_T \frac{R_1}{R_2} \left(1 + \frac{I_{C1}}{I_{C2}} \right) \ln \frac{I_{C1} A_{E2}}{I_{C2} A_{E1}} + U_T \ln \frac{I_{C1}}{I_S}$$

[0026] Dabei bezeichnet U_T die Temperaturspannung und I_S den Sperrstrom der Bipolartransistoren. Wie aus der obigen Gleichung ersichtlich ist, kann die Referenzspannung auch durch Verändern des Kollektorstromverhältnisses $I_{C1}:I_{C2}$ kalibriert werden. Wird davon ausgegangen, daß der Kollektorstrom I_{C1} ausgehend von einem voreingestellten Wert I_{C1}' verändert wird, ergibt sich:

$$I_{C1} = I_{C1}' (1 + k)$$

[0027] Für kleine Abgleichschritte ($k \leq 6\%$) kann unter Vernachlässigung quadratischer Terme und unter Anwendung der Vereinfachung $\ln(1+k) = k$ umgeschrieben werden in:

$$U = U' \left(1 + k \frac{U_T}{U'} \left(1 + \frac{R_1}{R_2} \left(1 + \frac{I_{C1}'}{I_{C2}} \left(1 + \ln \frac{I_{C1}' A_{E2}}{I_{C2} A_{E1}} \right) \right) \right) \right)$$

wobei U' die ursprüngliche, d. h. voreingestellte Referenzspannung bezeichnet und durch folgenden Ausdruck wiedergegeben werden kann:

$$U' = U_T \frac{R_1}{R_2} \left(1 + \frac{I_{C1}'}{I_{C2}} \right) \ln \frac{I_{C1}' A_{E2}}{I_{C2} A_{E1}} + U_T \ln \frac{I_{C1}'}{I_S}$$

[0028] Es gilt somit der lineare Zusammenhang:

$$U = U' (1 + kC),$$

wobei die Konstante C ausgedrückt werden kann durch

$$C = \frac{U_r}{U'} \left(1 + \frac{R_1}{R_2} \left(1 + \frac{I_{C1}'}{I_{C2}} \left(1 + \ln \frac{I_{C1}' A_{E2}}{I_{C2} A_{E1}} \right) \right) \right)$$

[0029] Die Konstante C nimmt bei der augenblicklich realisierten Schaltung bei Raumtemperatur einen Wert von etwa C=0,5 an. Um die Ausgangsspannung U um 3% zu ändern, wäre demnach eine Änderung des Kollektorstroms I_{C1} des Bipolartransistors T1 um 6% erforderlich.

[0030] Insgesamt ist aus den obigen Ausführungen ersichtlich, daß durch Verändern des Kollektorstromverhältnisses $I_{C1}:I_{C2}$ die von der Referenzspannungsschaltung gelieferte Referenzspannung abgeglichen werden kann. Dieses Erkenntnis macht sich die vorliegende Erfindung zu nutzen.

[0031] Figur 1 zeigt ein detailliertes Schaltbild eines bevorzugten Ausführungsbeispiels einer erfindungsgemäßen Referenzspannungsschaltung, bei der durch äußere Trimmmaßnahmen das Verhältnis des dabei eingesetzten Stromspiegels verzogen wird, um das Kollektorstromverhältnis $I_{C1}:I_{C2}$ zu verändern. Insbesondere ist in Figur 1 eine in Automobilapplikationen (z. B. Airbag) implementierte Referenzspannungsschaltung dargestellt.

[0032] Auch bei der in Figur 1 gezeigten Referenzspannungsschaltung ist ein miteinander gekoppeltes Transistorpaar T1 und T2a vorhanden, wobei die Emittierfläche des Transistors T2a ein Vielfaches der Emittierfläche des Transistors T1 beträgt. Den Kollektoren dieser Transistoren werden Kollektorströme I_{C1} bzw. I_{C2a} zugeführt. Die Emittier der beiden Bipolartransistoren sind über eine Widerstandsschaltung mit Widerständen R1 und R2 miteinander gekoppelt. Die an der gemeinsamen Basis der Bipolartransistoren T1 und T2a anliegende Basisspannung wird abgegriffen und über einen Spannungsteiler bestehend aus Widerständen R4 und R5 hochmultipliziert, so daß abhängig von der Basisspannung U die gewünschte Ausgangs- bzw. Referenzspannung U_{ref} ausgegeben werden kann. Die an der gemeinsamen Basis der mit unterschiedlichen Stromdichten betriebenen Bipolartransistoren T1 und T2a anliegende Spannung entspricht der Summenspannung aus der Basis-Emitter-Spannung des Transistors T1 und der am Knotenpunkt zwischen den Widerständen R1 und R2 anliegenden Spannung, welche wiederum von der Differenz zwischen der Basis-Emitter-Spannung des Transistors T1 und der Basis-Emitter-Spannung des Transistors T2a abhängt.

[0033] Des weiteren können über die Widerstände R1 und R2 die Arbeitsströme der Referenzspannungsschaltung eingestellt werden. Durch das Hochmultiplizieren bzw. Aufstocken der Basisspannung U des Bipolartransistors T1 mit Hilfe des Spannungsteilers R4, R5 ist die Referenzspannungsschaltung in der Lage, sich selbst zu speisen und der Versorgungsspannungsdurchgriff wird vernachlässigbar klein. Insgesamt entspricht insoweit die Funktionsweise der in Figur 1 gezeigten Referenzspannungsschaltung der Funktionsweise der in Figur 2 gezeigten bekannten Referenzspannungsschaltung.

[0034] Wie bereits erläutert worden ist, wird jedoch gemäß der vorliegenden Erfindung mindestens einer der Kollektorströme I_{C1} bzw. I_{C2a} verändert, um die von der Referenzspannungsschaltung gelieferte Referenzspannung U_{ref} gewünscht abgleichen zu können. Dies erfolgt insbesondere durch eine Veränderung des Spiegelungs- bzw. Umsetzverhältnisses des auch bei der bekannten Referenzspannungsschaltung von Figur 2 verwendeten Stromspiegels.

[0035] Gemäß Figur 1 sind allerdings zwei Stromspiegelschaltungen vorhanden. Der erste Stromspiegel umfaßt Bipolartransistoren T3-T5 und entspricht im wesentlichen dem in Figur 2 verwendeten Stromspiegel. Der zweite Stromspiegel umfaßt Bipolartransistoren T6-T8. Des weiteren ist ein weiterer Bipolartransistor T2b vorgesehen, der insbesondere baugleich zu dem Bipolartransistor T2a ausgebildet ist. Die Stromspiegel mit den Bipolartransistoren T3-T5 bzw. T6-T8 sind derart angeordnet, daß sie über die Vielfachtransistoren T2a und T2b zueinander parallel geschaltet sind. Die Emittierflächen der beiden Transistoren T2a und T2b sind gleich groß, so daß die von den beiden Stromspiegeln gelieferten Grundströme I_{C2a} bzw. I_{C2b} identisch sind.

[0036] Gemäß der in Figur 1 gezeigten Ausgestaltung bleibt auch während des Abgleichs der Referenzspannungsschaltung das Spiegelungsverhältnis des zweiten Stromspiegels mit den Transistoren T6-T8 konstant, d. h. es wird durch einen entsprechenden Abgleich lediglich auf das Spiegelungsverhältnis der ersten Stromspiegelschaltung mit den Bipolartransistoren T3-T5 eingewirkt. Dies erfolgt folgendermaßen.

[0037] Die an dem Ausgangsanschluß der Referenzspannungsschaltung anliegende Ausgangsspannung U_{ref} kann über Abgleichanschlüsse Z_P , Z_{1N} und Z_{2N} abgeglichen bzw. kalibriert werden. Zu diesem Zweck werden wiederum "Zapping"-Dioden Z1-Z3 verwendet, welche durch die in Figur 1 gezeigten Bipolartransistoren mit kurzgeschlossener Basis-Kollektor-Strecke gebildet sind und jeweils einen der Abgleichanschlüsse Z_P , Z_{1N} und Z_{2N} mit dem Abgleich-Masseanschluß Z_{GND} verbinden. Durch Anlegen einer bestimmten hohen Abgleichspannung an einen dieser Abgleichanschlüsse wird die entsprechende "Zapping"-Diode zum Durchbruch gebracht, so daß zwischen der Basis und dem Emittier der entsprechenden "Zapping"-Diode eine niederohmige Verbindung entsteht, die eine entsprechende Ansteuerung von in Figur 1 gezeigten steuerbaren Schaltern in Form von p-Kanal-MOS-Feldeffekttransistoren zur Folge hat.

Dabei sind gemäß Figur 1 beispielsweise die MOS-Feldeffekttransistoren M1-M3 und M8 dem Abgleichanschluß Z_P zugeordnet. Beim Anlegen der erforderlichen hohen Abgleichspannung an einen bestimmten der Abgleichanschlüsse werden die diesem Abgleichanschluß zugeordneten MOS-Feldeffekttransistoren derart durch die an dem jeweiligen Abgleichanschluß entsprechende niederohmige Verbindung der jeweiligen "Zapping"-Diode geschaltet, das eine bestimmte dem jeweiligen Abgleichanschluß zugeordnete Strommenge von den Kollektorstrompfaden der Bipolartransistoren T1 oder T2a in Form der in Figur 1 gezeigten Abzweigströme I_{calP} bzw. I_{calN} abgezweigt wird, was eine entsprechende Verfälschung des Spiegelungsverhältnisses des Stromspiegels mit den Bipolartransistoren T3-T5 zur Folge hat, so daß die Referenzspannungsschaltung innerhalb bestimmter Grenzen kalibriert werden kann, um eine gewünschte Ausgangsspannung U_{ref} zu erzielen.

[0038] Die in Figur 1 gezeigte Referenzspannungsschaltung ist insbesondere derart dimensioniert, daß durch Anlegen einer Abgleichspannung an den Abgleichanschluß Z_P eine Erhöhung der Ausgangsspannung U_{ref} erzielt werden kann, während durch Anlegen einer Abgleichspannung an die Abgleichanschlüsse Z_{1N} bzw. Z_{2N} eine Verringerung der Ausgangsspannung U_{ref} um verschiedene Beträge herbeigeführt werden kann. Insbesondere ist die in Figur 1 gezeigte Referenzspannungsschaltung derart dimensioniert, daß die Ausgangsspannung innerhalb eines maximalen Kalibrierbereichs von $\pm 3\%$ verändert werden kann. Wie der zuvor beschriebenen Formel für die Konstante C entnommen werden kann, ist für eine derartige Veränderung der Ausgangsspannung eine Veränderung des Kollektorstroms IC1 des Bipolartransistors T1 um 6% erforderlich. Insbesondere ist die in Figur 1 gezeigte Referenzspannungsschaltung derart dimensioniert, daß durch Anlegen einer hohen Abgleichspannung zwischen die Anschlüsse Z_P und Z_{GND} eine Anhebung der Referenzspannung U_{ref} um +3% erzielt wird. Hingegen beträgt der über den Abgleichanschluß Z_{1N} erzielbare Abgleichschritt -1% und der über den Abgleichanschluß Z_{2N} erzielbare Abgleichschritt -2%. Durch eine gegebenenfalls gemeinsame Ansteuerung der Abgleichanschlüsse Z_P , Z_{1N} und Z_{2N} ist auf diese Weise ein additiver Abgleich der Ausgangsspannung U_{ref} zwischen -3% und +3% in 1%-Schritten möglich.

[0039] In Figur 1 ist der Abgleichanschluß Z_P über eine Steuerschaltung bestehend aus einem Widerstand R12, zwei p-Kanal-MOS-Feldeffekttransistoren M15 und M16 sowie zwei Invertern mit dem ersten steuerbaren MOS-Feldeffekttransistor M8 verbunden. Diese Steuerschaltung ist über einen Anschluß I_P aktivierbar und verbindet den Gate-Anschluß des MOS-Feldeffekttransistors M8 auf vordefinierte Art und Weise mit der "Zapping"-Diode Z1. Entsprechende Steuerschaltungen sind auch für die weiteren Abgleichanschlüsse Z_{1N} und Z_{2N} vorgesehen, jedoch der Übersichtlichkeit halber nicht in Figur 1 dargestellt.

[0040] Bei Aktivierung des Abgleichanschlusses Z_P infolge eines Durchbruchs der "Zapping"-Diode Z1 wird der MOS-Feldeffekttransistor M8 leitend geschaltet und ein bestimmter Strom I_{3a} über einen weiteren Bipolartransistor T9 aus dem zweiten Stromspiegel (Bipolartransistoren T6-T8) ausgekoppelt. Dieser ausgekoppelte Strom I_{3a} wird den MOS-Feldeffekttransistoren M1-M3 zugeführt und führt dazu, daß aus dem Kollektorstrompfad des Bipolartransistors T2a ein bestimmter Abgleichstrom I_{calP} abgezweigt wird, der sich auf die beiden MOS-Feldeffekttransistoren M2 und M3 in Form der in Figur 1 gezeigten Ströme I_{cal1P} und I_{cal2P} aufteilt. Auf diese Weise wird das Spiegelungsverhältnis des Stromspiegels mit den Bipolartransistoren T3-T5 definiert verzogen und die Stromdichte des Bipolartransistors T2a reduziert, was entsprechend eine Erhöhung der am Knotenpunkt zwischen den Widerständen R1 und R2 abgegriffenen Differenzspannung zur Folge hat, so daß die gewünschte 3%-Erhöhung der Ausgangsspannung U_{ref} erreicht werden kann.

[0041] Auf analoge Weise kann durch Anlegen einer entsprechenden Abgleichspannung an die Abgleichanschlüsse Z_{1N} bzw. Z_{2N} ein vordefinierter Strom I_{3b} bzw. I_{3c} über den Transistor T9 ausgekoppelt und den MOS-Feldeffekttransistoren M4 und M5 bzw. M6 und M7 zugeführt werden, so daß ein vordefinierter Abgleichstrom I_{calN} in diesem Fall jedoch von dem Kollektorstrompfad des Bipolartransistors T1 abgezweigt wird. Dieser Abgleichstrom I_{calN} wird in Form der in Figur 1 gezeigten Ströme I_{cal1N} bzw. I_{cal2N} über die entsprechend leitend geschalteten MOS-Feldeffekttransistoren M5 bzw. M7 abgeführt und führt zu einer definierten Verringerung der Kollektorstromdichte des Bipolartransistors T1, so daß entsprechend die am Knotenpunkt zwischen den Widerständen R1 und R2 anliegende Differenzspannung verringert wird, was eine wiederum entsprechende Reduzierung der am Ausgangsanschluß der Referenzspannungsschaltung ausgegebenen Referenzspannung U_{ref} zur Folge hat.

[0042] Mit Hilfe der MOS-Feldeffekttransistoren M8-M10 sind andererseits die Abgleichströme I_{calP} bzw. I_{calN} sowie die ausgekoppelten Ströme I_{3a} - I_{3c} ausgeschaltet, falls keine Abgleichspannung an einem der Anschlüsse Z_P , Z_{1N} , Z_{2N} anliegt, so daß der Einfluß der Kalibrierschaltung in diesem Fall gleich Null ist. Dies gilt jedoch im Hochtemperaturbereich nur dann, wenn sichergestellt ist, daß die Draingebiete der MOS-Feldeffekttransistoren M2 und M3 denen der MOS-Feldeffekttransistoren M5 und M7 entsprechen, da sich dann die thermisch bedingten Drain-Bulk-Leckströme gegenseitig kompensieren und bei $I_{calP}=I_{calN}\neq 0$ die Ausgangsspannung U_{ref} nicht beeinflusst wird. Insbesondere hinsichtlich der Linearität der Abgleichschritte ist es vorteilhaft, einerseits die Transistoren M5 und M2 sowie andererseits die Transistoren M7 und M3 entsprechend zu dimensionieren.

[0043] Aus den zuvor genannten Gründen ist gemäß Figur 1 am Kollektor und an der Basis des Bipolartransistors T1 ein Dummy-Transistor T15 angeschlossen, wobei jedoch auch der Anschluß mehrerer gemäß Figur 1 verschalteter Dummy-Transistoren T15 möglich ist. Vorteilhafterweise ist die Kollektorwanne des Bipolartransistors T1 genauso groß

ausgestaltet wie die des Vielfachtransistors T2a/b, so daß die erhöhten Kollektor-Substrat- bzw. Kollektor-Basis-Generationsströme des größeren Vielfachtransistors T2a/b durch die Transistoren T1 und T15 kompensiert werden.

[0044] Zudem ist bei dem in Figur 1 gezeigten bevorzugten Ausführungsbeispiel ein baugleiches pnp-Bipolartransistorpaar T13, T14 vorgesehen, mit deren Hilfe die thermischen Leckströme der pnp-Bipolartransistoren T5 und T8 der beiden Stromspiegel aufgehoben werden, wobei die Basis der pnp-Bipolartransistoren T5 und T8 jeweils der Epiwanne entspricht. Um zudem den Einfluß der prozeßbedingten Stromverstärkungsschwankungen über die Basisströme dieser pnp-Bipolartransistoren zu eliminieren, werden alle diese Bipolartransistoren vorteilhafterweise über die in Figur 1 gezeigten Ströme I5a-I5c mit in etwa derselben Stromdichte betrieben. Wie in Figur 1 entnommen werden kann, werden diese Ströme I5a-I5c über eine Schaltung mit p-Kanal-MOS-Feldeffekttransistoren M11-M14 über einen Strom I4 ebenfalls von dem Strom IC2b abgeleitet, was automatisch mit den Spannungsabfällen an den in Figur 1 gezeigten Bauteilen T11, R11 und T12 eine geeignete Einstellung der Basisspannung der Bipolartransistoren T13 und T14 bewirkt. Die Kollektorspannungen der Bipolartransistoren T4 bzw. T7 liegen somit eine Diodenflußspannung tiefer als deren Basisspannungen, was die Early-Effekte der beiden Stromspiegelschaltungen im Arbeitspunkt der Referenzspannungsschaltung kompensiert. Des weiteren kann auf diese Weise eine eventuelle Sättigung der pnp-Bipolartransistoren T4 und T7 sowie des npn-Bipolartransistors T1 vermieden werden.

[0045] Schließlich werden die n-Epi-Wannen der einzelnen p-Diffusionswiderstände vorzugsweise an die positive Versorgungsspannung V_{cc} angeschlossen, um den bei hohen Temperaturen nicht zu vernachlässigenden Einfluß der Wannenleckströme an den Basis-Diffusionswiderständen auf die Funktion der Referenzspannungsschaltung zu unterbinden.

[0046] Die zudem in Figur 1 dargestellten Widerstände R6-R11 dienen insbesondere zur Voreinstellung der beiden Stromspiegel, während der Bipolartransistor T10 im wesentlichen dem bereits in Figur 2 gezeigten Transistor T10 entspricht und als Stellglied für den Ausgangsanschluß der Referenzspannungsschaltung vorgesehen ist, um die Ausgangsspannung U_{ref} selbst bei Belastung mit ungleichmäßiger Last konstant zu regeln.

Bezugszeichenliste

[0047]

T1-T23	Bipolartransistor
M1-M16	MOS-Feldeffekttransistor
R1-R13	Widerstand
D1-D3	Diode
Z1-Z3	"Zapping"-Diode
I_0	Stromquelle
V_{cc}	Versorgungsspannung
I_P , Z_P , E_{1N} , Z_{2N} , Z_{GND}	Steueranschluß

Patentansprüche

1. Referenzspannungsschaltung, mit einer Bipolartransistorschaltung (T1, T2a, T2b), welche eine Referenzspannung (U_{ref}) liefert, welche von einer Summenspannung aus einer ersten Spannung und einer zweiten Spannung abgeleitet ist, wobei die erste Spannung aus der Flußspannung eines stromdurchflossenen pn-Übergangs und die zweite Spannung aus der Differenzspannung zweier Flußspannungen entsprechender stromdurchflossener pn-Übergänge abgeleitet ist,

gekennzeichnet durch

Abgleichmittel (Z1-Z3, M1-M10) zum Abgleichen der von der Bipolartransistorschaltung (T1, T2a, T2b) gelieferten Referenzspannung (U_{ref}), die zum Abgleichen das Verhältnis der Kollektorströme (IC1, IC2a) von Bipolartransistoren (T1, T2a) der Bipolartransistorschaltung verändert.

2. Referenzspannungsschaltung nach Anspruch 1,

dadurch gekennzeichnet,

dass die Bipolartransistorschaltung einen ersten Bipolartransistor (T1) und einen zweiten Bipolartransistor (T2a) umfasst, dass dem Kollektor des ersten Bipolartransistors (T1) ein erster Kollektorstrom (IC1) und dem Kollektor des zweiten Bipolartransistors (T2a) ein zweiter Kollektorstrom (IC2a) zugeführt wird, wobei die Emitterfläche des zweiten Bipolartransistors (T2a) ein Vielfaches der Emitterfläche des ersten Bipolartransistors (T1) ist, so dass der erste Bipolartransistor (T1) und der zweite Bipolartransistor (T2a) mit unterschiedlichen Stromdichten durchflossen werden,

dass die Basis des ersten Bipolartransistors (T1) mit der Basis des zweiten Bipolartransistors (T2a) verbunden ist, dass der Emitter des ersten Bipolartransistors (T1) derart über eine Widerstandsschaltung (R1, R2) mit dem Emitter des zweiten Bipolartransistors (T2a) gekoppelt ist, dass an der Basis des ersten Bipolartransistors die Referenzspannung (U_{ref}) abgegriffen werden kann, wobei die erste Spannung der Basis-Emitter-Spannung des ersten Bipolartransistors entspricht und die zweite Spannung von der Differenz der Basis-Emitter-Spannungen des ersten und zweiten Bipolartransistors abhängt.

3. Referenzspannungsschaltung nach Anspruch 2,

dadurch gekennzeichnet,

dass die Abgleichmittel (Z1-Z3, M1-M10) von dem ersten Kollektorstrom (IC1) des ersten Bipolartransistors (T1) einen ersten Abgleichstrom (I_{calN}) und/oder von dem zweiten Kollektorstrom (IC2a) des zweiten Bipolartransistors (T2a) einen zweiten Abgleichstrom abzweigen.

4. Referenzspannungsschaltung nach Anspruch 3,

dadurch gekennzeichnet,

dass die Abgleichmittel (Z1-Z3, M1-M10) mehrere Anschlüsse umfassen, die über eine steuerbare Schalter (M1-M10) aufweisende Steuerschaltung mit den Kollektoren des ersten und zweiten Bipolartransistors (T1, T2a) gekoppelt sind,

wobei bei Anlegen einer entsprechenden Abgleichspannung an einen der Anschlüsse jeweils ein anderer erster oder zweiter Abgleichstrom (I_{calN} , I_{calP}) von dem ersten oder zweiten Kollektorstrom (IC1, IC2a) abgezweigt wird.

5. Referenzspannungsschaltung nach Anspruch 4,

dadurch gekennzeichnet,

dass die Abgleichmittel (Z1-Z3, M1-M10) drei Anschlüsse umfassen.

6. Referenzspannungsschaltung nach Anspruch 4 oder 5,

dadurch gekennzeichnet,

dass die Anschlüsse der Abgleichmittel (Z1-Z3, M1-M10) mit Dioden (Z1-Z3) gekoppelt sind, welche bei Anlegen der entsprechenden Abgleichspannung in Sperrrichtung durchbrechen und

dadurch entsprechende steuerbare Schalter (M1-M10) der Steuerschaltung der Abgleichmittel ansteuern.

7. Referenzspannungsschaltung nach Anspruch 6,

dadurch gekennzeichnet,

dass die steuerbaren Schalter (M1-M10) durch MOS-Feldeffekttransistoren realisiert sind.

8. Referenzspannungsschaltung nach einem der vorangehenden Ansprüche,

gekennzeichnet durch,

dass zur Erzeugung der Kollektorströme (IC1, IC2a) der Bipolartransistoren (T1, T2a) eine Stromspiegelschaltung (T3-T5) vorgesehen ist.

9. Referenzspannungsschaltung nach Anspruch 8 und einem der Ansprüche 2 bis 7,

dadurch gekennzeichnet,

dass die Bipolartransistorschaltung einen dritten Bipolartransistor (T2b) umfasst, welcher wesengleich zu dem zweiten Bipolartransistor (T2a) ist, und

dass eine weitere Stromspiegelschaltung (T6-T8) derart mit dem dritten Bipolartransistor (T2b) gekoppelt ist, dass die Stromspiegelschaltung (T3-T5) und die weitere Stromspiegelschaltung (T6-T8) über den zweiten Bipolartransistor (T2a) und den dritten Bipolartransistor (T2b) parallel geschaltet sind, wobei die Basis bzw. der Emitter des zweiten Bipolartransistors (T2a) mit der Basis bzw. dem Emitter des dritten Bipolartransistors (T2b) verbunden ist.

10. Referenzspannungsschaltung nach Anspruch 9,

dadurch gekennzeichnet,

dass die Emitterflächen des zweiten und dritten Bipolartransistors (T2a, T2b) gleich groß sind, so dass die von den beiden Stromspiegelschaltungen (T3-T5; T6-T8) gelieferten Grundströme (I_{c2a} , I_{c2b}) gleich groß sind.

11. Referenzspannungsschaltung nach Anspruch 9 oder 10 und einem der Ansprüche 4 bis 7,

dadurch gekennzeichnet,

dass die Anschlüsse der Abgleichmittel (Z1-Z3, M1-M10) über steuerbare Schalter (M8-M10) der Steuerschaltung (M1-M10) mit der weiteren Stromspiegelschaltung (T6-T8) gekoppelt sind,

wobei bei Anlegen der entsprechenden Abgleichspannung an einen der Anschlüsse ein diesem Anschluss zugeordneter steuerbarer Schalter (M8-M10) einen Steuerstrom (I3a-I3c) abzweigt, welcher seinerseits zu einer Aktivierung eines dem entsprechenden steuerbaren Schalter (M8-M10) nachgeschalteten steuerbaren Schalters (M2, M3, M5, M7) führt, über den der jeweilige Abgleichstrom (IcalN, IcalP) von dem ersten bzw. zweiten Kollektorstrom (IC1, IC2a) abgezweigt wird.

12. Referenzspannungsschaltung nach Anspruch 11,

dadurch gekennzeichnet,

dass der erste Abgleichstrom (IcalN) über zwei parallel geschaltete steuerbare Schalter (M5, M7) geführt wird, wobei die parallel geschalteten steuerbaren Schalter (M5, M7) durch unterschiedliche von der zweiten Stromspiegelschaltung (T6-T8) abgezweigte Steuerströme (I3b, I3c) aktivierbar sind.

13. Referenzspannungsschaltung nach Anspruch 12,

dadurch gekennzeichnet,

dass der zweite Abgleichstrom (IcalP) über zwei parallel geschaltete steuerbare Schalter (M2, M3) geführt wird, welche beide denselben von der weiteren Stromspiegelschaltung (T6-T8) abgezweigten Steuerstrom (I3a) aktivierbar sind.

14. Referenzspannungsschaltung nach Anspruch 12 und 13,

dadurch gekennzeichnet,

dass die Drainanschlüsse der für den ersten Abgleichstrom (IcalN) vorgesehenen steuerbaren Schalter (M5, M7) und der für den zweiten Abgleichstrom (IcalP) vorgesehenen steuerbaren Schalter (M2, M3) miteinander verbunden sind.

15. Referenzspannungsschaltung nach Anspruch 13 oder 14,

dadurch gekennzeichnet,

dass jeweils einer der für den ersten Abgleichstrom (IcalN) vorgesehenen steuerbaren Schalter (M5, M7) identisch zu einem der für den zweiten Abgleichstrom (IcalP) vorgesehenen steuerbaren Schalter (M2, M3) ausgebildet ist.

16. Referenzspannungsschaltung nach einem der Ansprüche 9 bis 15,

dadurch gekennzeichnet,

dass ein vierter Bipolartransistor (T5) mit seiner Basis an die Basis des ersten Bipolartransistors (T1) und mit seinem Emitter sowie seinem Kollektor an den Kollektor des ersten Bipolartransistors (T1) angeschlossen ist.

17. Referenzspannungsschaltung nach einem der Ansprüche 9 bis 16,

dadurch gekennzeichnet,

dass der erste Bipolartransistor (T1) eine Kollektorwanne besitzt, welche im wesentlichen genauso groß wie die Kollektorwanne des zweiten und dritten Bipolartransistors (T2a, T2b) ausgebildet ist.

18. Referenzspannungsschaltung nach einem der Ansprüche 9 bis 17,

dadurch gekennzeichnet,

dass die Stromspiegelschaltung (T3-T5) und die weitere Stromspiegelschaltung (T6-T8) jeweils zwei mit einem entsprechenden Ausgang der jeweiligen Stromspiegelschaltung gekoppelte Bipolartransistoren (T3, T4; T6, T7) sowie einen an einen gemeinsamen Basisanschluss dieser beiden Bipolartransistoren (T3, T4; T6, T7) angeschlossenen pnp-Bipolartransistor (T5, T8) umfassen, und

dass parallel zu den pnp-Bipolartransistoren (T5, T8) mindestens ein weiterer pnp-Bipolartransistor (T13, T14) geschaltet ist, wobei die Stromspiegelschaltungen (T3-T5; T6-T8) derart ausgestaltet sind, dass die pnp-Bipolartransistoren (T5, T8, T13, T14) mit identischen Stromdichten betrieben werden.

19. Referenzspannungsschaltung nach einem der vorangehenden Ansprüche,

dadurch gekennzeichnet,

dass n-Epi-Wannen der Bipolartransistoren der Referenzschaltung mit einem positiven Versorgungsspannungsanschluss Vcc verbunden sind.

20. Referenzspannungsschaltung nach einem der vorangehenden Ansprüche,

dadurch gekennzeichnet,

dass die gemeinsamen Basisanschlüsse des ersten und zweiten Transistors (T1, T2a) mit einer Spannungsteilerschaltung (R4, R5) verbunden sind.

Claims

1. Reference voltage circuit,
 having a bipolar transistor circuit (T1, T2a, T2b), which supplies a reference voltage (U_{ref}) derived from a summation
 voltage formed from a first voltage and a second voltage, the first voltage being derived from the forward voltage of
 a pn junction through which current flows, and the second voltage being derived from the difference voltage between
 two forward voltages of corresponding pn junctions through which current flows,
characterized by calibration means (Z1-Z3, M1-M10) for calibrating the reference voltage (U_{ref}) which is supplied
 by the bipolar transistor circuit (T1, T2a, T2b) and which, for calibration, changes the ratio of the collector currents
 (IC1, IC2a) of bipolar transistors (T1, T2a) of the bipolar transistor circuit.
2. Reference voltage circuit according to Claim 1, **characterized in that** the bipolar transistor circuit comprises a first
 bipolar transistor (T1) and a second bipolar transistor (T2a), **in that** a first collector current (IC1) is fed to the collector
 of the first bipolar transistor (T1) and a second collector current (IC2a) is fed to the collector of the second bipolar
 transistor (T2a), the emitter area of the second bipolar transistor (T2a) being a multiple of the emitter area of the
 first bipolar transistor (T1), so that different current densities flow through the first bipolar transistor (T1) and through
 the second bipolar transistor (T2a), **in that** the base of the first bipolar transistor (T1) is connected to the base of
 the second bipolar transistor (T2a), **in that** the emitter of the first bipolar transistor (T1) is coupled to the emitter of
 the second bipolar transistor (T2a) via a resistor circuit (R1, R2) in such a way that the reference voltage (U_{ref}) can
 be picked off at the base of the first bipolar transistor, the first voltage corresponding to the base-emitter voltage of
 the first bipolar transistor and the second voltage depending on the difference between the base-emitter voltages
 of the first and second bipolar transistors.
3. Reference voltage circuit according to Claim 2,
characterized
in that the calibration means (Z1-Z3, M1-M10) tap a first calibration current (IcalN) from the first collector current
 (IC1) of the first bipolar transistor (T1) and/or a second calibration current (IcalP) from the second collector current
 (IC2a) of the second bipolar transistor (T2a).
4. Reference voltage circuit according to Claim 3,
characterized
in that the calibration means (Z1-Z3, M1-M10) comprise a plurality of terminals which are coupled to the collectors
 of the first and second bipolar transistors (T1, T2a) via a control circuit having controllable switches (M1-M10),
 in which case, when a corresponding calibration voltage is applied to one of the terminals, another first or second
 calibration current (IcalN, IcalP) is in each case tapped from the first or second collector current (IC1, IC2a).
5. Reference voltage circuit according to Claim 4,
characterized
in that the calibration means (Z1-Z3, M1-M10) comprise three terminals.
6. Reference voltage circuit according to Claim 4 or 5,
characterized
in that the terminals of the calibration means (Z1-Z3, M1-M10) are coupled to diodes (Z1-Z3) which break down
 upon application of the corresponding calibration voltage in the reverse direction and thereby drive corresponding
 controllable switches (M1-M10) of the control circuit of the calibration means.
7. Reference voltage circuit according to Claim 6,
characterized
in that the controllable switches (M1-M10) are realized by MOS field-effect transistors.
8. Reference voltage circuit according to one of the preceding claims,
characterized
in that a current mirror circuit (T3-T5) is provided for generating the collector currents (IC1, IC2a) of the bipolar
 transistors (T1, T2a).
9. Reference voltage circuit according to Claim 8 and one of Claims 2 to 7,
characterized
in that the bipolar transistor circuit comprises a third bipolar transistor (T2b), which is essentially identical to the

second bipolar transistor (T2a), and

in that a further current mirror circuit (T6-T8) is coupled to the third bipolar transistor (T2b) in such a way that the current mirror circuit (T3-T5) and the further current mirror circuit (T6-T8) are connected in parallel via the second bipolar transistor (T2a) and the third bipolar transistor (T2b), the base and the emitter of the second bipolar transistor (T2a) being connected to the base and to the emitter, respectively, of the third bipolar transistor (T2b).

10. Reference voltage circuit according to Claim 9,

characterized

in that the emitter areas of the second and third bipolar transistors (T2a, T2b) are equal in magnitude, so that the basic currents (I_{c2a} , I_{c2b}) supplied by the two current mirror circuits (T3-T5; T6-T8) are equal in magnitude.

11. Reference voltage circuit according to Claim 9 or 10 and one of Claims 4 to 7,

characterized

in that the terminals of the calibration means (Z1-Z3, M1-M10) are coupled to the further current mirror circuit (T6-T8) via controllable switches (M8-M10) of the control circuit (M1-M10), in which case, when a calibration voltage is applied to one of the terminals, a controllable switch (M8-M10) assigned to said terminal taps off a control current (I_{3a} - I_{c3}), which, for its part, leads to activation of a controllable switch (M2, M3, M5, M7) which is connected downstream of the corresponding controllable switch (M8-M10) and via which the respective calibration current (I_{calN} , I_{calP}) is tapped from the first and/or second collector current (I_{C1} , I_{C2a}).

12. Reference voltage circuit according to Claim 11,

characterized

in that the first calibration current (I_{calN}) is passed via two controllable switches (M5, M7) connected in parallel, in which case the controllable switches (M5, M7) connected in parallel can be activated by different control currents (I_{3b} , I_{3c}) tapped from the second current mirror circuit (T6-T8).

13. Reference voltage circuit according to Claim 12,

characterized

in that the second calibration current (I_{calP}) is passed via two controllable switches (M2, M3) connected in parallel, both of which switches can be activated by the same control current (I_{3a}) tapped from the further current mirror circuit (T6-T8).

14. Reference voltage circuit according to Claims 12 and 13,

characterized

in that the drain terminals of the controllable switches (M5, M7) provided for the first calibration current (I_{calN}) and the controllable switches (M2, M3) provided for the second calibration current (I_{calP}) are connected to one another.

15. Reference voltage circuit according to Claim 13 or 14,

characterized

in that in each case one of the controllable switches (M5, M7) provided for the first calibration current (I_{calN}) is designed identically to one of the controllable switches (M2, M3) provided for the second calibration current (I_{calP}).

16. Reference voltage circuit according to one of Claims 9 to 15,

characterized

in that the base of a fourth bipolar transistor (T5) is connected to the base of the first bipolar transistor (T1) and the emitter and also collector of said fourth bipolar transistor are connected to the collector of the first bipolar transistor (T1).

17. Reference voltage circuit according to one of Claims 9 to 16,

characterized

in that the first bipolar transistor (T1) has a collector well which is designed to be essentially exactly the same size as the collector well of the second and third bipolar transistors (T2a, T2b).

18. Reference voltage circuit according to one of Claims 9 to 17,

characterized

in that the current mirror circuit (T3-T5) and the further current mirror circuit (T6-T8) each comprise two bipolar transistors (T3, T4; T6, T7) coupled to a corresponding output of the respective current mirror circuit and also one pnp bipolar transistor (T5, T8) connected to a common base terminal of said two bipolar transistors (T3, T4; T6,

T7), and

in that at least one further pnp bipolar transistor (T13, T14) is connected in parallel with the pnp bipolar transistors (T5, T8), the current mirror circuits (T3-T5 ; T6-T8) being configured in such a way that the pnp bipolar transistors (T5, T8, T13, T14) are operated with identical current densities.

19. Reference voltage circuit according to one of the preceding claims,

characterized

in that n-type epitaxial wells of the bipolar transistors of the reference voltage circuit are connected to a positive supply voltage terminal Vcc.

20. Reference voltage circuit according to one of the preceding claims,

characterized

in that the common base terminals of the first and second transistors (T1, T2a) are connected to a voltage divider circuit (R4, R5).

Revendications

1. Circuit de tension de référence, avec un circuit de transistors bipolaires (T1, T2a, T2b) qui fournit une tension de référence (U_{ref}) dérivée d'une tension cumulée provenant d'une première tension et d'une deuxième tension, la première tension étant dérivée de la tension d'écoulement d'une jonction pn traversée par du courant et la deuxième tension étant dérivée de la tension différentielle de deux tensions d'écoulement de jonctions pn correspondantes traversées par du courant,

caractérisé par

des moyens d'équilibrage (Z1-Z3, M1-M10) pour l'équilibrage de la tension de référence (U_{ref}) fournie par le circuit de transistors bipolaires (T1, T2a, T2b) qui pour l'équilibrage, modifient le rapport des courants de collecteur (IC1, IC2a) de transistors bipolaires (T1, T2a) du circuit de transistors bipolaires.

2. Circuit de tension de référence selon la revendication 1,

caractérisé en ce que

le circuit de transistors bipolaires comprend un premier transistor bipolaire (T1) et un deuxième transistor bipolaire (T2a), un premier courant de collecteur (IC1) est amené au collecteur du premier transistor bipolaire (T1) et un deuxième courant de collecteur (IC2a) est amené au collecteur du deuxième transistor bipolaire (T2a),

la surface d'émetteur du deuxième transistor bipolaire (T2a) étant un multiple de la surface d'émetteur du premier transistor bipolaire (T1), de sorte que le premier transistor bipolaire (T1) et le deuxième transistor bipolaire (T2a) sont traversés par des densités de courant différentes,

la base du premier transistor bipolaire (T1) est reliée à la base du deuxième transistor bipolaire (T2a), et

l'émetteur du premier transistor bipolaire (T1) est couplé à l'émetteur du deuxième transistor bipolaire (T2a) par un circuit de résistances (R1, R2) de telle sorte que la tension de référence (U_{ref}) puisse être prélevée à la base du premier transistor bipolaire, la première tension correspondant à la tension base-émetteur du premier transistor bipolaire et la deuxième tension dépendant de la différence des tensions base-émetteur des premier et deuxième transistors bipolaires.

3. Circuit de tension de référence selon la revendication 2,

caractérisé en ce que

les moyens d'équilibrage (Z1-Z3, M1-M10) dérivent un premier courant d'équilibrage (IcalN) du premier courant de collecteur (IC1) du premier transistor bipolaire (T1) et/ou un deuxième courant d'équilibrage (IcalP) du deuxième courant de collecteur (IC2a) du deuxième transistor bipolaire (T2a).

4. Circuit de tension de référence selon la revendication 3,

caractérisé en ce que

les moyens d'équilibrage (Z1-Z3, M1-M10) comportent plusieurs raccordements couplés aux collecteurs des premier et deuxième transistors bipolaires (T1, T2a) par un circuit de commande présentant des interrupteurs pilotables (M1-M10), moyennant quoi à l'application d'un courant d'équilibrage correspondant sur les raccordements, respectivement un autre premier ou deuxième courant d'équilibrage (IcalN, IcalP) est dérivé du premier ou du deuxième courant de collecteur (Ic1, IC2a).

5. Circuit de tension de référence selon la revendication 4,

caractérisé en ce que

les moyens d'équilibrage (Z1-Z3, M1-M10) comportent trois raccordements.

6. Circuit de tension de référence selon la revendication 4 ou 5,

caractérisé en ce que

les raccordements des moyens d'équilibrage (Z1-Z3, M1-M10) sont couplés à des diodes (Z1-Z3) qui se déchargent dans le sens de non conduction lors de l'application de la tension d'équilibrage correspondante et de ce fait, pilotent des interrupteurs correspondants pilotables (M1-M10) du circuit de commande des moyens d'équilibrage.

7. Circuit de tension de référence selon la revendication 6,

caractérisé en ce que

les interrupteurs pilotables (M1-M10) sont réalisés par des transistors à effet de champ MOS.

8. Circuit de tension de référence selon l'une quelconque des revendications précédentes,

caractérisé en ce que

pour produire les courants de collecteur (IC1, IC2a) des transistors bipolaires (T1, T2a), on prévoit un circuit de miroir de courant (T3-T5).

9. Circuit de tension de référence selon la revendication 8 et selon l'une quelconque des revendications 2 à 7,

caractérisé en ce que

le circuit de transistors bipolaires comporte un troisième transistor bipolaire (T2b) identique au deuxième transistor bipolaire (T2a), et un autre circuit de miroir de courant (T6-T8) est couplé au troisième transistor bipolaire (T2b) de telle sorte que le circuit de miroir de courant (T3-T5) et l'autre circuit de miroir de courant (T6-T8) sont connectés en parallèle par le deuxième transistor bipolaire (T2a) et le troisième transistor bipolaire (T2b), la base ou l'émetteur du deuxième transistor bipolaire (T2a) étant relié(e) à la base ou l'émetteur du troisième transistor bipolaire (T2b).

10. Circuit de tension de référence selon la revendication 9,

caractérisé en ce que

les surfaces d'émetteur des premier et deuxième transistors bipolaires (T2a, T2b) sont de taille semblable, de sorte que les courants de base (I_{C2a} , I_{C2b}) fournis par les deux circuits de miroir de courant (T3-T5 ; T6-T8) sont de même importance.

11. Circuit de tension de référence selon la revendication 9 ou 10 et selon l'une quelconque des revendications 4 à 7,

caractérisé en ce que

les raccordements des moyens d'équilibrage (Z1-Z3, M1-M10) sont couplés à l'autre circuit de miroir de courant (T6-T9), au moyen d'interrupteurs pilotables (M8-M10), moyennant quoi lors de l'application d'une tension d'équilibrage sur l'un des raccordements, un interrupteur pilotable (M8-M10) associé à ce raccordement dérive un courant de commande (I_{3a} - I_{3c}) qui, de son côté, entraîne une activation d'un interrupteur pilotable (M2, M3, M5, M7), connecté en aval de l'interrupteur pilotable (M8-M10) correspondant, au moyen duquel le courant d'équilibrage concerné (I_{calN} , I_{calP}) est dérivé du premier ou du deuxième courant de collecteur (IC1, IC2a).

12. Circuit de tension de référence selon la revendication 11,

caractérisé en ce que

le premier courant d'équilibrage (I_{calN}) est guidé par deux interrupteurs pilotables (M5, M7) connectés en parallèle, les interrupteurs pilotables (M5, M7) connectés en parallèle pouvant être activés par des courants de commande (I_{3b} , I_{3c}) différents dérivés du deuxième circuit de miroir de courant (T6-T8).

13. Circuit de tension de référence selon la revendication 12,

caractérisé en ce que

le deuxième courant d'équilibrage (I_{calP}) est guidé par deux interrupteurs pilotables (M2, M3) connectés en parallèle qui peuvent tous les deux être activés par le même courant de commande (I_{3a}) dérivé de l'autre circuit de miroir de courant (T6-T8).

14. Circuit de tension de référence selon la revendication 12 et 13,

caractérisé en ce que

les raccordements de drain des interrupteurs pilotables (M5, M7) prévus pour le premier courant d'équilibrage (I_{calN}) et des interrupteurs pilotables (M2, M3) prévus pour le deuxième courant d'équilibrage (I_{calP}) sont reliés entre eux.

15. Circuit de tension de référence selon la revendication 13 ou 14,
caractérisé en ce que
respectivement l'un des interrupteurs pilotables (M5, M7) prévus pour le premier courant de équilibrage (IcalN) est identique à l'un des interrupteurs pilotables (M2, M3) prévus pour le deuxième courant de équilibrage (IcalP).
16. Circuit de tension de référence selon l'une quelconque des revendications 9 à 15,
caractérisé en ce qu'
un quatrième transistor bipolaire (T5) est raccordé par sa base à la base du premier transistor bipolaire (T1) et par son émetteur ainsi que son collecteur au collecteur du premier transistor bipolaire (T1).
17. Circuit de tension de référence selon l'une quelconque des revendications 9 à 16,
caractérisé en ce que
le premier transistor bipolaire (T1) possède un caisson de collecteur essentiellement exactement de la même taille que le caisson de collecteur des deuxième et troisième transistors bipolaires (T2a, T2b).
18. Circuit de tension de référence selon l'une quelconque des revendications 9 à 17,
caractérisé en ce que
le circuit de miroir de courant (T3-T5) et l'autre circuit de miroir de courant (T6-T8) comportent respectivement deux transistors bipolaires (T3, T4 ; T6, T7) couplés à une sortie correspondante du circuit de miroir de courant respectif ainsi qu'un transistor bipolaire pnp (T5, T8) raccordé à un raccordement de base commun de ces deux transistors bipolaires (T3, T4 ; T6, T7), et au moins un autre transistor bipolaire pnp (T13, T14) est connecté en parallèle aux transistors bipolaires pnp (T5, T8), les circuits de miroir de courant ((T3, T5 ; T6-T8) étant réalisé de telle sorte que les transistors bipolaires pnp (T5, T8, T13, T14) sont exploités avec des densités de courant identiques.
19. Circuit de tension de référence selon l'une quelconque des revendications précédentes,
caractérisé en ce que
des caissons épi n des transistors bipolaires du circuit de tension de référence sont reliés à un raccordement Vcc en tension d'alimentation positive.
20. Circuit de tension de référence selon l'une quelconque des revendications précédentes,
caractérisé en ce que
les raccordements de base commun des premier et deuxième transistors (T1, T2a) sont reliés à un circuit de diviseurs de tension (R4, R5).

FIG 1A

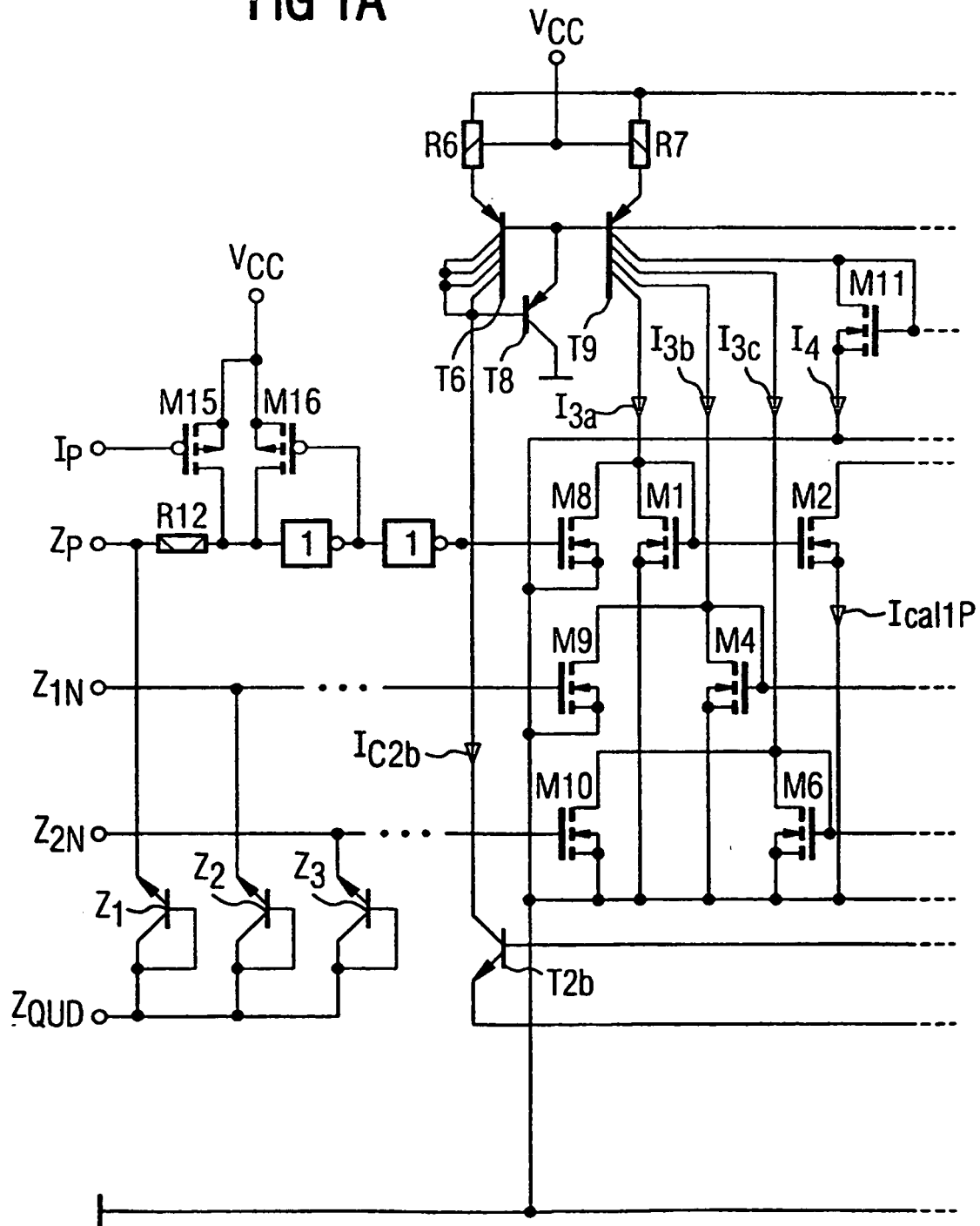


FIG 1B

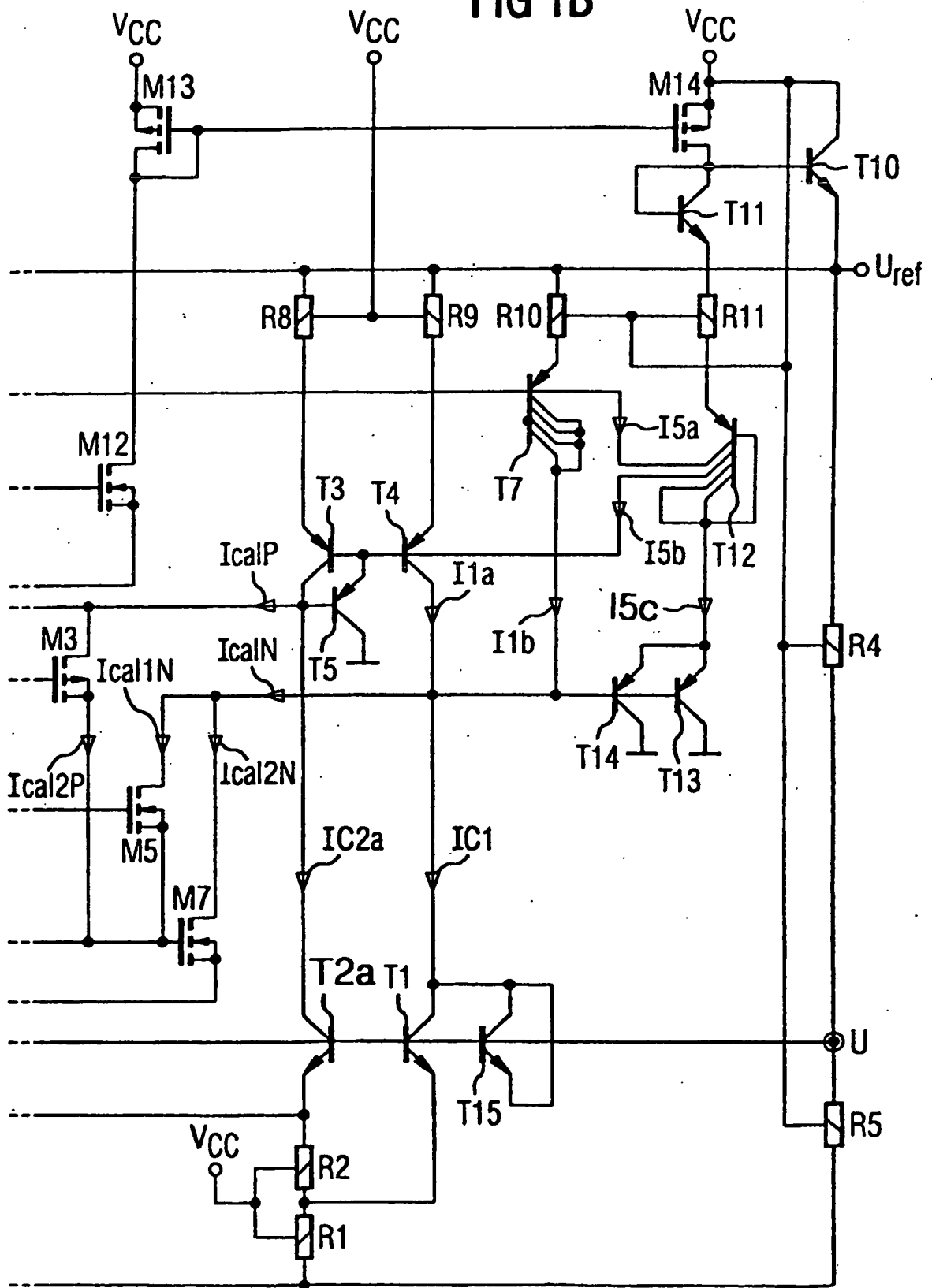


FIG 2

(Stand der Technik)

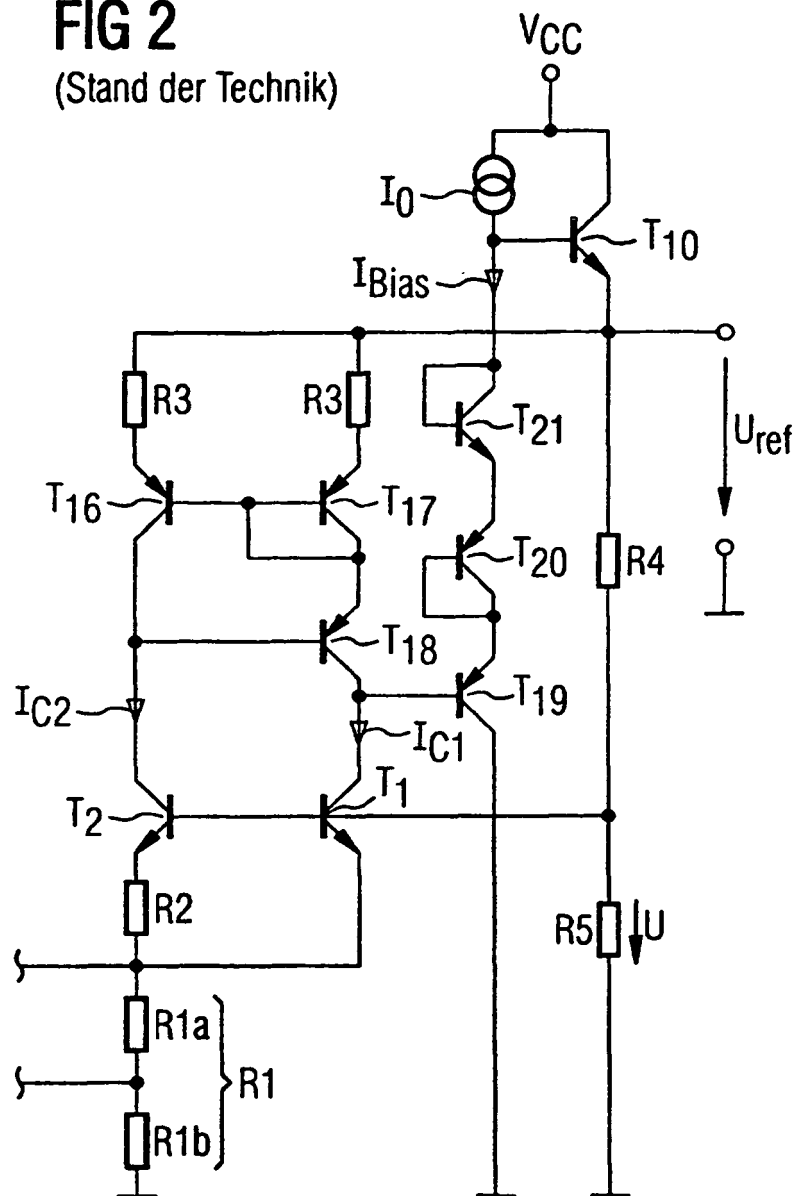


FIG 3
(Stand der Technik)

