

Beschreibung

[0001] Die Erfindung betrifft einen Integrator aus einem Transkonduktanzverstärker, dessen Ausgang über eine Integrationskapazität auf seinen invertierenden Eingang rückgekoppelt ist, und einer ersten Stromquelle mit einer parasitären Parallelkapazität.

[0002] Derartige Integratoren können beispielsweise in einem Analog-Digital-Umsetzer eingesetzt werden. In den Fig. 4 und 5 sind bekannte Analog-Digital-Umsetzer gezeigt, die im folgenden bebeschrieben und erläutert werden.

[0003] Der in der Fig. 4 abgebildete Integrator ist aus einem Transkonduktanzverstärker V aufgebaut, dessen Ausgang über eine Integrationskapazität C_i auf seinen invertierenden Eingang rückgekoppelt ist und an dessen nichtinvertierendem Eingang eine Referenzspannung V_2 anliegt. An einer Reihenschaltung aus einem verstellbaren Widerstand R_1 und einer Stromquelle Q_1 mit einer parasitären Parallelkapazität C_p liegt eine Referenzspannung V_1 . Der gemeinsame Verbindungspunkt des einstellbaren Widerstandes R_1 und der Stromquelle Q_1 ist mit dem invertierenden Eingang des Transkonduktanzverstärkers V verbunden.

[0004] In der Fig. 5 ist ein Integrator gezeigt, bei dem der einstellbare Widerstand als geschaltete Kapazität C_1 realisiert ist. Dieser Integrator ist daher platzsparend integrierbar.

[0005] Die in den Fig. 4 und 5 dargestellten Integratoren werden beispielsweise als Analog-Digital-Umsetzer eingesetzt. Der einstellbare Widerstand R_1 bzw. die geschaltete Kapazität C_1 werden in Abhängigkeit der Spannung V_o am Ausgang des Transkonduktanzverstärkers so eingestellt, daß der den einstellbaren Widerstand durchfließende Strom den Eingangsstrom aus der Stromquelle aufnimmt.

[0006] Wenn der Analog-Digital-Umsetzer zum Beispiel den analogen Strom einer integrierten Fotodiode PD in digitale Werte umsetzen soll, so tritt der ungünstige Fall auf, daß sich in Folge der großen parasitären Parallelkapazität C_p der Fotodiode und in Folge des niederen Eingangsstromes ein ungünstiges Verhältnis von parasitärer Parallelkapazität C_p zu Integrationskapazität C_i von C_p/C_i von etwa 100 ergibt, wodurch das Verstärkungsbandbreitenprodukt um etwa diesen Faktor - also um etwa zwei Zehner-Potenzen - vermindert wird. Jedoch sollte insbesondere bei Einsatz einer geschalteten Kapazität als steuerbarer Widerstand die Bandbreite groß genug sein, während gleichzeitig die Gleichstromverstärkung ebenfalls groß sein sollte, um die Integratorfunktion auch bei kleinen Frequenzen zu gewährleisten. Weil diese beiden Forderungen aber gegenläufig sind, ist ein Kompromiß zwischen den beiden Forderungen nötig, um sowohl eine akzeptable Bandbreite als auch eine tolerable Gleichstromverstärkung zu erzielen.

[0007] Es ist daher Aufgabe der Erfindung, einen Integrator mit einem Transkonduktanzverstärker und

einer Integrationskapazität so zu gestalten, daß die Forderungen nach großer Bandbreite und hoher Gleichstromverstärkung gleichzeitig möglichst optimal erfüllt werden.

[0008] Die Erfindung löst diese Aufgabe gemäß Anspruch 1 dadurch, daß an einem Spannungsteiler aus einem ersten und einem zweiten Widerstand und der Stromquelle mit der parasitären Parallelkapazität eine zweite Referenzspannung liegt und daß der Verbindungspunkt des ersten und des zweiten Widerstandes mit dem invertierenden Eingang des Transkonduktanzverstärkers verbunden ist.

[0009] Der zweite nicht beim Stand der Technik vorgesehene Widerstand ist so dimensioniert, daß die Verhältnisse des Rückkoppelnetzwerkes $j\omega C_i/(R_2 + j\omega C_p)$ so geändert sind, daß ein wesentlich höheres Verstärkungsbandbreitenprodukt erzielt wird. Es zeigen:

Fig. 1 ein erstes Ausführungsbeispiel der Erfindung,

Fig. 2 ein zweites Ausführungsbeispiel der Erfindung,

Fig. 3 den Einsatz der Erfindung in einem Meßumsetzer,

Fig. 4 ein erstes Ausführungsbeispiel eines bekannten Integrators, und

Fig. 5 ein zweites Ausführungsbeispiel eines bekannten Integrators.

[0010] Der Ausgang eines Transkonduktanzverstärkers V, an dem eine Ausgangsspannung V_o abnehmbar ist, ist gemäß dem Ausführungsbeispiel von Fig. 1 über eine Integrationskapazität C_i mit seinem invertierenden Eingang verbunden. Der gemeinsame Verbindungspunkt zweier Widerstände R_1 und R_2 , die zusammen mit einer in Reihe geschalteten Stromquelle Q_1 mit einer parasitären Parallelkapazität C_p einen Spannungsteiler bilden, ist ebenfalls mit dem invertierenden Eingang des Transkonduktanzverstärkers V verbunden. An den Enden des als Reihenschaltung aus den Widerständen R_1 und R_2 sowie der Stromquelle Q_1 gebildeten Spannungsteilers liegt eine Referenzspannung V_1 . Am nichtinvertierenden Eingang des Transkonduktanzverstärkers V liegt eine Referenzspannung V_2 . Wie bereits erwähnt, ist es durch den zusätzlichen Widerstand R_2 möglich, ein wesentlich höheres Verstärkungsbandbreitenprodukt zu erzielen, wenn der Widerstand R_2 entsprechend dimensioniert wird. Der zusätzliche Widerstand R_2 wirkt als Entkopplungswiderstand.

[0011] Der Widerstand R_2 wird mindestens so groß dimensioniert, wie das Verstärkungsbandbreitenprodukt multipliziert mit dem Kapazitätswert des Integrati-

onskondensators Ci ist. Die Formel hierfür lautet:

$$R2 \geq 2 \cdot \pi \cdot f \cdot Ci$$

wobei

Ci = Kapazitätswert der Integrationskapazität,
f = Bandbreite (z.B. 10 MHz).

[0012] Bei einem Kapazitätswert des Integrationskondensators Ci von etwa $30 \cdot 10^{-15}$ F ergibt sich für den Widerstand R2 ein Wert von etwa 450 K Ω , wenn 10 MHz Bandbreite angenommen wird. Zweckmäßigerweise wird R2 etwas größer dimensioniert.

[0013] In Fig. 2 ist ein zweites Ausführungsbeispiel der Erfindung gezeigt, das sich vom ersten in der Fig. 1 abgebildeten Ausführungsbeispiel dadurch unterscheidet, daß der zusätzliche Widerstand R2 durch einen MOS-Transistor ersetzt ist, der im Bereich schwacher Inversion arbeitet. Hierzu wird eine Spannung an die Gate-Elektrode des MOS-Transistors T1 gelegt, die niedriger als die Referenzspannung V2 gemäß

$$V_G > V_2 + V_{TH}$$

gewählt ist, wobei V_G die Gatespannung an dem Transistor T1 und V_{TH} die Schwellspannung des Transistors T1 ist.

[0014] Sowohl bei dem ersten in der Fig. 1 gezeigten als auch bei dem zweiten in der Fig. 2 abgebildeten Ausführungsbeispiel der Erfindung kann der Widerstand R1 durch eine schaltbare Kapazität ersetzt sein.

[0015] Bei dem in Fig. 3 gezeigten Beispiel handelt es sich um einen Sigma-Delta-Analog-Digital-Umsetzer erster Ordnung, der als Meß-Umsetzer mit einem Fotodiodeingang analoge optische Signale in digitale elektrische Signale umsetzt.

[0016] Der Ausgang des Transkonduktanzverstärkers V, an dem die Ausgangsspannung Vo abgreifbar ist, ist über die Integrationskapazität Ci mit seinem invertierenden Eingang verbunden. Am nichtinvertierenden Eingang des Transkonduktanzverstärkers V liegt eine Referenzspannung V2. An den beiden Enden eines Spannungsteilers, der als Reihenschaltung aus einer geschalteten Kapazität C1, der Source-Drain-Strecke eines MOS-Transistors T1 und einer Fotodiode PD aufgebaut ist, liegt eine Referenzspannung V1. Die Source des MOS-Transistors T1 ist mit dem invertierenden Eingang des Transkonduktanzverstärkers V verbunden, dessen Ausgang mit dem Eingang eines Schwellwertdetektors D verbunden ist. Die Gate-Elektrode des MOS-Transistors T1 ist mit der Gate-Elektrode und der Drain-Elektrode eines MOS-Transistors T2 verbunden. An der Source des MOS-Transistors T2 liegt die Referenzspannung V2, während der Kollektor des MOS-Transistors T2 über eine Stromquelle Q2 an ein Bezugspotential angeschlossen ist. Der Ausgang des Schwellwertdetektors D ist mit dem Eingang einer

Steuerschaltung S verbunden, deren erster Ausgang mit dem Eingang eines Zählers Z und deren zweiter Ausgang mit dem Schalteingang der geschalteten Kapazität C1 verbunden ist. Die Fotodiode PD ist durch ihr Ersatzschaltbild dargestellt, das als Stromquelle Q1 mit einer parasitären Parallelkapazität Cp gezeichnet ist, deren Kapazitätswert in der Größenordnung von $3 \cdot 10^{-12}$ F liegt. Des weiteren ist es zweckmässig, für die Integrationskapazität Ci einen Wert von beispielsweise etwa $30 \cdot 10^{-15}$ F zu wählen. Dieser Wert hängt vom Kapazitätswert des Kondensators C1 und dieser wiederum vom Photostrom und der Auflösung des A/D-Umsetzers ab.

[0017] Die Steuerschaltung S steuert in Abhängigkeit von der Spannung Vo am Ausgang des Transkonduktanzverstärkers V die geschaltete Kapazität C1 sowie den Zählerstand des Zählers Z.

[0018] Wenngleich im Zusammenhang mit dem Ausführungsbeispiel von Fig. 3 der als ohmscher Widerstand R2 wirkende Transistor T1 in Reihe zu einer geschalteten Kapazität C1 geschaltet gezeigt ist, so ist die Erfindung hierauf nicht beschränkt. Vielmehr kann die geschaltete Kapazität C1 auch durch eine geschaltete Stromquelle, einen geschalteten Widerstand oder einen Widerstand selbst realisiert sein. Mit "ohmscher Einrichtung" ist im Sinne der oben beschriebenen Erfindung immer die Reihenschaltung eines ohmschen Widerstandes (R2 oder T1) mit einem weiteren Schaltungsteil gemeint, wobei der Schaltungsteil ein ohmscher Widerstand R2, eine geschaltete Kapazität C1 oder eine geschaltete Stromquelle sein kann.

[0019] Die Erfindung ist für Integratoren geeignet, die ihr Eingangssignal von einer analogen Signalquelle mit einer verhältnismässig hohen parasitären Parallelkapazität erhalten. Sie ist daher insbesondere für Sigma-Delta-Analog-Digital-Umsetzer geeignet, die häufig auch als Delta-Sigma-Analog-Digital-Umsetzer bezeichnet werden und deren Eingangssignale von einer Fotodiode geliefert werden.

[0020] Sigma-Delta-Analog-Digital-Umsetzer sind beispielsweise in Herbert Bernstein, Analoge Schaltungstechnik mit diskreten und integrierten Bauelementen, Hüthig Verlag, Heidelberg 1997 (ISBN 3-7785-2296-5) auf Seite 480 bis 485 und in David A. Jons, Ken Martin, Analog Integrated Circuit Design, John Wiley and Sons, New York, Toronto 1997 (ISBN 0-471-14448-7) auf Seite 531 bis 551 beschrieben. Zum Zwecke der Offenbarung wird auf diese Veröffentlichung vollinhaltlich Bezug genommen.

Bezugszeichenliste

[0021]

R1	Widerstand
R2	Widerstand
Ci	Integrationskapazität
C1	geschaltete Kapazität

Cp	parasitäre Parallelkapazität
V	Transkonduktanzverstärker
V1	Referenzspannung
V2	Referenzspannung
Vo	Ausgangsspannung
Q1	Stromquelle
Q2	Stromquelle
PD	Fotodiode
D	Schwellwertdetektor
S	Steuerschaltung
Z	Zähler
T1	Transistor
T2	Transistor

Patentansprüche

1. Integrator mit einem Transkonduktanzverstärker (V), dessen Ausgang über eine Integrationskapazität (Ci) auf seinen invertierenden Eingang rückgekoppelt ist und an dessen nichtinvertierendem Eingang eine erste Referenzspannung (V2) anlegbar ist, und mit einer parasitären Parallelkapazität (Cp) aufweisenden ersten Stromquelle (Q1), die mit einer Klemme an Bezugspotential und mit einer anderen Klemme über eine ohmsche Einrichtung an eine zweite Referenzspannung (V1) geschaltet ist, **dadurch gekennzeichnet**,
 daß die ohmsche Einrichtung ein Spannungsteiler mit einem Widerstand (R2) und einem weiteren Schaltungsteil (R1) ist, und daß der Verbindungspunkt des Widerstandes (R2) und des Schaltungsteils (R1) mit dem invertierenden Eingang des Transkonduktanzverstärkers (V) verbunden ist.
2. Integrator nach Anspruch 1, **dadurch gekennzeichnet**,
 daß die erste Stromquelle (Q1) mit der parasitären Parallelkapazität (Cp) eine Fotodiode (PD) ist.
3. Integrator nach Anspruch 1 oder 2, **dadurch gekennzeichnet**,
 daß für den Widerstand (R2) ein erster MOS-Transistor (T1) vorgesehen ist, der im Bereich schwacher Inversion betrieben wird.
4. Integrator nach einem der Ansprüche 1 bis 3, **dadurch gekennzeichnet**,
 daß der Schaltungsteil (R1) als geschaltete Kapazität (C1), als geschaltete Stromquelle oder als steuerbarer Widerstand ausgeführt ist.

5. Integrator nach Anspruch 3 und 4, **dadurch gekennzeichnet**,

daß die Gate-Elektrode des ersten MOS-Transistors (T1) mit der Gate-Elektrode und der Drain-Elektrode eines zweiten MOS-Transistors (T2) verbunden ist, an dessen Source die erste Referenzspannung (V2) liegt und dessen Drain über eine zweite Stromquelle (Q2) an ein Bezugspotential angeschlossen ist, daß der Ausgang des Transkonduktanzverstärkers (V) mit dem Eingang eines Schwellwertdetektors (D) verbunden ist, dessen Ausgang mit dem Eingang einer Steuerschaltung (S) verbunden ist, deren erster Ausgang mit dem Eingang eines Zählers (Z) und deren zweiter Ausgang mit dem Steuereingang der geschalteten Kapazität (C1) oder dem steuerbaren Widerstand verbunden ist.

6. Integrator nach einem der Ansprüche 1 bis 5, **dadurch gekennzeichnet**,

daß der zweite Widerstand (R2) mindestens annähernd so groß dimensioniert wird, wie das 2π -fache des Verstärkungsbandbreitenprodukt multipliziert mit dem Kapazitätswert der Integrationskapazität (Ci) ist.

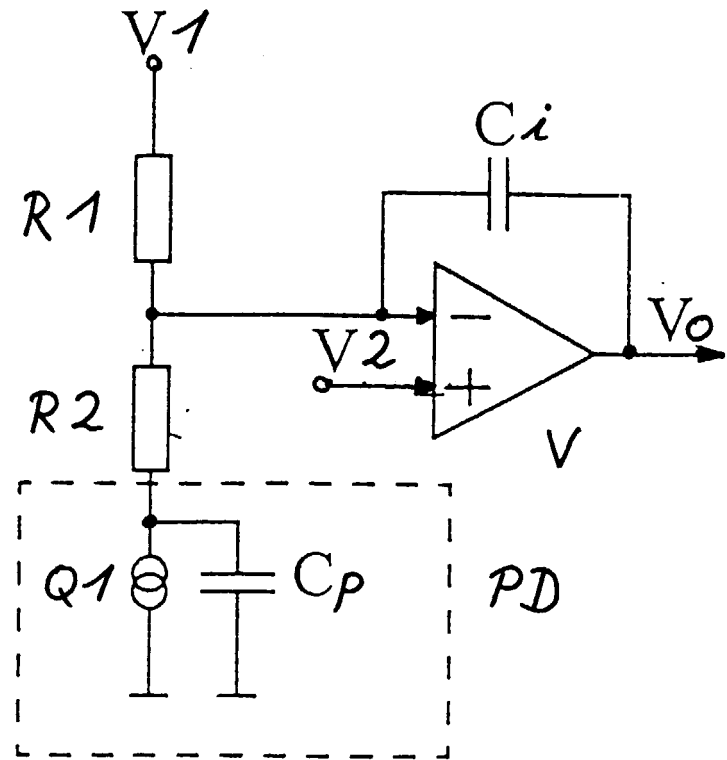


Fig. 1

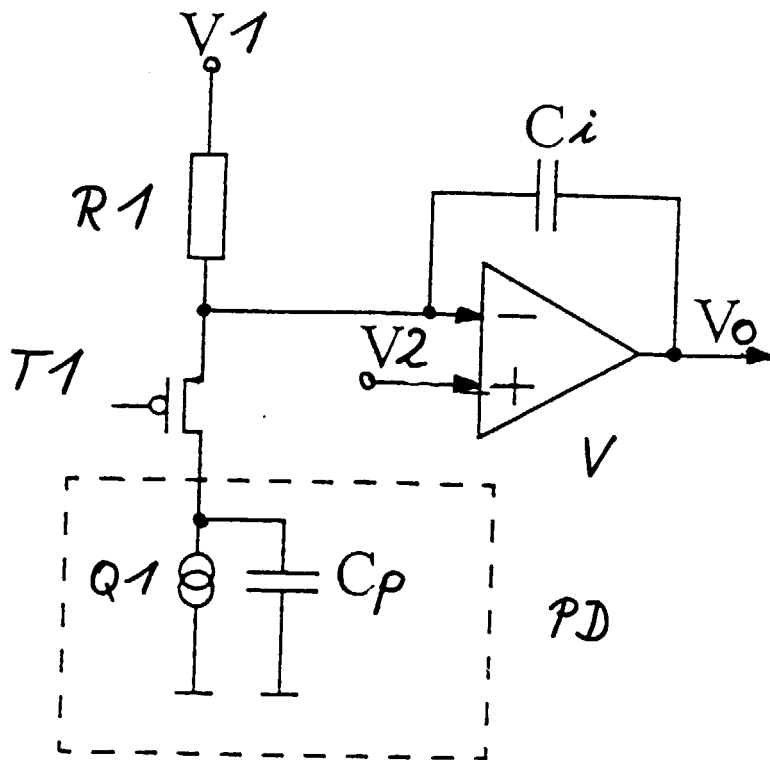


Fig. 2

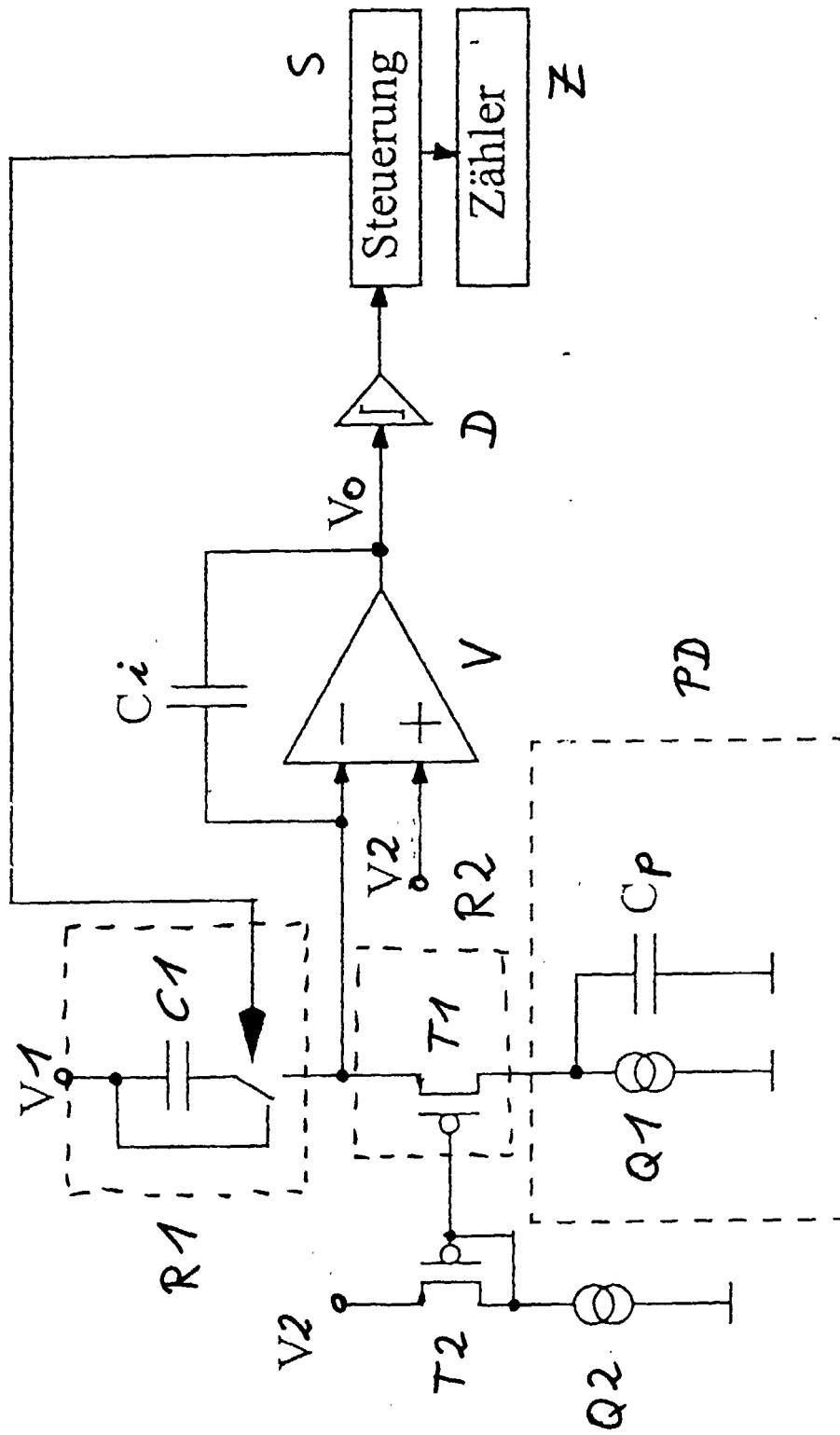


Fig. 3

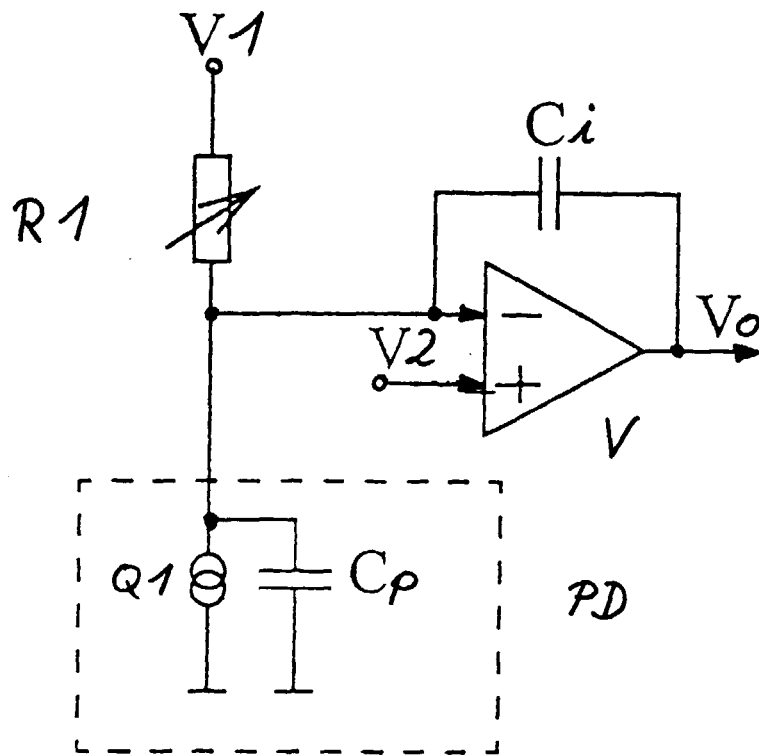


Fig. 4

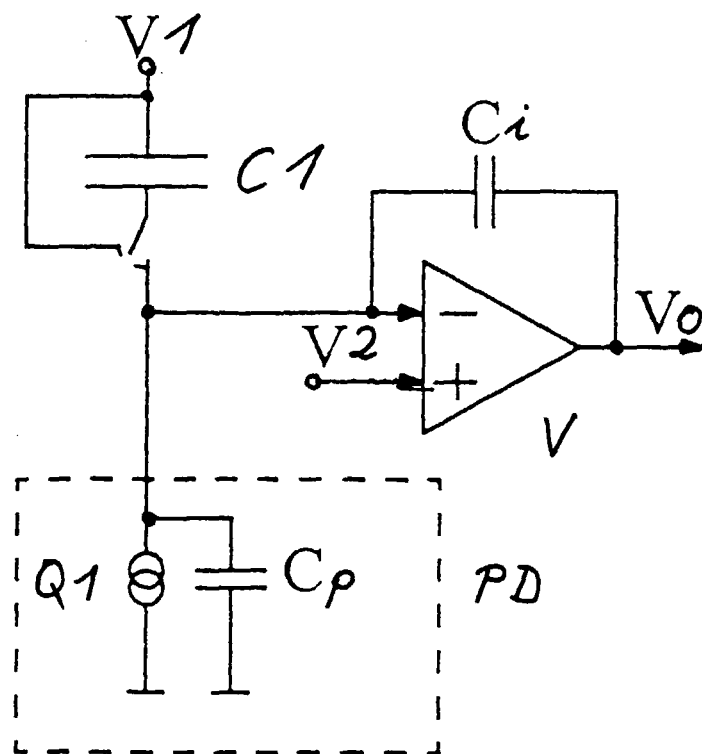


Fig. 5



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 00 10 7682

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.7)
Y	DE 42 14 360 A (HEIMANN OPTOELECTRONICS GMBH) 4. November 1993 (1993-11-04)	1-4	G06G7/186
A	* Spalte 1, Zeile 48 - Spalte 2, Zeile 18; Abbildung 1 *	5	
Y	FR 2 226 785 A (CORECI CIE REGUL CONTROLE INDL) 15. November 1974 (1974-11-15)	1-4	
A	* Seite 3, Zeile 5 - Seite 4, Zeile 6; Abbildungen 4,5 *	4,5	
PATENT ABSTRACTS OF JAPAN vol. 010, no. 034 (P-427), 8. Februar 1986 (1986-02-08) & JP 60 181981 A (NIPPON DENKI KK), 17. September 1985 (1985-09-17) * Zusammenfassung *			
			RECHERCHIERTE SACHGEBIETE (Int.Cl.7)
			G06G
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 8. September 2000	Prüfer Ledrut, P
KATEGORIE DER GENANNTEN DOKUMENTE		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	
X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur			

EPO FORM 1503 03.82 (P4/C03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
 ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 00 10 7682

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentedokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
 Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

08-09-2000

Im Recherchenbericht angeführtes Patentedokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 4214360	A	04-11-1993	KEINE	
FR 2226785	A	15-11-1974	KEINE	
JP 60181981	A	17-09-1985	KEINE	

EPO FORM P0481

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82