

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11)

EP 1 093 044 B1

(12)

FASCICULE DE BREVET EUROPEEN

(45) Date de publication et mention
de la délivrance du brevet:
29.12.2004 Bulletin 2004/53

(51) Int Cl.7: **G05F 1/565**, G05F 1/46

(21) Numéro de dépôt: **00410123.4**

(22) Date de dépôt: **12.10.2000**

(54) **Régulateur linéaire à faible chute de tension série**

Linearer Regler mit niedrigem seriellen Spannungsabfall

Linear regulator with low serial voltage dropout

(84) Etats contractants désignés:
DE FR GB IT

(30) Priorité: **13.10.1999 FR 9912978**

(43) Date de publication de la demande:
18.04.2001 Bulletin 2001/16

(73) Titulaire: **STMicroelectronics S.A.**
92120 Montrouge (FR)

(72) Inventeur: **Marty, Nicolas**
38640 Claix (FR)

(74) Mandataire: **de Beaumont, Michel**
1bis, rue Champollion
38000 Grenoble (FR)

(56) Documents cités:
EP-A- 0 690 364 **FR-A- 2 755 804**
US-A- 4 972 136 **US-A- 5 666 044**
US-A- 5 698 973

EP 1 093 044 B1

Il est rappelé que: Dans un délai de neuf mois à compter de la date de publication de la mention de la délivrance du brevet européen, toute personne peut faire opposition au brevet européen délivré, auprès de l'Office européen des brevets. L'opposition doit être formée par écrit et motivée. Elle n'est réputée formée qu'après paiement de la taxe d'opposition. (Art. 99(1) Convention sur le brevet européen).

Description

[0001] La présente invention concerne le domaine des régulateurs de tension linéaires qui sont destinés à fournir une tension régulée à partir d'une tension de référence et d'une tension d'alimentation non stabilisée. L'invention concerne, plus particulièrement, les régulateurs dont un élément de puissance est connecté en série avec la charge à alimenter et qui sont conçus pour introduire une faible chute de tension série (LDO), de façon à pouvoir fonctionner avec une tension d'alimentation minimale.

[0002] La figure 1 représente un exemple classique de régulateur linéaire auquel s'applique la présente invention. Un tel régulateur est destiné à alimenter une charge (Q) 2. Le régulateur est essentiellement constitué d'un transistor MOS de puissance 1 destiné à être connecté en série avec la charge 2. Cette association en série est connectée entre une borne 3 d'application d'un potentiel plus positif Vbat et une borne 4 d'application d'un potentiel plus négatif (par exemple, la masse). La tension Vbat est, par exemple, fournie par une batterie (non représentée). Le transistor 1 est commandé par un circuit de régulation 5, généralement basé sur un amplificateur différentiel. Une première entrée inverseuse du circuit 5 reçoit une tension de référence Vref et une deuxième entrée non-inverseuse reçoit la tension de sortie Vout, prélevée au point milieu de l'association en série du transistor 1 avec la charge 2. Ce point milieu constitue la borne 6 de sortie du régulateur. Un condensateur C est généralement connecté entre la borne 6 et la masse pour filtrer et stabiliser la tension de sortie Vout.

[0003] Le fonctionnement d'un régulateur tel qu'illustré par la figure 1 est parfaitement classique et ne sera pas détaillé. On se bornera à signaler que l'amplificateur 5 est, le plus souvent, alimenté par la tension Vbat et que la tension de référence Vref est généralement fournie par un circuit de référence propre à délivrer une tension stable et précise, par exemple, un circuit du type connu sous la dénomination anglosaxonne "bangap".

[0004] Un exemple d'application des régulateurs linéaires est le domaine des téléphones mobiles. Dans ce genre d'application, la batterie du téléphone sert à alimenter un ou plusieurs régulateurs linéaires qui doivent, en aval, fournir les alimentations nécessaires aux différents circuits de polarisation, de commande et de traitement numérique et analogique. La tension Vout délivrée par le régulateur doit généralement être très précise. Par exemple, dans une application à la téléphonie, on souhaite une précision de plus ou moins 3%.

[0005] Le transistor de puissance 1 est généralement volumineux dans la mesure où le régulateur doit fonctionner sur toute la plage de fonctionnement en courant des circuits qu'il alimente en aval. Par exemple, pour un régulateur devant être capable de délivrer un courant allant jusqu'à 100 mA, la surface nécessaire pour réaliser le transistor de puissance est de l'ordre de 1 mm².

L'importance de la surface requise est également liée au fait que, pour respecter la contrainte d'une faible chute de tension en série, la résistance du transistor 1 doit être, à l'état passant (RdsON), la plus faible possible.

[0006] Une conséquence de l'encombrement important du transistor de puissance est que sa capacité de grille est généralement relativement importante. Par exemple, pour un transistor du type de celui indiqué ci-dessus à titre d'exemple, on obtient une capacité de grille de l'ordre de 100 picofarads.

[0007] Un problème qui se pose alors est lié à l'apparition de surtensions au démarrage du régulateur. En effet, lorsque le circuit est éteint, la tension de sortie est nulle et l'amplificateur 5 n'est, par conséquent, pas équilibré.

[0008] Lorsque le circuit est mis sous tension ou, plus précisément, lorsque le régulateur est allumé par un signal spécifique, le transistor 1 fournit alors un courant important au condensateur C qui se charge. Tant que la tension Vout n'atteint pas la tension Vref souhaitée en sortie, l'amplificateur 5 reste déséquilibré. Lorsque les tensions Vout et Vref deviennent égales, la borne de sortie de l'amplificateur 5 commute pour arrêter la fourniture de courant importante dans le transistor 1. Toutefois, en raison de la forte capacité de grille du transistor 1, celle-ci n'est pas chargée immédiatement et il en découle un retard à la réaction du circuit. La tension de sortie excède alors la valeur souhaitée et on assiste à une surtension.

[0009] Cette surtension doit rester dans les limites acceptables en fonction des tolérances requises pour la tension de sortie. Plus la capacité de grille est importante, plus il est difficile de respecter cette contrainte.

[0010] L'étage de sortie (non représenté en figure 1) de l'amplificateur 5 est généralement constitué d'un transistor MOS à canal N (plus précisément, de type de canal opposé à celui du transistor de puissance) en série avec une source de courant. La source de courant est elle-même en parallèle avec une résistance, dite de grille, dont le rôle est, précisément, de charger la capacité de grille du transistor de puissance 1 lorsque la sortie de l'amplificateur commute. La résistance de grille sert également à fixer le gain de l'amplificateur et conditionne la stabilité du circuit. Un autre rôle de cette résistance est de polariser l'étage de sortie de l'amplificateur 5. Par conséquent, la valeur de cette résistance conditionne également la consommation du circuit. Or, bien entendu, dans les applications où on souhaite une miniaturisation élevée, on souhaite également minimiser la consommation pour des questions évidentes d'autonomie.

[0011] De ce qui précède, on voit qu'il n'est pas souhaitable d'agir sur cette résistance sous peine de voir les caractéristiques du régulateur se détériorer en régime établi.

[0012] La présente invention vise à proposer une nouvelle solution qui pallie les problèmes de surtension au démarrage des régulateurs linéaires classiques.

[0013] La présente invention vise, en particulier, à proposer une solution qui soit compatible avec une faible consommation du circuit en régime établi.

[0014] L'invention vise également à proposer une solution qui soit aisément paramétrable pour régler le temps de réponse du circuit au démarrage.

[0015] Une première solution serait de modifier la référence de tension de l'amplificateur, pendant le démarrage. Toutefois, cette solution n'est pas souhaitable en pratique dans la mesure où une même référence de tension sert généralement à plusieurs régulateurs linéaires. Par conséquent, en modifiant cette référence, on risque de nuire au fonctionnement d'autres régulateurs qui seraient, eux, en régime établi.

[0016] La présente invention vise à proposer une solution qui soit compatible avec un fonctionnement individualisé de plusieurs régulateurs utilisant une même référence de tension.

[0017] Pour atteindre ces objets, la présente invention prévoit un régulateur linéaire du type comprenant un transistor MOS de puissance d'un premier type de canal, commandé par un amplificateur dont un étage de sortie comprend, entre deux bornes d'application d'une tension d'alimentation, une première résistance et un premier transistor MOS de commande d'un deuxième type de canal, le régulateur comprenant un circuit de démarrage ayant une résistance commutable en parallèle sur ladite première résistance.

[0018] Selon un mode de réalisation de la présente invention, le circuit de démarrage comporte, en série entre la source et la grille du transistor MOS de puissance, ladite résistance commutable et des premier et deuxième transistors MOS de commande du premier type de canal.

[0019] Selon un mode de réalisation de la présente invention, les deux transistors MOS de commande du circuit de démarrage sont passants à l'allumage du régulateur, le blocage du premier transistor étant progressif au moyen d'une rampe de commande.

[0020] Selon un mode de réalisation de la présente invention, le deuxième transistor du circuit de démarrage est bloqué à la fin de la rampe de blocage du premier transistor.

[0021] Selon un mode de réalisation de la présente invention, la durée de la rampe de blocage du premier transistor est choisie pour être nettement supérieure au temps nécessaire, à la sortie du régulateur linéaire, pour atteindre une tension souhaitée.

[0022] Selon un mode de réalisation de la présente invention, le circuit de démarrage comprend un générateur de rampe pour commander le premier transistor de commande et un circuit logique de verrouillage pour ouvrir brusquement le deuxième transistor de commande à la fin de la rampe de commande du premier transistor.

[0023] Selon un mode de réalisation de la présente invention, la résistance du circuit de démarrage est au moins dix fois inférieure à la résistance de l'étage de

sortie de l'amplificateur de commande.

[0024] Selon un mode de réalisation de la présente invention, le transistor de puissance est à canal P pour constituer un régulateur de tension positive.

[0025] Selon un mode de réalisation de la présente invention, le transistor de puissance est à canal N pour constituer un régulateur de tension négative.

[0026] L'invention prévoit également un procédé de commande d'un régulateur linéaire constitué d'un transistor MOS de puissance et d'un amplificateur de régulation dont un étage de sortie comporte, en série entre deux bornes d'alimentation, une résistance et un transistor MOS de commande, de type de canal opposé par rapport au transistor de puissance, le procédé consistant à diminuer ladite résistance lors du démarrage du régulateur.

[0027] Selon un mode de réalisation de la présente invention, la procédure consiste à commuter une résistance en parallèle avec la résistance de l'étage de sortie de l'amplificateur.

[0028] Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1, qui a été décrite précédemment, est destinée à exposer l'état de la technique et le problème posé ;

la figure 2 représente, de façon très schématique, un mode de réalisation simplifié d'un régulateur linéaire selon la présente invention ;

la figure 3 représente un détail d'un circuit de démarrage d'un régulateur selon un mode de réalisation de la présente invention ;

la figure 4 est un schéma électrique détaillé d'un circuit de démarrage selon un mode de réalisation de la présente invention ; et

les figures 5A à 5F illustrent, sous forme de chronogrammes, le fonctionnement d'un régulateur linéaire selon la présente invention.

[0029] Les mêmes éléments ont été désignés par les mêmes références aux différentes figures. Pour des raisons de clarté, seuls les éléments du régulateur linéaire qui sont nécessaires à la compréhension de l'invention ont été représentés aux figures et seront décrits par la suite. En particulier, la constitution de l'amplificateur différentiel du régulateur n'a pas été détaillée pour être parfaitement classique, de même que le circuit délivrant la référence de tension d'un régulateur linéaire.

[0030] Une caractéristique de la présente invention est de prévoir, entre la grille du transistor de puissance (par exemple, à canal P) et la borne (opposée à la charge) d'application de la tension d'alimentation à laquelle ce transistor est relié en direct, une résistance commutable. Selon l'invention, cette résistance est commandée pour être insérée dans le circuit uniquement lors du

démarrage du régulateur, et est de valeur inférieure à celle de la résistance de l'étage de sortie de l'amplificateur de régulation.

[0031] Par l'insertion d'une résistance supplémentaire en parallèle sur la résistance fixant le gain de l'amplificateur de régulation, on diminue la résistance chargeant la grille du transistor de puissance et, par conséquent, on accélère la charge de sa capacité de grille lors du démarrage. La figure 2 représente, de façon très schématique, un régulateur 10 selon un mode de réalisation de la présente invention.

[0032] Comme précédemment, le régulateur comporte un amplificateur de régulation 5, connecté entre une borne 3 d'application d'une tension positive Vbat et la masse 4, et qui est chargé de commander un transistor MOS de puissance 1, connecté entre la borne 3 et une borne 6 de sortie à laquelle est reliée une charge 2. On fera référence par la suite un régulateur linéaire utilisant un transistor MOS de puissance à canal P et délivrant une tension positive. On notera toutefois que l'invention s'applique également au cas d'un régulateur de tension négative ou d'un régulateur dont le transistor MOS de puissance est à canal N.

[0033] L'amplificateur 5 classique est essentiellement constitué d'un étage différentiel 11 recevant, sur une borne inverseuse, la tension de référence Vref fixant la valeur de la tension de sortie souhaitée et, sur une borne non-inverseuse, la tension de sortie Vout du régulateur prélevée sur le drain 6 du transistor 1. Le cas échéant, un pont diviseur résistif peut être introduit, entre la borne 6 et l'entrée non-inverseuse de l'amplificateur 5, pour obtenir une tension Vout supérieure à la tension Vref. L'étage différentiel 11 est alimenté par une source de courant 12 connectée à la borne 3. La sortie 13 de l'étage différentiel est envoyée sur un étage de sortie 14 constitué, en série entre les bornes 3 et 4, d'une source de courant 15 et d'un transistor MOS (ici, à canal N) 16 dont la grille est connectée à la borne 13. Le point milieu 17 de l'association en série de la source de courant 15 et du transistor 16 constitue la borne de sortie de l'amplificateur 5, connectée à la grille du transistor 1. Une résistance Rg, ayant pour rôles de fixer le gain de l'amplificateur 5, d'en assurer la stabilité et de charger la grille du transistor 1, est connectée en parallèle sur la source de courant 15.

[0034] Selon l'invention, on connecte en parallèle sur la résistance Rg, un circuit de démarrage 20 constitué, de façon fonctionnelle, d'un commutateur 21 en série avec une résistance 22. La valeur de la résistance 22 est choisie pour être faible (de préférence, dans un rapport de 10 à 100) par rapport à la valeur de la résistance Rg. Ainsi, pour une résistance Rg de l'ordre de la centaine de k Ω , on choisira, de préférence, une résistance 22 comprise entre 1 et 10 k Ω .

[0035] Lorsque le commutateur 21 est fermé, l'association en parallèle des résistances Rg et 22 diminue la résistance de grille du transistor 1 par rapport à la simple valeur de la résistance Rg, ce qui diminue le temps de

charge de la capacité de grille du transistor 1.

[0036] On notera que la commande du circuit de démarrage, c'est-à-dire la commutation du commutateur 21, doit respecter certaines contraintes. En particulier, on veillera à ne pas reproduire, sur la commutation de ce commutateur, le retard à la commutation préjudiciable au fonctionnement des régulateurs classiques.

[0037] Ainsi, selon un mode de réalisation préféré de la présente invention, on ne se contente pas d'utiliser un transistor MOS pour réaliser le commutateur 21. En effet, en prévoyant un seul transistor MOS en série avec la résistance 22, on risque de reproduire un effet transitoire gênant sur ce transistor, qui se traduit encore par un retard sur l'asservissement du transistor de puissance.

[0038] Par conséquent, une autre caractéristique de la présente invention est d'associer, en série avec la résistance 22 du circuit de démarrage, deux commutateurs (de préférence, deux transistors MOS) commandés de façon particulière comme on le verra par la suite.

[0039] La figure 3 représente, de façon partielle, un mode de réalisation d'un circuit de démarrage selon l'invention, comprenant un commutateur 21 en série avec une résistance 22. Le commutateur 21 est ici constitué, entre la borne 3 et une première borne de la résistance 22 dont la deuxième borne est connectée à la borne 17, d'un premier transistor MOS MR, à canal P, en série avec un deuxième transistor MOS ML, à canal P. Le transistor MR est commandé par un signal STARTUP tandis que le transistor ML est commandé par un signal LOCK.

[0040] Selon l'invention, le signal STARTUP a la forme d'une rampe dont le rôle est de commander le transistor MR en linéaire pour, suite à l'allumage, augmenter sa résistance série (RdsON) qui s'ajoute à la résistance 22, le transistor ML étant dans un état de repos normalement fermé à l'allumage du circuit. Le signal STARTUP est normalement à l'état bas pour que, au démarrage du régulateur, le transistor MR soit fermé avec une résistance série (RdsON) minimale. L'augmentation progressive de la résistance série du transistor MR augmente progressivement la résistance en parallèle sur la résistance Rg et, par voie de conséquence, entraîne une commutation progressive à l'ouverture du circuit de démarrage de l'invention.

[0041] La rampe de commande en ouverture du transistor MR doit être suffisamment lente pour que le démarrage soit fini à la fin de la rampe. En d'autres termes, on doit s'assurer que le condensateur C a atteint le niveau de tension souhaité avant la fin de la rampe d'ouverture du transistor MR.

[0042] Le rôle du transistor ML est de verrouiller l'ouverture du circuit de démarrage pour éviter qu'une perturbation éventuelle de la tension de batterie Vbat ne rende de nouveau passant le transistor MR sous l'effet d'une conduction parasite du générateur de rampe comme on le verra par la suite.

[0043] Le transistor ML est commandé par un front,

ce qui n'est pas gênant dans la mesure où, quand on provoque son ouverture, le circuit de démarrage est déjà, en pratique, ouvert par le transistor MR.

[0044] La figure 4 représente un mode préféré de réalisation d'un circuit de démarrage 20 selon la présente invention. La figure 4 ne représente pas seulement l'association en série des transistors MR et ML constitutifs du commutateur 21 avec la résistance 22, mais également le circuit de génération des signaux respectifs STARTUP et LOCK de commande des transistors MR et ML.

[0045] Le circuit 20 est basé sur un générateur de rampe 31 délivrant le signal STARTUP, associé à un circuit logique de verrouillage 32 destiné à générer le signal LOCK lorsque le signal STARTUP a atteint son état haut. A la figure 4, on a également représenté, à titre d'exemple, des étages 33, 34 délivrant des signaux BP et BN de polarisation des transistors MOS respectivement à canal P et à canal N.

[0046] Le circuit 20 de l'invention est destiné à être commandé exclusivement par le signal d'activation du régulateur linéaire. Ce signal est constitué d'un signal logique PD et de son inverse PDN. A la figure 4, le mécanisme d'inversion du signal d'extinction PD ou d'allumage PDN n'a pas été représenté.

[0047] Le circuit de polarisation 33 est, par exemple, constitué, en série entre les bornes 3 et 4, d'un transistor MOS MP1, à canal P, et d'une source de courant 35. Le transistor MP1 est monté en diode, sa source étant reliée à la borne 3 et son drain étant relié à une première borne de la source de courant 35 dont l'autre borne est connectée à la masse 4. Le drain du transistor MP1 est également connecté à sa grille et au drain du transistor MP5, et constitue la borne de sortie du circuit 33 délivrant le signal BP. La source de courant 35 est, par exemple, formée d'une résistance ou d'un transistor MOS, à canal N, correctement polarisé.

[0048] Le circuit de polarisation 34 est, par exemple, constitué, en série entre la borne 3 et la borne 4, d'une source de courant 36 et d'un transistor MOS MN1, à canal N. Le transistor MN1 est monté en diode, sa source étant connectée à la borne 4 et son drain étant relié à une première borne de la source de courant 36 dont l'autre borne est connectée à la borne 3. Le drain du transistor MN1 est également connecté à sa grille et à la grille du transistor MN5, et constitue la borne de sortie du circuit 34 délivrant le signal BN. La source de courant 36 est, par exemple, formée d'une résistance ou d'un transistor MOS, à canal P, correctement polarisé.

[0049] Quand le système est sous tension, c'est-à-dire lorsqu'une tension Vbat est appliquée entre les bornes 3 et 4, les signaux BP et BN sont, respectivement, sensiblement aux potentiels Vbat-Vtp (Vtp représente la tension seuil d'un transistor MOS à canal P) et Vtn (Vtn représente la tension seuil d'un transistor MOS à canal N).

[0050] Selon le mode de réalisation de l'invention illustré par la figure 4, le générateur de rampe 31 est basé

sur l'utilisation, en série entre les bornes 3 et 4, d'un transistor MOS MP3, à canal P, associé à un condensateur C1 et, pour le verrouillage comme on le verra par la suite, d'un transistor MOS MN3, à canal N. La source du transistor MP3 est connectée à la borne 3. Son drain est connecté à une première borne du condensateur C1 qui fixe la constante de temps de la rampe. L'autre borne du condensateur C1 est connectée au drain du transistor MN3 dont la source est connectée à la masse. La grille du transistor MP3 est connectée, par l'intermédiaire d'un transistor MOS MP4, à canal P, à la borne 3. Le transistor MP4 est commandé par le signal PDN et son drain est, outre connecté à la grille du transistor MP3, connecté à la source d'un transistor MOS MP5, à canal P, dont le drain reçoit le signal BP et dont la grille reçoit le signal PD. Le drain du transistor MP3 qui constitue la borne 37 de sortie du générateur de rampe 31 est en outre connecté, par l'intermédiaire d'un transistor MOS MN4, à canal N, commandé par le signal PD, à la borne 4.

[0051] Le rôle du transistor MP4 est de forcer, en étant passant, le blocage du transistor MP3 lorsque le signal PDN est à l'état bas, c'est-à-dire lorsque le régulateur est éteint.

[0052] Le rôle du transistor MP5 est, à l'inverse, de forcer la mise en conduction du transistor MP3 en étant conducteur lorsque le signal PD est à l'état bas, c'est-à-dire lorsque le régulateur est allumé.

[0053] Le rôle du transistor MN4 est de court-circuiter le condensateur C1 et le transistor MN3 lorsque le signal PD est à l'état haut, c'est-à-dire lorsque le régulateur est éteint.

[0054] Le signal STARTUP, délivré par la borne 37 de sortie du générateur de rampe 31, est envoyé directement sur la grille du transistor MR et en entrée du circuit de verrouillage 32.

[0055] Le circuit 32 comprend, en série entre les bornes 3 et 4, un transistor MOS MP6, à canal P, et deux transistors MOS MN5 et MN6, à canal N. La source du transistor MP6 est connectée à la borne 3. Sa grille reçoit le signal STARTUP. Son drain est connecté au drain du transistor MN6 dont la grille reçoit le signal PDN. La source du transistor MN6 est connectée au drain du transistor MN5 dont la source est connectée à la borne 4 et dont la grille reçoit le signal BN. Le drain commun des transistors MP6 et MN6 est en outre connecté à l'entrée d'un inverseur 38 dont la sortie est envoyée sur une bascule 39 constituée, par exemple, de deux portes 40 et 41, de type NON-OU (NOR). La sortie de l'inverseur 38 est envoyée sur une première entrée de la porte 40 dont la sortie est envoyée sur une première entrée de la porte 41. La sortie de la porte 41 constitue la sortie de la bascule 39, envoyée sur la deuxième entrée de la porte 40. La deuxième entrée de la porte 41 reçoit le signal PD. La sortie de la bascule 39 délivre le signal LOCK. La sortie de la bascule 39 est également, de préférence, envoyée, par l'intermédiaire d'un inverseur 42, sur la grille du transistor MN3.

[0056] Le rôle du transistor MN3 est d'éviter une consommation permanente, hors des périodes de démarrage, en isolant le générateur de rampe quand le signal LOCK passe à l'état haut.

[0057] Le rôle du transistor MP6 est d'ouvrir la branche d'entrée du circuit 32 lorsque le régulateur est éteint et de supprimer ainsi la consommation dans ce circuit 32.

[0058] On notera que les détails constitutifs des inverseurs et portes logiques du circuit 32 n'ont pas été décrits pour être parfaitement classiques, de même que les sources de courant 35 et 36.

[0059] Le fonctionnement du circuit représenté en figure 4 est illustré par les figures 5A à 5F qui représentent, sous forme de chronogrammes, un exemple d'allure de signaux caractéristiques d'un régulateur selon l'invention. La figure 5A représente l'allure du signal PDN. La figure 5B représente l'allure du signal PD. La figure 5C représente l'allure du signal STARTUP. La figure 5D représente l'allure du signal LOCK. La figure 5E représente l'allure du signal V17 de grille du transistor de puissance 1 du régulateur. La figure 5F représente l'allure de la tension Vout en sortie du régulateur.

[0060] Initialement, c'est-à-dire lorsque le régulateur est éteint, les signaux PDN et PD sont respectivement à l'état bas et à l'état haut. Le point 37 est tiré à la masse par le transistor MN4 qui est passant et le signal STARTUP est donc à l'état bas. Le transistor MR est donc passant. De même, le transistor MP6 est rendu passant par l'état bas du noeud 37 alors que le transistor MN6 est bloqué par l'état bas du signal PDN. Il en découle un niveau haut en entrée de l'inverseur 38 et, par conséquent, un état bas en sortie de la bascule 39, c'est-à-dire en entrée de l'inverseur 42. Le transistor ML est donc bien passant, le signal LOCK étant à l'état bas. De plus, le transistor MN3 est également passant. Le générateur de rampe 31 est donc prêt à fonctionner.

[0061] On suppose qu'à un instant t_0 , les signaux PD et PDN commutent pour un allumage du régulateur, c'est-à-dire que le signal PD passe à l'état bas tandis que le signal PDN passe à l'état haut. Cela se traduit, sur le circuit de verrouillage 32, par un passage à l'état bas de la première entrée extérieure de la bascule 39 (la deuxième entrée de la porte 41). La sortie de la bascule 39 ne change cependant pas d'état (la sortie de la porte 40 étant toujours à l'état haut) tant que sa deuxième entrée extérieure c'est-à-dire l'entrée de la porte 40 reliée à la sortie de l'inverseur 38 ne change pas d'état. Le transistor MN3 reste donc passant.

[0062] Côté générateur de rampe, le transistor MP4 est bloqué par la mise à l'état haut du signal PDN. De plus, le transistor MP5 est rendu passant par la mise à l'état bas du signal PD. Il en découle que le transistor MP3 devient passant, le courant dans le transistor MP3 étant fixé par le courant dans le transistor MP1, donc par le signal BP. Comme le transistor MN4 se trouve bloqué à l'instant t_0 par la mise à l'état bas du signal PD, le condensateur C1 est chargé par le transistor MP3.

Tant que le transistor MP3 est en saturation, il fournit un courant constant de charge du condensateur C1. Le circuit 33 et, plus particulièrement, les tailles des transistors MP1 et MP5, sont choisies de façon adéquate pour que le transistor MP3 soit en saturation. La charge du condensateur C1 sous courant constant provoque bien une rampe de tension croissante sur la grille du transistor MR (figure 5C), donc une ouverture progressive de ce transistor par augmentation de sa résistance série (R_{dsON}).

[0063] Quand le potentiel du noeud 37 atteint la tension $V_{bat}-V_{tp}$ (instant t_1 , figure 5C), la sortie de la bascule 39 commute. En effet, le transistor MP6 se bloque. Comme le transistor MN6 est passant par le signal PDN à l'état haut et que le transistor MN5 est également passant dès que le système est sous-tension, l'entrée de l'inverseur 38 commute à l'état bas. Sa sortie commute à l'état haut et la sortie de la porte 40 commute alors à l'état bas. La sortie de la porte 41 commute à l'état haut et, par le rebouclage sur l'entrée de la porte 40, l'état alors obtenu est stable. La sortie à l'état haut de la bascule 39 (signal LOCK) bloque le transistor ML. Ce blocage du transistor ML intervient lorsque le transistor MR est déjà lui-même entièrement bloqué par la rampe du signal STARTUP.

[0064] A l'instant t_1 , le transistor MN3 est bloqué par le passage à l'état haut de la sortie de la bascule 39, inversé par l'inverseur 42, de sorte que le générateur de rampe 31 est déconnecté.

[0065] Le rôle de la bascule 39 est en fait de mémoriser l'état du signal STARTUP la première fois où, suite à l'allumage du régulateur, on s'approche de la tension V_{bat} sur le signal STARTUP.

[0066] Si la tension V_{bat} subit des variations alors que le régulateur est en régime établi, ces variations pourraient entraîner une recharge du condensateur C1 et un nouveau blocage des transistors MR et ML, ce qui perturberait le fonctionnement du régime établi. Grâce aux transistors MN3 et MN4, le potentiel du noeud 37 ne peut plus varier une fois que le signal LOCK est passé à l'état haut, tant que le signal PD ne commute pas, c'est-à-dire tant qu'il ne s'agit pas d'un rallumage provoqué.

[0067] Lors de l'extinction du régulateur, quand le signal PD repasse à l'état haut, le transistor MN4 décharge le condensateur C1 du générateur de rampe, afin de remplacer celui-ci dans une position de fonctionnement correcte pour l'allumage suivant.

[0068] On notera que, quand le transistor MP6 est bloqué à l'instant t_1 , il n'y a plus aucune consommation ni dans la bascule 39 ni dans le générateur de rampe 31. La seule consommation provient des transistors MP1 et MN1. Toutefois, ces transistors sont généralement dans un bloc de polarisation du circuit global qui génère les tensions BP et BN qui peuvent servir à d'autres circuits. La consommation des circuits de polarisation 33 et 34 doit donc être considérée comme externe au régulateur.

[0069] La figure 5E illustre l'allure de la tension V17 sur la grille du transistor 1. On constate que, à l'instant t_0 , la tension V17 chute pour rendre le transistor 1 passant. Le condensateur C se charge donc sous un courant important et il en découle une croissance de la tension Vout. Lorsque la tension Vout atteint la tension de référence Vref (instant t_2 , figure 5F), l'amplificateur 5 (figure 2) bascule et le transistor 1 se bloque. Comme on se situe au début de la rampe du signal STARTUP, la résistance 22 est alors pleinement en parallèle avec la résistance Rg, ce qui accélère considérablement le blocage du transistor 1 par rapport au circuit classique. Le temps τ nécessaire au blocage du transistor 1 est égal à $C_g \cdot R_g R_{22} / (R_g + R_{22})$, où R22 et Rg sont les valeurs respectives des résistances 22 et Rg, et où Cg désigne la capacité de grille du transistor 1. De préférence, la valeur de la résistance 22 est choisie pour être au moins dix fois supérieure à la résistance Rg de l'étage de sortie de l'amplificateur de commande, afin de minimiser le temps τ .

[0070] Un avantage de la présente invention est qu'elle permet d'éviter les surtensions au démarrage d'un régulateur linéaire.

[0071] Un autre avantage de la présente invention est qu'elle ne nécessite pas d'autres signaux de commande que ceux disponibles habituellement pour la commande d'un régulateur. En effet, comme il ressort de la figure 4, les seuls signaux nécessaires pour le fonctionnement du circuit de démarrage sont les signaux PD et PDN qui servent à allumer/éteindre le régulateur.

[0072] Un autre avantage de la présente invention est qu'elle n'entraîne aucune consommation supplémentaire dans le régulateur en régime établi.

[0073] Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, le dimensionnement des différents composants du circuit de l'invention pourront être choisis par l'homme du métier en fonction de l'application et, en particulier, en fonction des courants souhaités et du temps de rampe souhaité pour le circuit de démarrage. En outre, bien que l'invention ait été décrite ci-dessus en relation avec un régulateur utilisant un transistor MOS de puissance à canal P, l'adaptation du circuit de démarrage de l'invention à un régulateur utilisant un transistor MOS de puissance à canal N est à la portée de l'homme du métier à partir des indications fonctionnelles données ci-dessus. De même, l'adaptation du circuit de démarrage et du régulateur pour délivrer une tension négative est à la portée de l'homme du métier.

Revendications

1. Régulateur linéaire du type comprenant un transistor MOS de puissance (1) d'un premier type de canal (P), commandé par un amplificateur (5) dont un étage de sortie comprend, entre deux bornes (3, 4)

d'application d'une tension d'alimentation (Vbat), une première résistance (Rg) et un premier transistor MOS de commande (16) d'un deuxième type de canal (N) opposé par rapport au type de canal du transistor MOS de puissance, **caractérisé en ce qu'il** comprend un circuit de démarrage (20) comprenant une résistance commutable (22) en parallèle sur ladite première résistance (Rg).

2. Régulateur selon la revendication 1, **caractérisé en ce que** le circuit de démarrage (20) comporte, en série entre la source et la grille du transistor MOS de puissance (1), ladite résistance commutable (22) et des premier (MR) et deuxième (ML) transistors MOS de commande du premier type de canal (P).

3. Régulateur selon la revendication 2, **caractérisé en ce que** les deux transistors MOS de commande du circuit de démarrage (20) sont passants à l'allumage du régulateur, le blocage du premier transistor (MR) étant progressif au moyen d'une rampe de commande (STARTUP).

4. Régulateur selon la revendication 3, **caractérisé en ce que** le deuxième transistor (ML) du circuit de démarrage (20) est bloqué à la fin de la rampe (STARTUP) de blocage du premier transistor (MR).

5. Régulateur selon la revendication 3 ou 4, **caractérisé en ce que** la durée de la rampe (STARTUP) de blocage du premier transistor (MR) est choisie pour être nettement supérieure au temps nécessaire, à la sortie du régulateur linéaire, pour atteindre une tension souhaitée.

6. Régulateur selon une quelconque des revendications 3 à 5, **caractérisé en ce que** le circuit de démarrage (20) comprend un générateur de rampe (31) pour commander le premier transistor de commande (MR) et un circuit logique de verrouillage (32) pour ouvrir brusquement le deuxième transistor de commande (ML) à la fin de la rampe (STARTUP) de commande du premier transistor.

7. Régulateur selon une quelconque des revendications 1 à 6, **caractérisé en ce que** la résistance (22) du circuit de démarrage (20) est au moins dix fois inférieure à la résistance (Rg) de l'étage de sortie de l'amplificateur de commande (5).

8. Régulateur selon l'une quelconque des revendications 1 à 7, **caractérisé en ce que** le transistor de puissance (1) est à canal P pour constituer un régulateur de tension positive.

9. Régulateur selon l'une quelconque des revendications 1 à 7, **caractérisé en ce que** le transistor de

puissance est à canal N pour constituer un régulateur de tension négative.

10. Procédé de commande d'un régulateur linéaire selon une quelconque des revendications 1 à 9, **caractérisé en ce qu'il** consiste à diminuer ladite résistance lors du démarrage du régulateur dû à l'association en parallèle de la première résistance (Rg) de l'étage de sortie de l'amplificateur (5) avec la résistance commutable (22).

Patentansprüche

1. Ein Linear-Regler der Bauart, der einen Leistungs-MOS-Transistor (1) eines ersten Kanaltyps (P), aufweist und zwar gesteuert durch einen Verstärker (5) mit einer Ausgangsstufe, die zwischen zwei Leistungsversorgungs-(Vbat)-Anschlüssen (3, 4), einen Widerstand (Rg) und einen ersten MOS Steuertransistor (16) eines zweiten Kanaltyps (N) im Gegensatz zum Kanaltyp des Leistungs-MOS-Transistors aufweist, **dadurch gekennzeichnet**, dadurch dass eine Startschaltung (20) vorgesehen ist, die einen schaltbaren Widerstand (22) parallel zu dem ersten Widerstand (Rg) aufweist.

2. Der Regler nach Anspruch 1, wobei die Startschaltung (20) in Serie zwischen der Source und dem Gate des Leistungs-MOS-Transistors (1), den schaltbaren Widerstand (22) aufweist und erste (MR) und zweite (ML) MOS-Steuertransistoren des ersten Kanaltyps (P).

3. Der Regler nach Anspruch 2, wobei die zwei MOS-Steuertransistoren der Startschaltung (20) beim Einschalten des Reglers eingeschaltet sind, wobei das Abschalten, des ersten Transistors (MR) progressiv durch eine Steuerrampe (STARTUP) erfolgt.

4. Der Regler nach Anspruch 3, wobei der zweite Transistor (ML) in der Startschaltung (20) am Ende der Abschalttrampe (STARTUP) des ersten Transistors (MR) abgeschaltet wird.

5. Der Regler nach den Ansprüchen 3 oder 4, wobei die Dauer oder Länge der Startrampe (STARTUP) des ersten Transistors (MR) derart gewählt, dass sie viel größer ist, als die Zeit die notwendig ist, um am Ausgang des linearen Reglers eine Sollspannung zu erreichen.

6. Der Regler nach einem Ansprüche 3 bis 5, wobei die Startschaltung (20) einen Rampengenerator (31) aufweist, um den ersten Steuertransistor (MR) zu steuern und eine Verriegelungslogikschaltung

(32), um den zweiten Steuertransistor (ML) abrupt am Ende der Steuerrampe (STARTUP) des ersten Transistors abzuschalten.

7. Der Regler nach einem der Ansprüche 1 bis 6, wobei der Widerstandswert (22) der Startschaltung (20) mindestens zehnmal kleiner ist als der Widerstand (Rg) der Ausgangsstufe des Steuerverstärkers (5).

8. Der Regler nach einem der Ansprüche 1 bis 7, wobei der Leistungstransistor (1) einen P Kanal besitzt, um einen positiven Spannungsregler zu bilden.

9. Der Regler nach einem der Ansprüche 1 bis 7, wobei der Leistungstransistor einen N Kanal besitzt, um einen negativen Spannungsregler zu bilden.

10. Ein Verfahren zur Regelung bzw. Steuerung eines Linearreglers gemäß nach einem der Ansprüche 1 bis 9, **dadurch gekennzeichnet dass**, die Verringerung des Wertes des erwähnten Widerstandes beim Starten des Reglers vorgesehen ist, und zwar in Folge der parallelen Assoziation des ersten Widerstandes (Rg) der Ausgangsstufe des Verstärkers (5) mit dem schaltbaren Widerstand (22).

Claims

1. A linear regulator of the type including a power MOS transistor (1) of a first channel type (P), controlled by an amplifier (5) having an output stage including, between two power supply (Vbat) terminals (3, 4), a first resistor (Rg) and a first MOS control transistor (16) of a second channel type (N) opposed to the channel type of the power MOS transistor, **characterized in that** it includes a start-up circuit (20) having a switchable resistor (22) in parallel on said first resistor (Rg).

2. The regulator of claim 1, wherein the start-up circuit (20) includes, in series between the source and the gate of the power MOS transistor (1), said switchable resistor (22) and first (MR) and second (ML) MOS control transistors of the first channel type (P).

3. The regulator of claim 2, wherein the two MOS control transistors of the start-up circuit (20) are on upon turning-on of the regulator, the turning-off of the first transistor (MR) being progressive by means of a control ramp (STARTUP).

4. The regulator of claim 3, wherein the second transistor (ML) of the start-up circuit (20) is turned off at the end of the turn-off ramp (STARTUP) of the first transistor (MR).

5. The regulator of claim 3 or 4, wherein the duration of the turn-off ramp (STARTUP) of the first transistor (MR) is chosen to be much greater than the time necessary, at the output of the linear regulator, to reach a desired voltage. 5
6. The regulator of any of claims 3 to 5, wherein the start-up circuit (20) includes a ramp generator (31) for controlling the first control transistor (MR) and a locking logic circuit (32) to abruptly turn off the second control transistor (ML) at the end of the control ramp (STARTUP) of the first transistor. 10
7. The regulator of any of claims 1 to 6, wherein the resistance (22) of the start-up circuit (20) is at least ten times smaller than the resistance (Rg) of the output stage of the control amplifier (5). 15
8. The regulator of any of claims 1 to 7, wherein the power transistor (1) has a P channel to form a positive voltage regulator. 20
9. The regulator of any of claims 1 to 7, wherein the power transistor has an N channel to form a negative voltage regulator. 25
10. A method for controlling a linear regulator according to any of claims 1 to 9, **characterized in that** it consists of decreasing the value of said resistor upon start-up of the regulator due to the parallel association of the first resistor (Rg) of the output stage of the amplifier (5) with the switchable resistor (22). 30

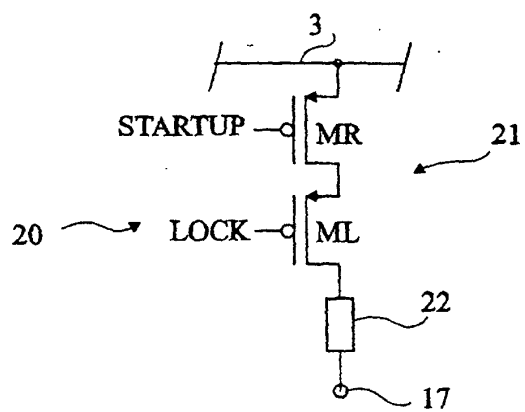
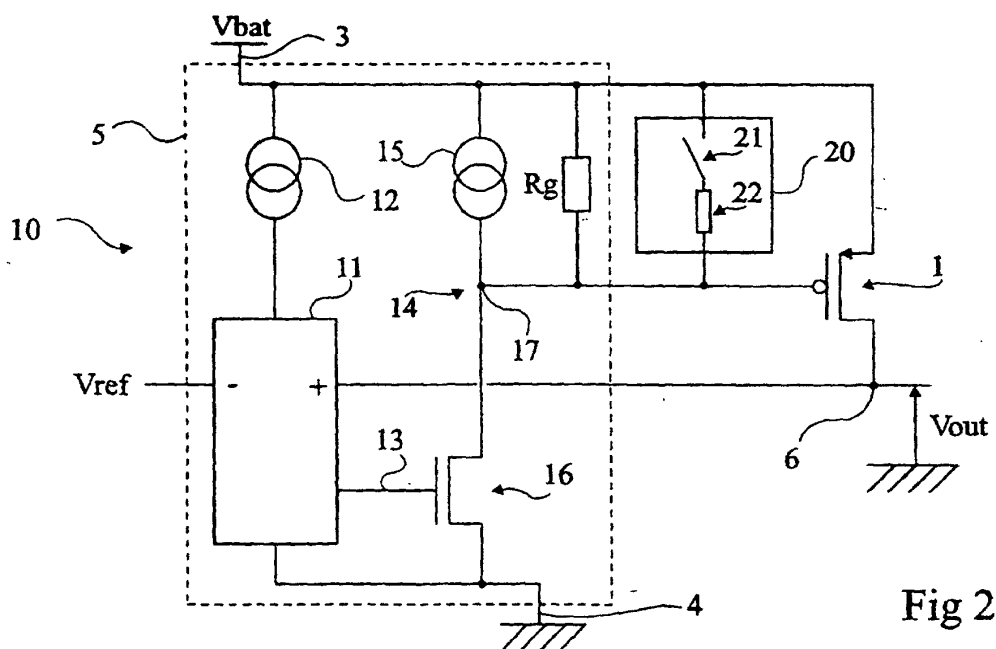
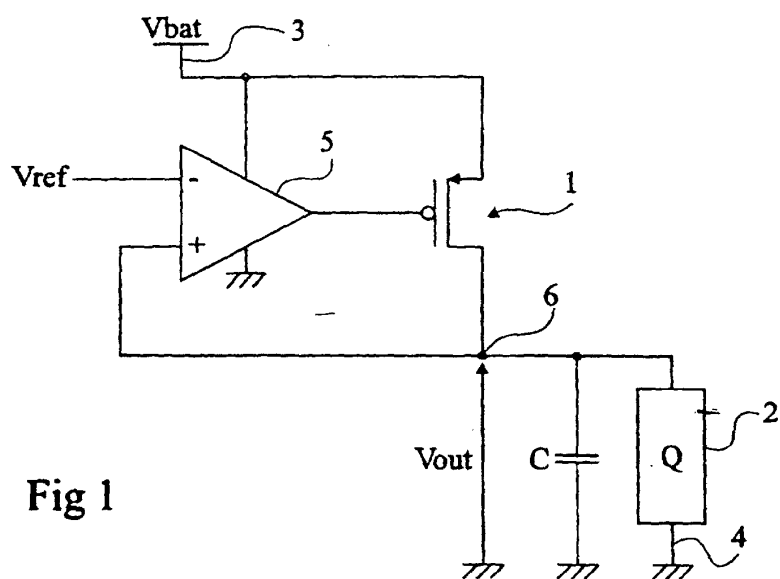
35

40

45

50

55



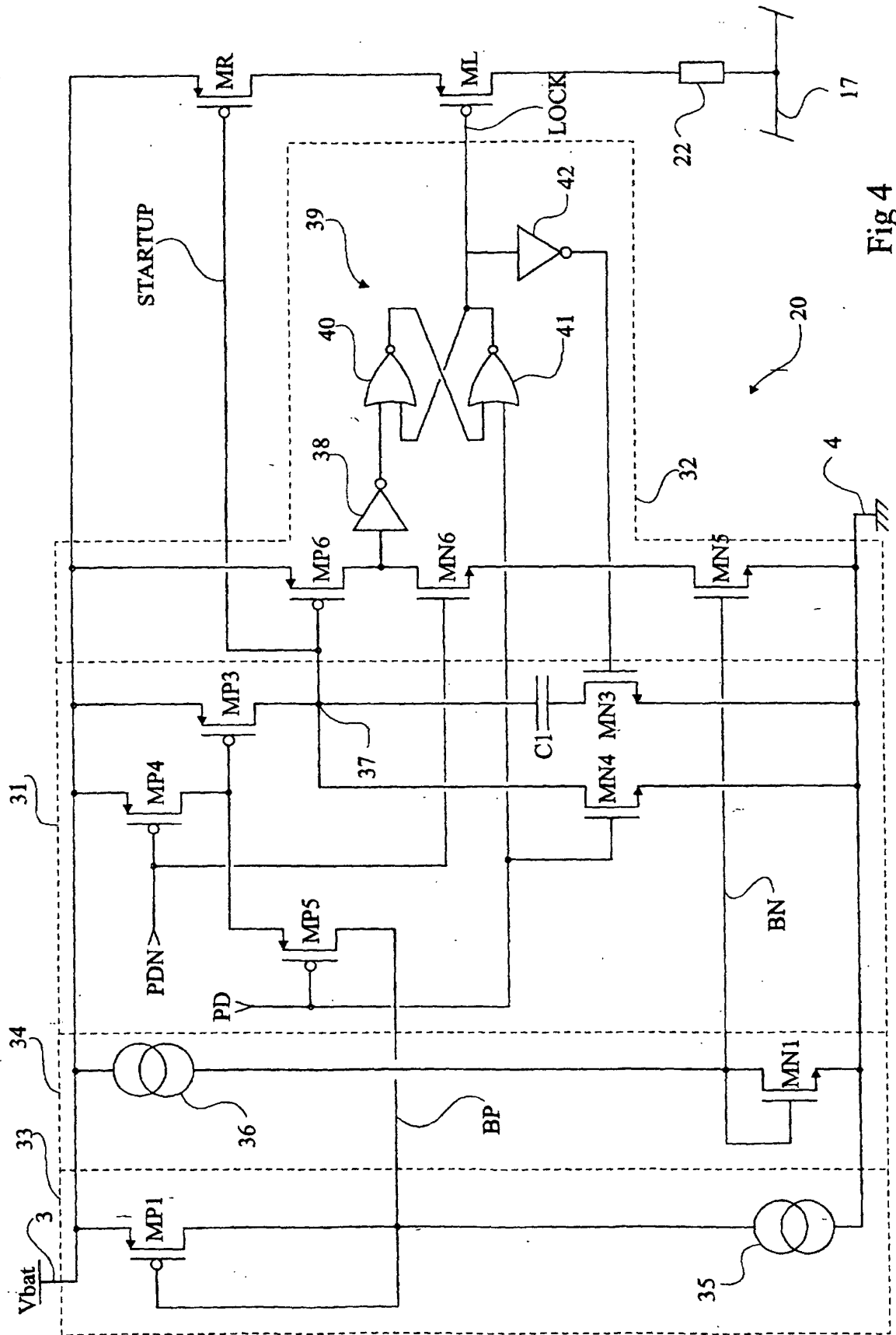


Fig 4

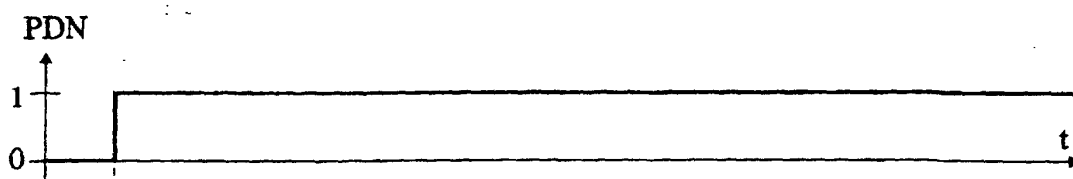


Fig 5A



Fig 5B

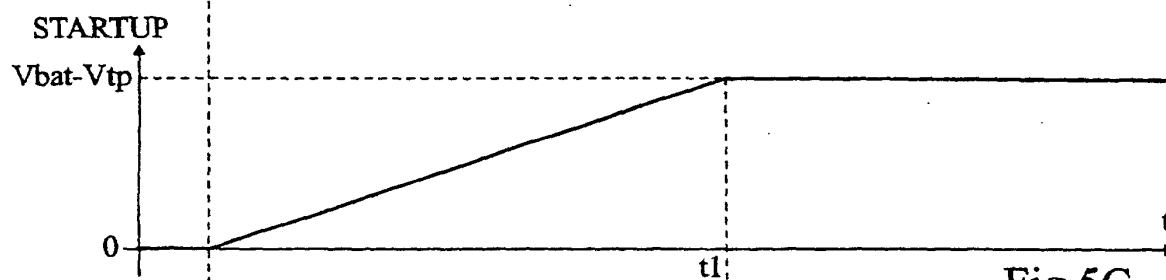


Fig 5C

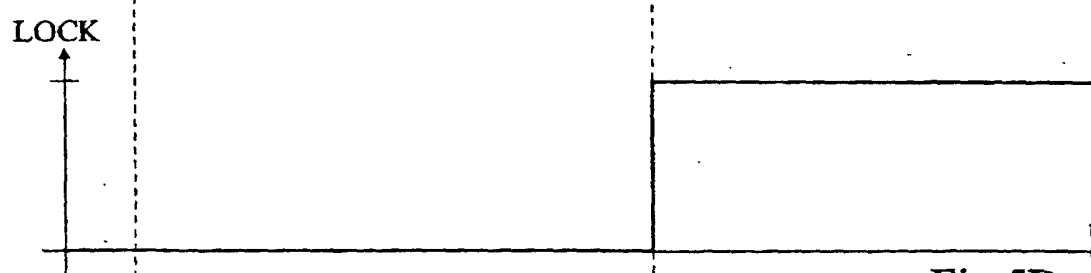


Fig 5D

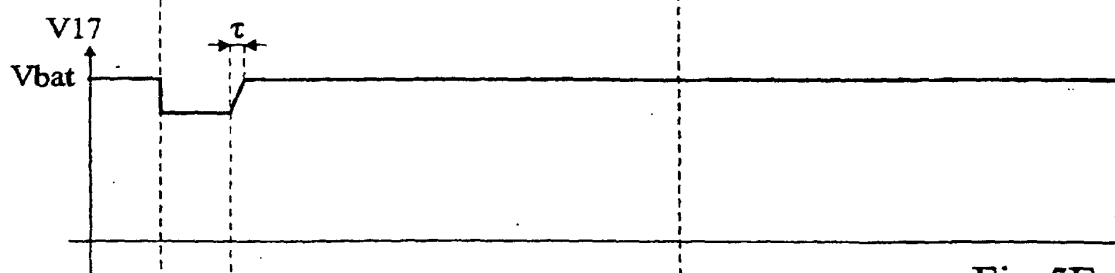


Fig 5E

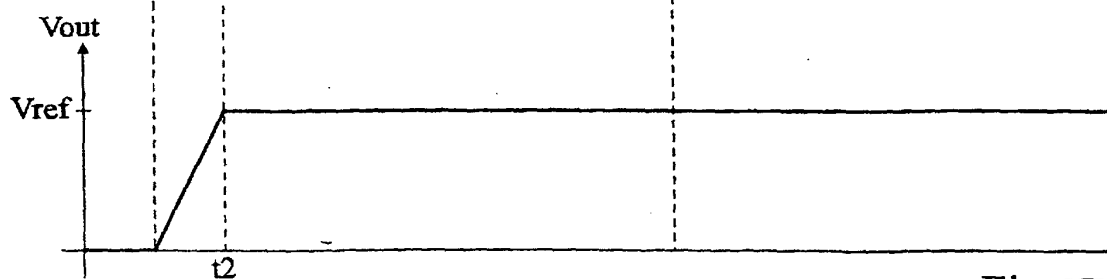


Fig 5F