



(12) **DEMANDE DE BREVET EUROPEEN**

(43) Date de publication:
24.10.2001 Bulletin 2001/43

(51) Int Cl.7: **G05F 1/565**

(21) Numéro de dépôt: **01108243.5**

(22) Date de dépôt: **31.03.2001**

(84) Etats contractants désignés:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR
 Etats d'extension désignés:
AL LT LV MK RO SI

(72) Inventeur: **Marty, Nicolas**
38640 Claix (FR)

(74) Mandataire: **Marchand, André**
OMNIPAT,
24 Place des Martyrs de la Résistance
13100 Aix-en-Provence (FR)

(30) Priorité: **12.04.2000 FR 0004675**

(71) Demandeur: **STMicroelectronics SA**
94250 Gentilly Cedex (FR)

(54) **Régulateur de tension à faible consommation électrique**

(57) L'invention concerne un régulateur de tension (20) comprenant un transistor MOS de régulation (23) et un amplificateur (22) dont la sortie pilote la grille du transistor de régulation en fonction de l'écart entre une tension de référence (V_{ref}) et une tension de contre-réaction (V_{fb}). Selon l'invention, le régulateur comprend des moyens (24) pour faire basculer l'amplificateur dans

un mode de veille à faible consommation de courant lorsque l'écart (V_d) entre la tension d'alimentation (V_{bat}) et la tension de sortie (V_{out}) du régulateur est inférieur à un premier seuil, tout en maintenant sur la grille du transistor de régulation (23) un potentiel électrique permettant de maintenir le transistor de régulation dans l'état passant. Application notamment à la gestion d'alimentation dans les téléphones portables.

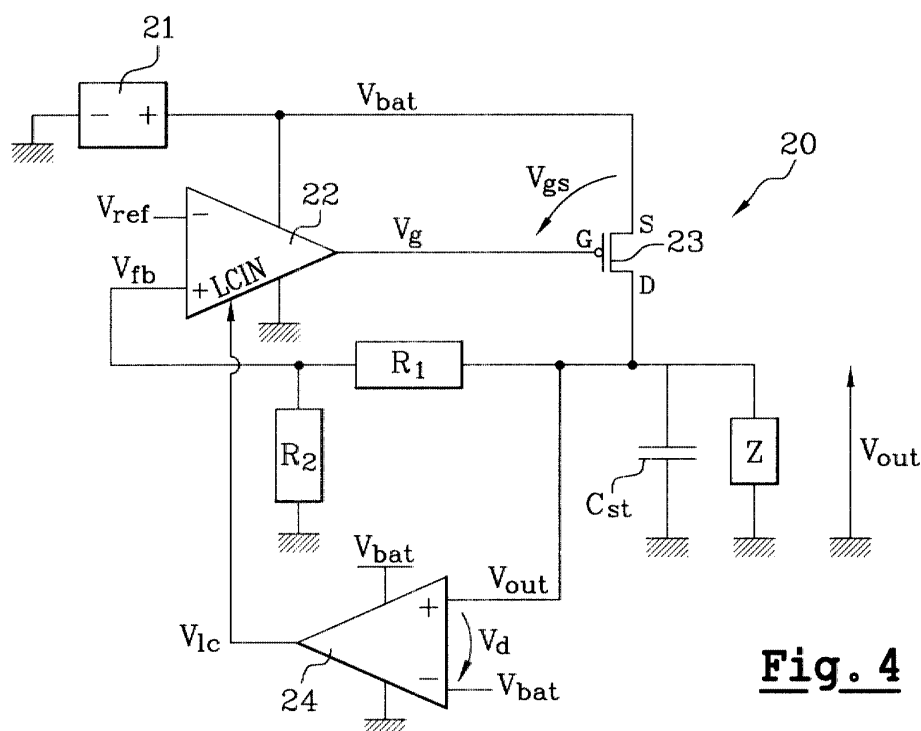


Fig. 4

Description

[0001] La présente invention concerne les régulateurs de tension linéaires du type LDO (Low Drop Out Regulators), c'est-à-dire à faible chute de tension série.

[0002] De tels régulateurs font l'objet de diverses applications, notamment dans le domaine des téléphones mobiles pour délivrer une tension régulée à des circuits d'émission-réception radio à partir d'une tension d'alimentation fournie par une batterie.

[0003] A titre d'exemple, la figure 1 représente un régulateur linéaire classique 10 dont la sortie délivre une tension régulée V_{out} à une charge Z . La charge Z représente par exemple divers circuits radio présents dans un téléphone mobile. Le régulateur 10 est alimenté électriquement par une tension V_{bat} délivrée par une batterie 1 et comprend un amplificateur différentiel 2 dont la sortie pilote la grille G d'un transistor de régulation 3 du type PMOS. Le transistor 3 est généralement un transistor à faible résistance série à l'état passant (résistance drain-source R_{dsON}) et reçoit sur sa source S la tension V_{bat} . Son drain D , relié à la sortie du régulateur 10, est connecté à l'anode d'un condensateur C_{st} de filtrage et de stabilisation de la tension V_{out} , agencé en parallèle avec la charge Z . L'amplificateur 2 reçoit sur son entrée négative une tension de référence V_{ref} et sur son entrée positive une tension de contre-réaction V_{fb} (feed-back). La tension V_{fb} est une fraction de la tension V_{out} ramenée sur l'entrée de l'amplificateur 2 par l'intermédiaire d'un pont diviseur comprenant deux résistances R_1 , R_2 .

[0004] Le fonctionnement d'un tel régulateur, bien connu de l'homme de l'art, consiste dans une modulation de la tension de grille V_g du transistor 3 par l'amplificateur en fonction de l'écart entre la tension V_{fb} et la tension de référence V_{ref} , que l'amplificateur maintient au voisinage de 0. Lorsque la tension V_g est inférieure à la valeur $[V_{bat} - V_{tp}]$, le transistor 3 est passant car sa tension grille-source V_{gs} est supérieure à sa tension de seuil V_{tp} . Lorsque la tension V_g est supérieure à $[V_{bat} - V_{tp}]$, le transistor est bloqué. En régime stabilisé, la tension V_{out} est régulée au voisinage de sa valeur nominale V_{outnom} , égale à $[(R_1 + R_2)V_{ref}/R_2]$.

[0005] La figure 2 représente un mode de réalisation classique de l'amplificateur 2. Celui-ci comprend un étage différentiel représenté sous la forme d'un bloc 5, recevant en entrée les tensions V_{ref} et V_{fb} et polarisé par un générateur de courant 6. La sortie de l'étage différentiel 5 pilote la grille d'un transistor 7 de type NMOS connecté entre le noeud de sortie de l'amplificateur 2 et la masse. Le transistor 7 est polarisé sur son drain D par un générateur de courant 8. Le noeud de sortie de l'amplificateur est relié à la tension d'alimentation V_{bat} par une résistance de grille R_g , qui détermine le gain de l'amplificateur et le courant maximal qu'il peut délivrer en sortie. Ainsi, selon la valeur du signal délivré par l'étage différentiel 5, le transistor 7 tire la sortie de l'amplificateur vers la masse ou la résistance R_g tire la sortie

vers le haut, c'est-à-dire la tension V_{bat} .

[0006] Dans une application telle que l'alimentation électrique d'un téléphone mobile, il est important que l'amplificateur de régulation présente une consommation électrique aussi faible que possible afin de préserver l'autonomie de la batterie. A cet effet, la résistance de grille R_g est choisie de forte valeur, par exemple 100K Ω , afin de limiter le courant circulant dans l'étage de sortie. Egalement, les courants délivrés par les générateurs 6, 8 sont calibrés de façon adéquate. De façon générale, le choix de la résistance R_g et des courants de polarisation est le résultat d'un compromis entre la nécessité de piloter efficacement le transistor 3, qui présente généralement une capacité parasite de grille élevée, et la recherche d'une faible consommation.

[0007] Bien que cette consommation, typiquement de l'ordre de 50 à 200 microampères, soit en soi acceptable lorsque la batterie est bien chargée et que le régulateur fonctionne en régime stabilisé, la présente invention se fonde sur le postulat que cette consommation doit par contre être considérée trop élevée lorsque la tension de batterie V_{bat} devient faible et inférieure à la valeur nominale V_{outnom} de la tension de sortie. Une telle chute de la tension V_{bat} en dessous de la tension nominale V_{outnom} peut être temporaire et due à une forte consommation de courant, ou être due au fait que la batterie est déchargée.

[0008] En effet, selon des constatations et conclusions faisant partie intégrante de la présente invention, illustrées sur les figures 3A, 3B, et 3C, le passage de la tension V_{bat} en dessous de la valeur V_{outnom} à un instant t_A (fig. 3A) fait que la tension de contre-réaction V_{fb} devient inférieure à V_{ref} à l'entrée de l'amplificateur 2. Ce dernier est déséquilibré et fait baisser jusqu'à la masse la tension de grille V_g pour rattraper le déséquilibre (fig. 3B). Le transistor de régulation 3 est continuellement passant, la tension V_{out} devient sensiblement égale à la tension V_{bat} (fig. 3C) et le régulateur 10 fonctionne en mode "suiveur". Le noeud de sortie de l'amplificateur 2 étant à la masse, on voit en figure 2 que la consommation dans la résistance de grille R_g est maximale.

[0009] Ainsi, l'amplificateur consomme inutilement du courant lorsque le régulateur fonctionne en mode suiveur, puisque le transistor de régulation est continuellement dans l'état passant et qu'une régulation de la tension de sortie V_{out} n'est plus possible.

[0010] Pour pallier cet inconvénient, l'idée de la présente invention est de faire basculer l'amplificateur de régulation dans un mode de veille à faible consommation tout en maintenant dans l'état passant le transistor de régulation.

[0011] Plus particulièrement, la présente invention prévoit un régulateur de tension comprenant un transistor MOS de régulation et un amplificateur dont la sortie pilote la grille du transistor de régulation en fonction de l'écart entre une tension de référence et une tension de

contre-réaction, le régulateur comprenant des moyens pour faire basculer l'amplificateur dans un mode de veille à faible consommation de courant lorsque l'écart entre la tension d'alimentation et la tension de sortie du régulateur est inférieur à un premier seuil, tout en maintenant sur la grille du transistor de régulation un potentiel électrique permettant de maintenir le transistor de régulation dans l'état passant.

[0012] Selon un mode de réalisation, le régulateur comprend un comparateur agencé pour comparer la tension d'alimentation et la tension de sortie du régulateur, et délivrer à l'amplificateur un signal de mise en veille lorsque l'écart entre la tension d'alimentation et la tension de sortie du régulateur est inférieur au premier seuil.

[0013] Selon un mode de réalisation, le comparateur présente une hystérésis de commutation et annule le signal de mise en veille de l'amplificateur lorsque l'écart entre la tension d'alimentation et la tension de sortie du régulateur est supérieur à un second seuil supérieur au premier seuil.

[0014] Selon un mode de réalisation, l'amplificateur comprend une résistance reliant la sortie de l'amplificateur à la tension d'alimentation, un interrupteur est agencé en série avec la résistance, l'interrupteur en série avec la résistance est ouvert lorsque l'amplificateur est mis en veille et fermé dans le cas contraire.

[0015] Selon un mode de réalisation, l'amplificateur comprend des sources de courant basculant en mode faible courant lorsque l'amplificateur est mis en veille.

[0016] Selon un mode de réalisation, l'amplificateur comprend un interrupteur piloté par un signal de mise en veille pour connecter la grille du transistor de régulation à un potentiel électrique rendant le transistor passant lorsque l'amplificateur est mis en veille.

[0017] Selon un mode de réalisation, l'amplificateur comprend un étage de polarisation de la grille du transistor de régulation, agencé pour appliquer sur la grille du transistor de régulation, lorsque l'amplificateur est mis en veille, une tension qui est déterminée de manière que la tension grille-source du transistor de régulation soit proche de la tension de seuil du transistor de régulation.

[0018] Selon un mode de réalisation, l'alimentation électrique de l'amplificateur est supprimée en mode veille par un interrupteur.

[0019] La présente invention concerne également un téléphone mobile comprenant une batterie et des circuits radio alimentés par l'intermédiaire d'un régulateur selon l'invention.

[0020] La présente invention prévoit également un procédé de gestion de l'énergie disponible dans une batterie alimentant une charge par l'intermédiaire d'un régulateur de tension, le régulateur comprenant un transistor MOS de régulation et un amplificateur dont la sortie pilote la grille du transistor de régulation en fonction de l'écart entre une tension de référence et une tension de contre-réaction, procédé comprenant une étape con-

sistant à surveiller l'écart entre la tension d'alimentation et la tension de sortie du régulateur, et une étape consistant à faire basculer l'amplificateur dans un mode veille à faible consommation de courant lorsque l'écart entre la tension d'alimentation et la tension de sortie du régulateur est inférieur à un premier seuil, tout en maintenant la grille du transistor de régulation à un potentiel permettant de maintenir le transistor de régulation dans l'état passant.

[0021] Selon un mode de réalisation, on réactive l'amplificateur lorsque l'écart entre la tension d'alimentation et la tension de sortie du régulateur est supérieur à un second seuil supérieur au premier seuil.

[0022] La consommation de l'amplificateur peut être réduite en mode veille en déconnectant le noeud de sortie de l'amplificateur de la tension d'alimentation, en diminuant le courant délivré par des sources de courant internes à l'amplificateur, ou en supprimant l'application de la tension d'alimentation.

[0023] Lorsque l'amplificateur est mis en veille, il est avantageux d'appliquer sur la grille du transistor de régulation une tension de grille qui est déterminée de manière que la tension grille-source du transistor de régulation soit proche de sa tension de seuil.

[0024] Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés plus en détail dans la description suivante d'un exemple de réalisation d'un régulateur selon l'invention, faite à titre non limitatif en relation avec les figures jointes, parmi lesquelles :

- la figure 1 précédemment décrite est le schéma électrique d'un régulateur de tension classique,
- la figure 2 précédemment décrite est le schéma électrique d'un amplificateur présent dans le régulateur de la figure 1,
- les figures 3A à 3C représentent des signaux électriques et illustrent le fonctionnement du régulateur de tension lorsque la tension d'alimentation chute en dessous de la valeur nominale de la tension de sortie,
- la figure 4 est le schéma électrique d'un régulateur de tension selon l'invention,
- les figures 5A à 5C représentent des signaux électriques et illustrent le fonctionnement du régulateur selon l'invention en mode suiveur, et
- les figures 6 à 9 sont des schémas électriques de quatre variantes de réalisation d'un amplificateur selon l'invention présent dans le régulateur de la figure 4.

[0025] La figure 4 représente un régulateur 20 selon l'invention, alimenté ici par une tension V_{bat} fournie par une batterie 21. Le régulateur 20 comprend comme celui de la figure 1 un amplificateur différentiel 22 dont la sortie commande la grille d'un transistor de régulation 23 de type PMOS. Le drain D du transistor 23 est relié à la sortie du régulateur 20 et est connecté à une capa-

cit  de stabilisation Cst en parall le avec une charge Z, ces divers  l ments  tant agenc s comme d crit au pr ambule. La tension de sortie Vout est ramen e sur l'entr e positive de l'amplificateur 2 par l'interm diaire d'un pont diviseur comprenant deux r sistances R1, R2. La r sistance R1 peut  tre nulle dans le cas d'une contre-r action directe de la tension de sortie Vout sur l'entr e de l'amplificateur 22, la r sistance R2  tant dans ce cas math matiquement infinie. La tension de r f rence Vref appliqu e sur l'entr e n gative de l'amplificateur 2 est par exemple une tension dite de band-gap pr sentant une bonne stabilit  en fonction de la temp rature, g n r e au moyen de diodes   jonction PN et de miroirs de courant. La tension Vref est ainsi ind pendante de la tension Vbat,   la condition d' tre inf rieure   la plus basse valeur de la tension Vbat.

[0026] Le fonctionnement du r gulateur 20 en r gime stabilis  est en soi classique et ne sera pas   nouveau d crit. L'amplificateur 2 maintient la tension de contre-r action Vfb  gale   la tension de r f rence Vref et la tension de sortie nominale Voutnom est  gale   $[(R1+R2)Vref/R2]$.

[0027] Selon l'invention, l'amplificateur 22 pr sente un mode de fonctionnement "normal" et un mode "veille" et bascule de l'un   l'autre selon la valeur d'un signal Vlc appliqu  sur une entr e LCIN pr vue   cet effet. La mise en veille de l'amplificateur 22 consiste, selon l'invention, dans le fait de placer l'amplificateur dans un  tat de faible consommation  lectrique tout en maintenant la tension de grille Vg   un potentiel assurant le maintien du transistor de r gulation 23 dans l' tat passant. Divers exemples de r alisation de l'amplificateur 22 seront d crits plus loin. On consid rera par convention, dans ce qui suit, que l'amplificateur bascule en mode veille lorsque le signal Vlc passe   1.

[0028] Le signal Vlc est d livr  par un comparateur 24 recevant sur son entr e positive la tension de sortie Vout et sur son entr e n gative la tension d'alimentation Vbat, le comparateur 24  tant aliment  par la tension Vbat. Le comparateur 24 est un comparateur   seuil Vd1 et met ici sa sortie   1 (signal Vlc) lorsque la tension diff rentielle Vd vue sur ses entr es,  gale   la diff rence entre la tension Vbat et la tension Vout, devient inf rieure au seuil Vd1. Pour des raisons de stabilit  de sa sortie, le comparateur 24 pr sente  galement, de pr f rence, une hyst r sis de commutation et remet sa sortie   0 lorsque la tension diff rentielle Vd remonte et devient sup rieure   un seuil Vd2 sup rieur   Vd1. Les seuils Vd1, Vd2 sont par exemple  gaux   100 mV et 120mV, respectivement.

[0029] Ainsi, comme on va le voir plus en d tail dans ce qui suit, l'amplificateur 22 bascule dans le mode veille tout en maintenant le transistor de r gulation 23 dans l' tat passant, lorsque le r gulateur 20 fonctionne en mode suiveur en raison d'une chute de la tension d'alimentation Vbat en dessous de la valeur nominale Voutnom de la tension de sortie.

[0030] Les figures 5A, 5B, 5C illustrent le fonctionne-

ment du r gulateur 20 en mode suiveur et repr sentent respectivement les tensions Vbat et Vout, la tension diff rentielle Vd et le signal Vlc. Sur les figures 5A et 5B, on voit qu'une diminution de la tension Vbat   partir de sa valeur nominale Vbatnom n'a pas de cons quence sur la tension r gul e Vout, qui demeure  gale   Voutnom, tant que la tension Vbat reste sup rieure   Voutnom. La tension diff rentielle Vd diminue proportionnellement   la tension Vbat jusqu'  un instant t2 o  la tension Vbat devient sensiblement  gale   Voutnom et entra ne la tension Vout dans sa chute, le r gulateur  tant alors d s quilibr  et fonctionnant en mode suiveur. A cet instant t2, la tension diff rentielle Vd atteint une valeur minimale Vdmin qui correspond   la chute de tension aux bornes du transistor de r gulation 23. Cette chute de tension Vdmin est en principe tr s faible, par exemple 50 mV, car le transistor de r gulation d'un r gulateur de type LDO pr sente g n ralement une r sistance drain-source VdsON dans l' tat passant tr s faible. A compter de l'instant t2, la tension Vout commence   diminuer et suit la tension Vbat, au d calage pr s de la tension Vdmin.

[0031] Selon l'invention, le passage en mode suiveur est d tect  par le comparateur 24   un instant t1 pr c dant t2 mais tr s proche de t2, lorsque la tension diff rentielle Vd atteint le seuil Vd1 mentionn  plus haut, choisi tr s proche du minimum Vdmin. Ainsi,   l'instant t1, le signal Vlc passe   1 (fig. 5C) et l'amplificateur 2 est mis en veille. Le "1" logique du signal Vlc est ici la tension Vbat, qui alimente le comparateur 24.

[0032] Sur les figures 5A   5C, on voit que la tension Vbat remonte ensuite vers sa valeur nominale, par exemple apr s rechargement de la batterie 21 ou r g n ration naturelle de celle-ci lorsque le courant consomm  diminue. A un instant t3, la tension Vbat d passe la valeur Voutnom. A un instant t4, la tension diff rentielle Vd d passe le seuil Vd2 et l'amplificateur 22 bascule dans son mode de fonctionnement normal, la tension Vout revenant   sa valeur nominale Voutnom.

[0033] On va maintenant d crire   titre non limitatif divers modes de r alisation de l'amplificateur 22, obtenus   partir de la structure de l'amplificateur 2 d crit au pr ambule en relation avec la figure 2.

[0034] L'amplificateur 22a illustr  en figure 6 est d'une structure semblable   celle de l'amplificateur 2. On y retrouve l' tage diff rentiel 5 polaris  par le g n rateur de courant 6, dont la sortie pilote le transistor NMOS 7 polaris  sur son drain par le g n rateur de courant 8, ainsi que la r sistance Rg reliant le noeud de sortie de l'amplificateur 22a   la tension Vbat. Selon l'invention, un interrupteur 25, ici un transistor PMOS, est agenc  en s rie avec la r sistance Rg. Le transistor 25 re oit sur sa grille le signal Vlc et est ainsi en permanence dans l' tat passant lorsque le r gulateur fonctionne en r gime stabilis , le signal Vlc  tant   0 comme indiqu  plus haut. Lorsque le r gulateur fonctionne en mode suiveur et que la tension Vg sur le noeud de sortie est tir e vers la masse par le transistor NMOS 7, le signal Vlc passe

à 1, le transistor 25 se bloque et aucun courant ne passe dans la résistance Rg. En coupant ainsi le chemin reliant le noeud de sortie de l'amplificateur 22a à la tension Vbat, l'économie en consommation de courant peut être substantielle et de l'ordre de 80%.

[0035] L'amplificateur 22b représenté en figure 7 est quasiment identique à l'amplificateur 22a. Toutefois, les générateurs de courant 6, 8 ont été remplacés par des générateurs de courant 6', 8' qui sont commandés par le signal Vlc et qui délivrent des courants différents selon la valeur du signal Vlc. Les courants respectifs I1', I2' délivrés lorsque le signal Vlc est à 1 sont par exemple égaux à la moitié des courants I1, I2 délivrés lorsque le signal Vlc est à 0. Les courants I1', I2' sont par exemple de 10 microampères et les courants I1, I2 de 20 microampères. La réalisation de tels générateurs 6', 8' à deux courants de fonctionnement est en soi à la portée de l'homme de l'art, par exemple en agencant en parallèle, dans des miroirs de courants, des transistors de même structure, et en bloquant un transistor sur deux lorsque le signal Vlc est à 1. On économise ainsi, par cet arrangement, quelques dizaines de microampères supplémentaires.

[0036] L'amplificateur 22c de la figure 8 est réalisé à partir de l'amplificateur 2 de la figure 2, que l'on n'a pas modifié dans sa structure interne. Toutefois, la tension Vbat est appliquée sur l'entrée d'alimentation de l'amplificateur 2 par l'intermédiaire d'un transistor PMOS 26 piloté par le signal Vlc. De plus, un transistor NMOS 27 piloté par le signal Vlc est ajouté entre la sortie de l'amplificateur 2 et la masse. Ainsi, lorsque le signal Vlc est à 0 (régulateur équilibré), le transistor 26 est passant et le transistor 27 est bloqué. L'amplificateur 2 fonctionne comme si ces deux éléments n'existaient pas. Lorsque le signal Vlc est à 1 (régulateur en mode suiveur), le transistor 26 est bloqué et le transistor 27 est passant. L'amplificateur 2 ne reçoit plus la tension d'alimentation Vbat et est complètement hors tension. Le transistor 27 tire la sortie de l'amplificateur à 0 (tension Vg) pour maintenir le transistor de régulation 23 dans l'état passant. Ce mode de réalisation 22c se distingue donc des précédents 22a, 22b par le fait qu'en mode veille la tension de grille Vg n'est pas tirée à la masse par le transistor NMOS 2 de l'étage de sortie de l'amplificateur 2, qui est hors service, mais par le transistor supplémentaire 27 prévu à cet effet.

[0037] L'amplificateur 22d représenté en figure 9 comprend également l'amplificateur 2 et le transistor 26 assurant la mise hors tension de l'amplificateur 2 lorsque le signal Vlc est à 1. Le transistor tire-bas 27 (pull down) à la sortie de l'amplificateur 22c est remplacé par un étage de polarisation 30 plus perfectionné qui maintient la sortie de l'amplificateur 2 à une tension Vg supérieure à la masse quand celui-ci est hors tension. Cette tension Vg est choisie de manière que la tension grille-source Vgs du transistor de régulation 23 soit maintenue au voisinage de la tension de seuil Vtp du transistor 23.

[0038] L'étape de polarisation 30 comprend par exemple un premier transistor PMOS 31 recevant la tension Vbat sur sa source, connecté par son drain à la source d'un deuxième transistor PMOS 32 dont le drain est connecté au noeud de sortie de l'amplificateur 22d. Les transistors 31, 32 sont agencés en diodes, chacun ayant sa grille connectée à son drain. Entre le noeud de sortie et la masse, l'étage de polarisation 30 comprend une résistance 33 de forte valeur en série avec un transistor NMOS 34 piloté par le signal Vlc. Lorsque le régulateur fonctionne en régime stabilisé, la tension Vg est maintenue autour de la valeur $[Vbat - Vtp]$ par la sortie de l'amplificateur 2, Vtp étant la tension de seuil d'un transistor PMOS, de sorte que les deux transistors-diodes 31, 32 sont bloqués. De plus, le signal Vlc est à 0 et le transistor 34 est également bloqué. L'amplificateur 2 fonctionne comme si l'étage de polarisation 30 n'existait pas. Lorsque régulateur est déséquilibré, la tension Vg tend vers 0, le signal Vlc passe à 1 et l'amplificateur 2 est mis hors tension. Les deux transistors-diodes 31, 32 deviennent passants et imposent chacun une tension Vtp à leurs bornes, de sorte que la tension de grille Vg est dans ce cas égale à $[Vbat - (2Vtp)]$. La tension Vgs du transistor de régulation 23 est ainsi égale à 2Vtp en valeur absolue et est proche de Vtp (à la valeur Vtp près, de l'ordre de 0,7 V). D'autres méthodes sont bien entendu envisageables pour maintenir la tension Vg encore plus proche de la tension de seuil Vtp.

[0039] L'avantage de ce mode de réalisation est de ne pas décharger entièrement la capacité parasite de grille Cg du transistor de régulation 23, représentée en traits pointillés, qui est généralement de forte valeur (100-200 picofarads) avec un transistor de régulation à faible résistance série RdsON. En effet, lorsque la tension Vg est portée à la masse, la capacité Cg est entièrement déchargée pendant le mode veille. Si la tension Vbat remonte brutalement, un retard à la fermeture du transistor 23 (blocage du transistor) se produit lors du retour au mode régulé en raison du temps de charge de la capacité Cg. Un tel retard à la fermeture fait apparaître une surtension à la sortie du régulateur, car la tension Vout continue de suivre la tension Vbat au-delà de sa valeur nominale Voutnom. En maintenant la tension Vg non nulle pendant le mode veille, la capacité de grille Cg ne se décharge pas entièrement et le basculement du mode veille au mode régulé se fait rapidement, avec une nette atténuation du phénomène de surtension.

[0040] Bien entendu, diverses combinaisons des caractéristiques de chacun des amplificateurs 22a à 22d peuvent être prévues, pour réaliser d'autres variantes de réalisation. Notamment, l'étage de polarisation 30 de l'amplificateur 22d peut être incorporé dans les amplificateurs 22a, 22b. Il est également à la portée de l'homme de l'art d'appliquer les principes et solutions exposés ci-dessus à des structures d'amplificateur connues autres que celle de l'amplificateur 2 choisi ici à titre d'exemple. Par ailleurs, bien que les exemples qui viennent d'être décrits se rapportent à un régulateur ayant

un transistor de régulation de type PMOS, il entre dans le cadre de la présente demande et il est à la portée de l'homme de l'art de transposer l'enseignement de la présente invention aux régulateurs ayant un transistor de régulation de type NMOS.

[0041] Enfin, bien que le problème résolu par la présente invention ait été décrit en relation avec les téléphones portables, il va de soi qu'un régulateur selon l'invention est susceptible de diverses autres applications, notamment dans le cas où la tension d'alimentation est fournie par une batterie dont on veut préserver l'autonomie.

Revendications

1. Régulateur de tension (20) comprenant un transistor MOS de régulation (23) et un amplificateur (22, 22a-22d) dont la sortie pilote la grille du transistor de régulation en fonction de l'écart entre une tension de référence (V_{ref}) et une tension de contre-réaction (V_{fb}), **caractérisé en ce qu'il** comprend des moyens (6', 7', 24, 25, 27, 27', 30) pour faire basculer l'amplificateur dans un mode de veille à faible consommation de courant lorsque l'écart (V_d) entre la tension d'alimentation (V_{bat}) et la tension de sortie (V_{out}) du régulateur est inférieur à un premier seuil (V_{d1}), tout en maintenant sur la grille du transistor de régulation (23) un potentiel électrique permettant de maintenir le transistor de régulation dans l'état passant.
2. Régulateur selon la revendication 1, comprenant un comparateur (24) agencé pour comparer la tension d'alimentation (V_{bat}) et la tension de sortie (V_{out}) du régulateur, et délivrer à l'amplificateur (22) un signal de mise en veille ($V_{lc}=1$) lorsque l'écart (V_d) entre la tension d'alimentation et la tension de sortie du régulateur est inférieur au premier seuil (V_{d1}).
3. Régulateur selon la revendication 2, **caractérisé en ce que** le comparateur (24) présente une hystérésis de commutation et annule le signal de mise en veille de l'amplificateur ($V_{lc}=0$) lorsque l'écart (V_d) entre la tension d'alimentation et la tension de sortie du régulateur est supérieur à un second seuil (V_{d2}) supérieur au premier seuil (V_{d1}).
4. Régulateur selon l'une des revendications 1 à 3, dans lequel l'amplificateur (22a, 22b) comprend une résistance (R_g) reliant la sortie de l'amplificateur à la tension d'alimentation (V_{bat}), **caractérisé en ce qu'un** interrupteur (25) est agencé en série avec la résistance (R_g) et **en ce que** ledit interrupteur agencé en série avec la résistance est ouvert lorsque l'amplificateur est mis en veille et fermé dans le cas contraire.

5. Régulateur selon l'une des revendications 1 à 4, dans lequel l'amplificateur (22b) comprend des sources de courant (6', 8') basculant en mode faible courant lorsque l'amplificateur est mis en veille.
6. Régulateur selon l'une des revendications 1 à 5, dans lequel l'amplificateur comprend un interrupteur (27) piloté par un signal de mise en veille (V_{lc}) pour connecter la grille du transistor de régulation (23) à un potentiel électrique rendant le transistor passant lorsque l'amplificateur est mis en veille.
7. Régulateur selon l'une des revendications 1 à 6, dans lequel l'amplificateur (22d) comprend un étage (30) de polarisation de la grille du transistor de régulation (23), agencé pour appliquer sur la grille du transistor de régulation, lorsque l'amplificateur est mis en veille, une tension (V_g) qui est déterminée de manière que la tension grille-source (V_{gs}) du transistor de régulation soit proche de la tension de seuil (V_{tp}) du transistor de régulation.
8. Régulateur selon l'une des revendications 6 et 7, dans lequel l'alimentation électrique de l'amplificateur (22c, 22d) est supprimée en mode veille par un interrupteur (26).
9. Téléphone mobile comprenant une batterie et des circuits radio alimentés par l'intermédiaire d'un régulateur (20) selon l'une des revendications 1 à 8.
10. Procédé de gestion de l'énergie disponible dans une batterie (21) alimentant une charge (Z) par l'intermédiaire d'un régulateur de tension (20), le régulateur comprenant un transistor MOS de régulation (23) et un amplificateur (22) dont la sortie pilote la grille du transistor de régulation en fonction de l'écart entre une tension de référence (V_{ref}) et une tension de contre-réaction (V_{fb}), procédé **caractérisé en ce qu'il** comprend une étape consistant à surveiller l'écart (V_d) entre la tension d'alimentation (V_{bat}) et la tension de sortie (V_{out}) du régulateur, et une étape consistant à faire basculer l'amplificateur (22) dans un mode veille à faible consommation de courant lorsque l'écart (V_d) entre la tension d'alimentation (V_{bat}) et la tension de sortie (V_{out}) du régulateur est inférieur à un premier seuil (V_{d1}), tout en maintenant la grille du transistor de régulation (23) à un potentiel permettant de maintenir le transistor de régulation dans l'état passant.
11. Procédé selon la revendication 10, **caractérisé en ce que** l'on réactive l'amplificateur (20) lorsque l'écart (V_d) entre la tension d'alimentation et la tension de sortie du régulateur est supérieur à un second seuil (V_{d2}) supérieur au premier seuil (V_{d1}).
12. Procédé selon l'une des revendications 10 et 11,

dans lequel on réduit la consommation de l'amplificateur (22, 22a, 22b) en mode veille en déconnectant (25, $V_{lc}=1$) le noeud de sortie de l'amplificateur de la tension d'alimentation (V_{bat}).

5

13. Procédé selon l'une des revendications 10 à 12, dans lequel on réduit la consommation de l'amplificateur (22, 22b) en mode veille en diminuant le courant délivré par des sources de courant (6', 8') internes à l'amplificateur.

10

14. Procédé selon l'une des revendications 10 et 11, dans lequel on supprime l'application de la tension d'alimentation à l'amplificateur en mode veille.

15

15. Procédé selon l'une des revendications 10 à 14, dans lequel on applique sur la grille du transistor de régulation (23), lorsque l'amplificateur est mis en veille, une tension (V_g) qui est déterminée de manière que la tension grille-source (V_{gs}) du transistor de régulation soit proche de la tension de seuil (V_{tp}) du transistor de régulation.

20

25

30

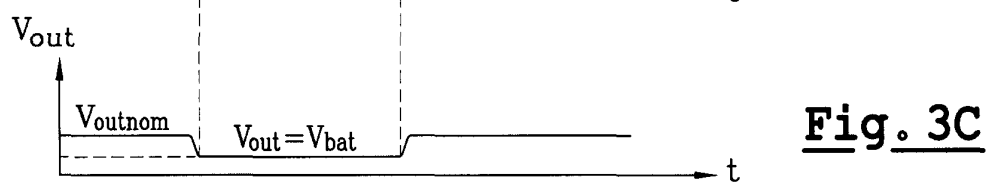
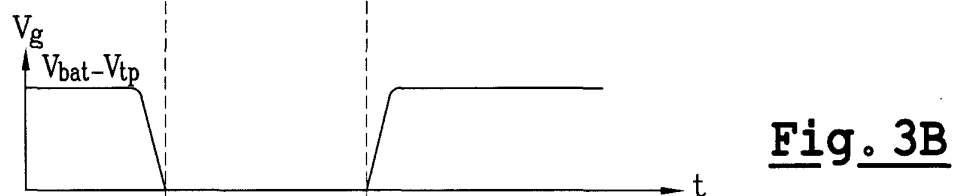
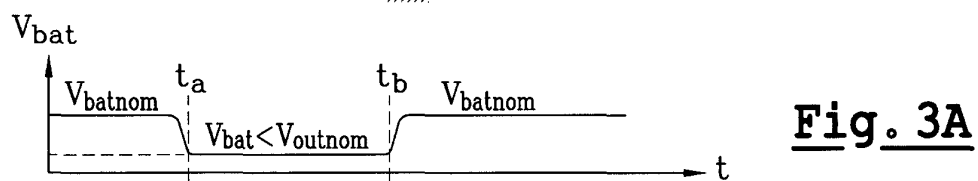
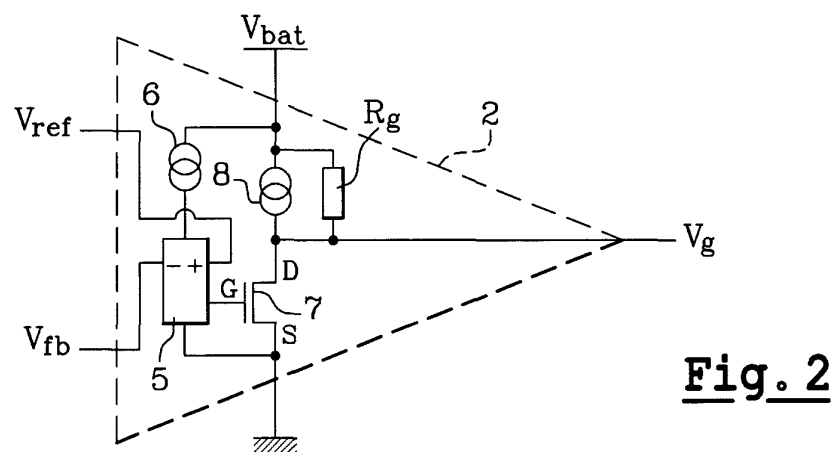
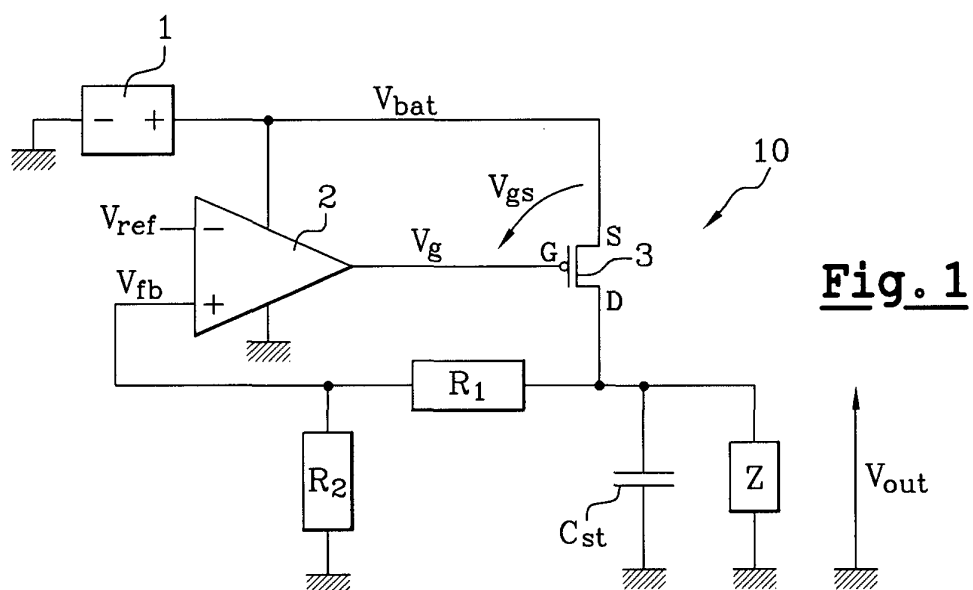
35

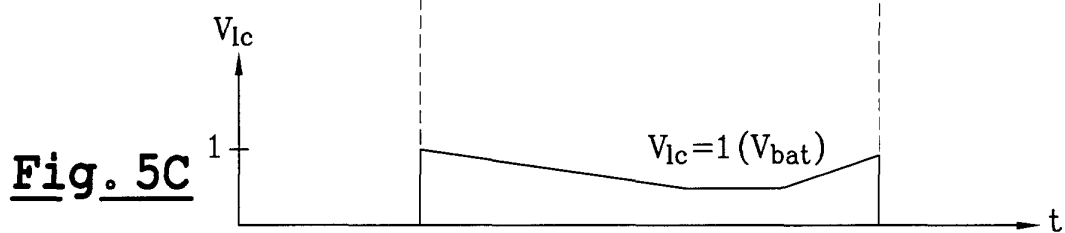
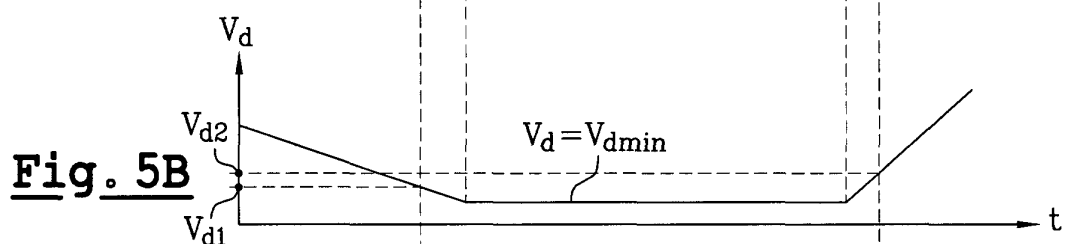
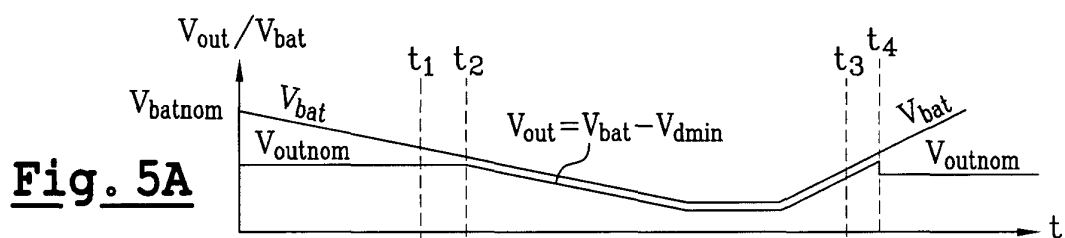
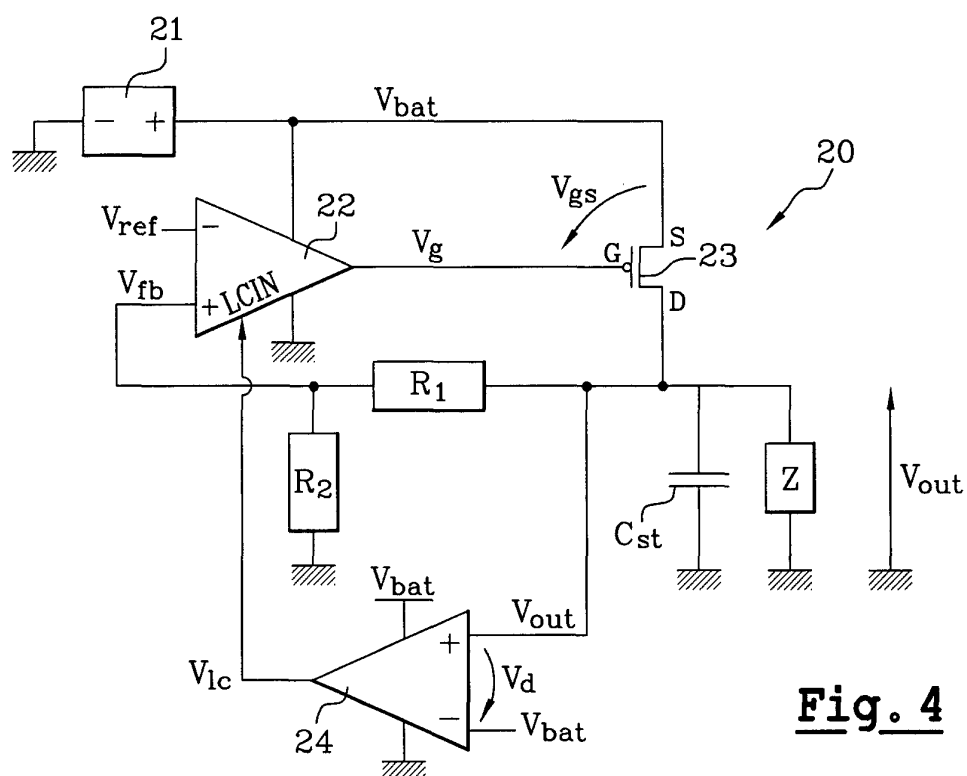
40

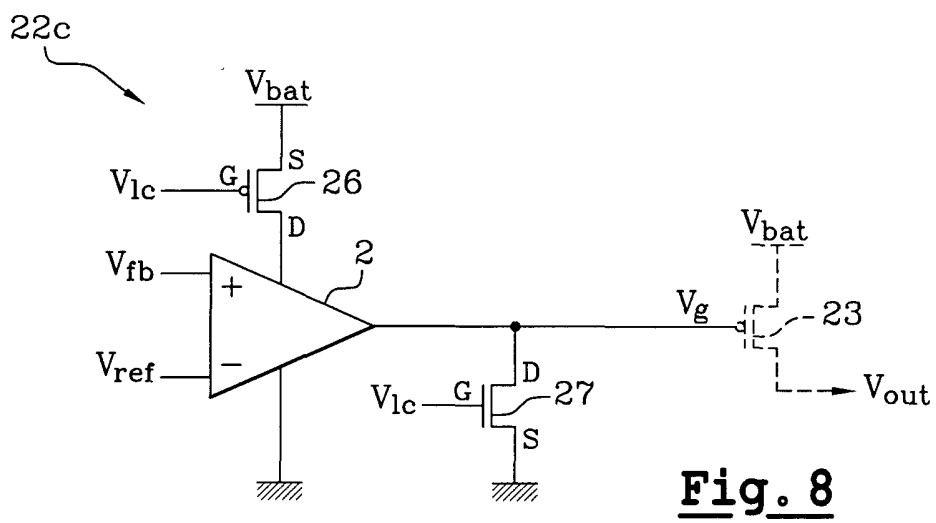
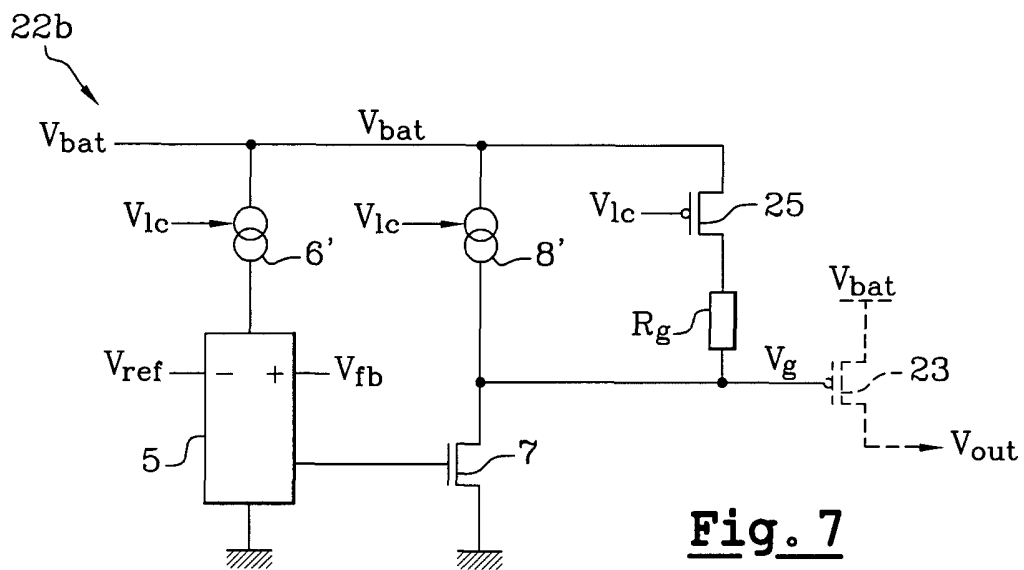
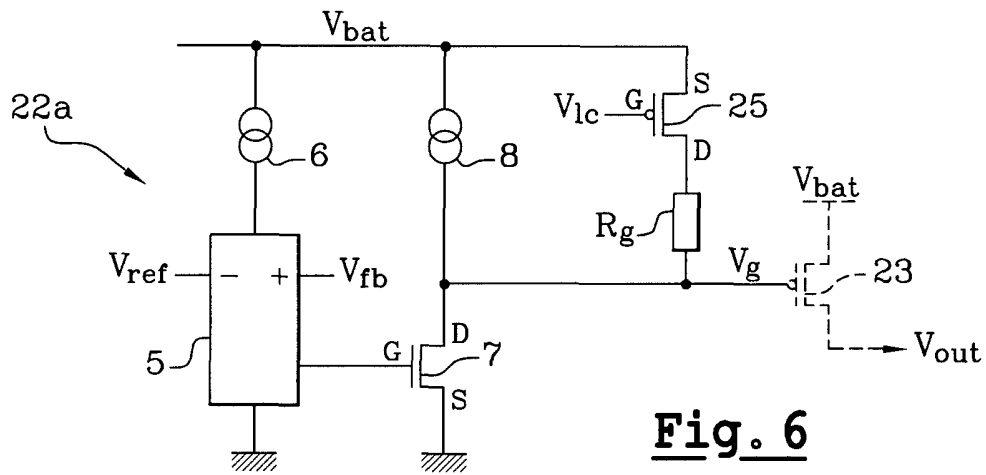
45

50

55







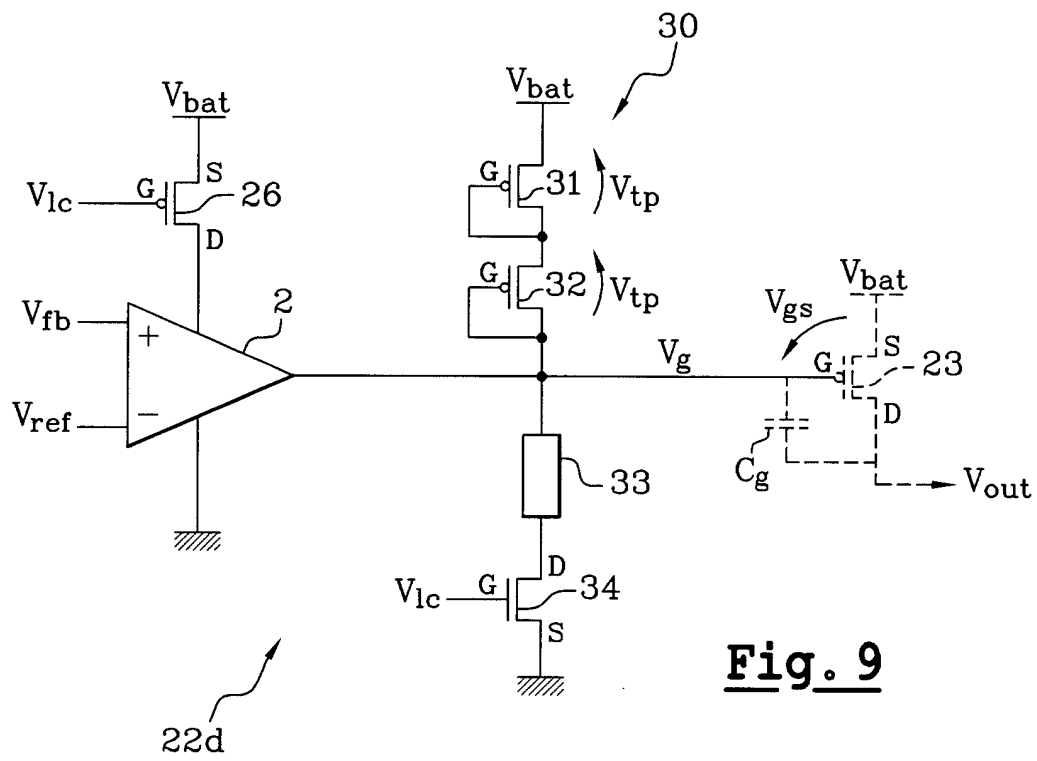


Fig. 9



Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande
EP 01 10 8243

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.7)
Y	EP 0 678 963 A (NOKIA MOBILE PHONES LTD) 25 octobre 1995 (1995-10-25)	1,2,9,10	G05F1/565
A	* le document en entier *	3-8, 11-15	
Y	US 6 046 577 A (RINCON-MORA GABRIEL A ET AL) 4 avril 2000 (2000-04-04)	1,2,9,10	
A	* le document en entier *	3-8, 11-15	
A	EP 0 501 418 A (SGS THOMSON MICROELECTRONICS) 2 septembre 1992 (1992-09-02) * abrégé *	1-15	
A	US 5 355 077 A (KATES BARRY K) 11 octobre 1994 (1994-10-11) * abrégé *	1-15	DOMAINES TECHNIQUES RECHERCHES (Int.Cl.7)
A	US 4 319 179 A (JETT JR WILLIAM B) 9 mars 1982 (1982-03-09) * abrégé *	1-15	
Le présent rapport a été établi pour toutes les revendications			G05F
Lieu de la recherche		Date d'achèvement de la recherche	Examineur
LA HAYE		6 août 2001	Schobert, D
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>			

EPO FORM 1503 03/82 (P04C02)

**ANNEXE AU RAPPORT DE RECHERCHE EUROPEENNE
RELATIF A LA DEMANDE DE BREVET EUROPEEN NO.**

EP 01 10 8243

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche européenne visé ci-dessus.

Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

06-08-2001

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 0678963 A	25-10-1995	FI 941790 A AT 184431 T DE 69511930 D DE 69511930 T JP 8069330 A	19-10-1995 15-09-1999 14-10-1999 09-03-2000 12-03-1996
US 6046577 A	04-04-2000	AUCUN	
EP 0501418 A	02-09-1992	IT 1245421 B DE 69210651 D DE 69210651 T JP 5108173 A US 5280233 A	20-09-1994 20-06-1996 16-01-1997 30-04-1993 18-01-1994
US 5355077 A	11-10-1994	AUCUN	
US 4319179 A	09-03-1982	AUCUN	

EPO FORM P0460

Pour tout renseignement concernant cette annexe : voir Journal Officiel de l'Office européen des brevets, No.12/82