

Description

DOMAINE TECHNIQUE

- 5 **[0001]** La présente invention concerne un procédé et un dispositif de commande en tension d'une source d'électrons à structure matricielle, avec régulation de la charge émise.

ETAT DE LA TECHNIQUE ANTERIEURE

- 10 **[0002]** On connaît diverses sources d'électrons ou dispositifs émetteurs d'électrons. Ces dispositifs connus reposent sur des principes physiques qui peuvent être très différents les uns des autres.
- [0003]** On connaît par exemple les cathodes chaudes, les cathodes photoémissives et les cathodes à micropointes à effet de champ, comme décrit dans le document référencé [1] en fin de la description, les dispositifs à nanofissures à effet de champ, comme décrit dans le document référencé [2], les sources planes d'électrons du type graphite ou
- 15 carbone diamant, comme décrit dans le document référencé [3] et les dispositifs électroluminescents ou LED ("Light-Emitting Diode").
- [0004]** De telles sources d'électrons trouvent des applications principalement dans le domaine de la visualisation avec les écrans plats mais aussi dans d'autres domaines, par exemple celui de l'instrumentation physique, des lasers et des sources d'émission de rayon X, comme décrit dans le document référencé [4].
- 20 **[0005]** Les exemples de l'invention qui sont donnés dans la suite sont pris dans le vaste domaine de la visualisation, qui comprend notamment les écrans plats. La présente invention n'est, cependant, pas limitée à ce domaine et s'applique à tout dispositif utilisant une ou des sources d'électrons (incluant notamment le cas d'une matrice 1 ligne x 1 colonne). C'est le cas, par exemple, d'un écran monopixel en fonctionnement pulsé.
- [0006]** La figure 1 illustre schématiquement le principe de fonctionnement d'un écran de visualisation qui utilise une
- 25 source d'électrons à émission de champ 2. Cet écran comprend une anode 4 avec un conducteur d'anode 6. La cathode, qui constitue la source d'électrons 2 est généralement commandée en tension. Sous l'influence de cette tension, elle émet un flux d'électrons 8.
- [0007]** Dans le cas particulier d'un écran à micropointes, comme illustré sur la figure 2, cet écran comprend une cathode constituée d'un substrat 10, muni de conducteurs cathodiques 12 sur lesquels sont formées des micropointes
- 30 14, et des grilles 16 formées au-dessus des conducteurs cathodiques et pourvues de trous 18 en regard des micropointes. L'écran comprend aussi une anode avec un substrat 20 et un conducteur d'anode 22 qui se trouve en regard des grilles 16.
- [0008]** La source de tension 24 permet d'appliquer la haute tension V_a au conducteur d'anode 6. Des moyens 26 de polarisation sont destinés à appliquer la tension V_g à la grille de la source d'électrons 2 et la tension V_c à la cathode de cette source. V_{gc} est la tension de commande qui est égale à $V_g - V_c$. Des caractéristiques de cathode $I_{cath} = f(V_{gc})$ sont représentées sur la figure 3 (courbes I et II). V_{th} est la tension de seuil. Pour une tension de commande V_o supérieure à V_{th} , la courbe I correspond à un courant de cathode I_o tandis que la courbe II correspond à un courant $I_o - \Delta I$.
- 35 **[0009]** Les électrons émis par la source d'électrons sont accélérés et collectés par l'anode soumise à la haute tension V_a . Si l'on dépose une couche de matériau luminophore 28 ("phosphore") sur le conducteur d'anode 6, l'énergie cinétique des électrons est convertie en lumière.
- [0010]** Il est possible de réaliser un écran d'affichage en organisant l'ensemble de base de la figure 1 sous la forme d'une structure matricielle. Cette dernière doit permettre l'adressage de chaque pixel de l'écran et donc la commande de la luminance de celui-ci, comme décrit dans le document référencé [5].
- 45 **[0011]** Un écran à structure matricielle utilisant une source d'électrons à structure matricielle 30 est schématiquement représenté sur la figure 4. Chaque pixel est défini par l'intersection d'une électrode de ligne et d'une électrode de colonne de cette source. On note $L_1, L_2 \dots L_i \dots L_n$ les électrodes de ligne de cette source et $C_1, C_2 \dots C_j \dots C_m$ les électrodes de colonne. L'écran de la figure 4 comprend un générateur 34 de balayage des lignes. Ce générateur est muni d'une source 36 de tension V_{Ins} et d'une source 38 de tension V_{Is} . V_{li} est la tension de commande de la ligne L_i . L'écran comprend aussi des moyens 40 de génération des tensions de commande des colonnes. V_{cj} est la tension de
- 50 commande de la colonne C_j .
- [0012]** Plus précisément on affecte un circuit de commande à chaque ligne et à chaque colonne de l'écran et on effectue un adressage une ligne à la fois pendant un temps t_{lig} . Les lignes sont portées séquentiellement à un potentiel V_{Is} appelé potentiel de sélection de ligne, tandis que les colonnes sont portées à un potentiel correspondant à l'information à afficher. Pendant ce temps t_{lig} les lignes non sélectionnées sont portées à un potentiel V_{Ins} tel que les tensions présentes sur les colonnes n'affectent pas l'affichage sur ces lignes. Pour obtenir des niveaux de gris, on peut agir sur la valeur des tensions de commande $V_{li} - V_{cj}$ ou sur leur durée t_{com} , cette durée devant rester inférieure ou égale à t_{lig} .
- [0013]** D'autres procédés de commande sont possibles. On connaît par exemple un procédé de commande utilisant

des charges électriques, plus simplement appelé "procédé de commande en charge", comme décrit dans le document référencé [6]. On connaît aussi un procédé de commande utilisant un courant, plus simplement appelé "procédé de commande en courant", comme décrit dans le document référencé [7].

[0014] On s'intéresse dans ce qui suit aux différents procédés de commande et, plus particulièrement, au procédé de commande en charge.

[0015] Les procédés de commande mentionnés ci-dessus n'apportent pas de solution totalement satisfaisante pour la commande de source d'électrons à structure matricielle. On a généralement besoin d'obtenir une émission électronique uniforme et quantifiée qui soit réalisable sans contrainte technique majeure.

[0016] La commande en tension dans ces différents procédés d'obtention de niveau de gris est largement utilisée car elle est facile à mettre en oeuvre. Cela suppose toutefois que la réponse électrique de la source d'électrons soit à la fois stable et uniforme. Mais de telles conditions de stabilité et d'uniformité sont difficiles à atteindre dans les sources d'électrons à structure matricielle connues. En effet, une exigence élevée d'uniformité pour un écran conduit à des taux de rejets qui peuvent être importants. De même, on est confronté à des problèmes de vieillissement différentiel qui, en détruisant l'uniformité des sources en fonction de l'usage plus ou moins répété de telle ou telle zone de la source, nuisent à leur durée de vie réelle.

[0017] Une commande en courant peut sembler résoudre ce problème car on est alors amené à injecter un courant et donc une quantité déterminée d'électrons. Un tel principe est effectivement valable en régime statique. En revanche, dès que l'on veut faire varier rapidement le courant de la source d'électron, on est confronté à un problème de charge capacitive. En effet, une électrode de colonne s'apparente à un condensateur par rapport aux lignes que cette colonne croise et le courant nécessaire à la charge rapide de ce condensateur s'avère supérieur, de plusieurs ordres de grandeur, au courant d'émission.

[0018] A titre d'exemple, dans un écran à micropointes ayant une définition de 1/4 VGA (320 colonnes x 240 lignes) et une surface d'environ 1 dm², fonctionnant sous 300 volts de tension d'anode, la capacité d'une colonne par rapport aux lignes C_{col} vaut environ 400 pF. Avec un rendement lumineux de 4 lm/w, on doit, si l'on veut "allumer" c'est-à-dire exciter un pixel avec une brillance de 400 Cd/m², faire passer le courant de ce pixel d'une valeur quasiment nulle jusqu'à une valeur d'environ 30 µA et, pour ce faire, on augmente la tension ligne-colonne d'environ 40 V. Si la commutation doit se faire en 0,5 µs (temps qui est à comparer à un temps de ligne de 60 µs), le courant capacitif s'élève à :

$$I = C_{col} \cdot dV/dt$$

c'est-à-dire environ à 32 mA.

[0019] Le courant capacitif est ainsi de l'ordre 1000 fois plus grand que le courant d'émission que l'on veut régler. On comprend qu'une telle méthode ne soit pas adaptée à la commande rapide d'une source à structure matricielle.

[0020] Pour résoudre le problème précédent, une commande en charge a déjà été proposée dans le document référencé [6]. La figure 5 illustre schématiquement un écran de visualisation comprenant une source d'électrons à structure matricielle utilisant une commande en charge. Cet écran connu ne diffère de celui de la figure 4 que par les moyens d'application des tensions de commande aux colonnes de la source de l'écran. Sur la figure 5 les moyens d'application d'une tension de commande à une colonne, par exemple la colonne C_j, comprennent un bloc logique 44, qui reçoit en entrée un signal de synchronisation ligne E1, et un comparateur 46, qui reçoit en entrée une valeur de consigne A1 et qui est relié au bloc logique 44. Les moyens d'application de tension 42 comprennent aussi un étage de sortie à trois états 48 qui est également relié au bloc logique 44 et reçoit des tensions respectivement notées V_{c-on} et V_{c-off} de la part de sources de tension non représentées. L'étage de sortie à trois états et le comparateur sont reliés à la colonne correspondante de la source d'électrons (C_j dans l'exemple considéré)

[0021] Dans le cas de la commande en charge, on pré-charge le conducteur de colonne considéré pour assurer l'émission des sources (V_{c-on}). Puis on ouvre le circuit pour laisser le condensateur de la colonne se décharger sur son impédance interne, jusqu'à ce que le potentiel flottant V_{cj} atteigne la valeur A1 de consigne correspondant à la quantité d'électrons souhaitée. On ramène alors la colonne au potentiel d'extinction (V_{c-off}). Une telle façon de faire suppose l'utilisation de composants également parfaits et sa mise en oeuvre s'avère difficile.

[0022] En effet on a vu plus haut qu'une électrode de colonne s'apparente à un condensateur par rapport aux lignes de la source à structure matricielle mais qu'il existe également des courants de fuite qui circulent entre la colonne considérée et les lignes et que ces courants varient avec la différence de potentiel entre ces électrodes. De ce fait, lorsqu'on ouvre le circuit, la chute de tension ne dépend pas du seul courant d'émission mais également de courants de fuite qui varient eux-mêmes en fonction de cette chute de tension.

[0023] Plus précisément, cette évolution du potentiel est requise pour mesurer la charge prélevée dans la capacité propre de la colonne mais cette variation pose un problème. En effet, pendant le temps t_{ij} chacune des colonnes va fuir par rapport à la ligne sélectionnée mais aussi par rapport à l'ensemble des lignes non sélectionnées. Pour simplifier, on suppose que ce défaut s'apparente à une résistance de fuite R_{lc} identique pour tous les pixels. Cette valeur repré-

sente l'impédance de fuite ligne/colonne pour une ligne et une colonne quelconque. Pour une colonne et pendant le temps d'émission, ce courant de fuite I_f s'exprime de la façon suivante :

$$I_f = I_{f(l_s)} + I_{f(l_{ns})} = (V_{l_s} - V_{c_j}(t)) / R_{l_c} + (n-1) \cdot (V_{l_{ns}} - V_{c_j}(t)) / R_{l_c}$$

Avec :

I_f = Courant de fuite d'une colonne par rapport à toutes les lignes
 $I_{f(l_s)}$ = Courant de fuite d'une colonne par rapport à la ligne sélectionnée
 $I_{f(l_{ns})}$ = Courant de fuite d'une colonne par rapport aux lignes non sélectionnées
 V_{l_s} = Potentiel appliqué à la ligne sélectionnée
 $V_{l_{ns}}$ = Potentiel appliqué aux lignes non sélectionnées
 $V_{c_j}(t)$ = Potentiel flottant de la colonne j pendant le temps d'émission
n = Nombre de lignes.

[0024] Pour simplifier, on peut prendre $V_{l_{ns}}$ égal à OV et, sachant que $V_{c_j}(t)$ est très inférieur à V_{l_s} , on a alors :

$$I_f = I_{f(l_s)} + I_{f(l_{ns})}$$

peu différent de $(V_{l_s} / R_{l_c}) - (n-1) \cdot (V_{c_j}(t) / R_{l_c})$

[0025] Cela impose de sévères contraintes sur les valeurs R_{l_c} des différentes colonnes de l'écran. Soit les courants de fuite sont négligeables (ce qui correspond à des valeurs R_{l_c} élevées), soit ils ne le sont pas complètement et il faut alors assurer au minimum une très bonne homogénéité de ces résistances R_{l_c} .

[0026] On voit aussi qu'un seul pixel défectueux du point de vue de R_{l_c} impose sa fuite à l'ensemble de la colonne considérée, par l'intermédiaire du terme (n-1) de la formule donnée ci-dessus.

[0027] Dans l'exemple considéré, la chute de tension de colonne due à l'émission vaut :

$$\Delta V_{c_j} = I \cdot t_{lig} / C_{col},$$

de sorte que, avec $I=10 \mu A$, $t_{lig}=50 \mu s$ et $C_{col}=400 pF$, on obtient $\Delta V_{c_j}=1,25V$.

[0028] On rappelle que cette variation ΔV_{c_j} doit être comparée à la valeur de consigne A1. Cette variation de la tension ΔV_{c_j} dépend de la valeur de la capacité de la colonne, ce qui ramène des variables technologiques de l'écran (liées aux dimensions de cet écran) dans les paramètres de conception du circuit de commande. Pour sa mise en oeuvre, on voit aussi que le comparateur 46 se trouve au niveau de l'étage de sortie de l'ensemble formant les moyens de génération des tensions de commande des colonnes. Cela signifie que ce comparateur doit soit supporter la dynamique de tension nécessaire à la commande des colonnes (environ 40 V), soit pouvoir s'isoler de cette sortie par un étage supplémentaire.

[0029] La présente invention a pour objectif de remédier aux divers inconvénients précédents.

EXPOSÉ DE L'INVENTION

[0030] L'invention a pour objet un procédé de commande d'une source d'électrons à structure matricielle, cette source comprenant au moins une ligne et au moins une colonne d'adressage, dont l'intersection définit une ou des zones émissives appelées pixels, ce procédé étant un procédé séquentiel caractérisé en ce que :

- dans un premier temps, on déclenche l'émission des électrons par application de potentiels sur la ligne sélectionnée et la ou les colonnes à une valeur apte à permettre cette émission puis on maintient ces potentiels à leur valeur pendant toute la durée de l'émission, on réalise un échantillonnage et une mise en mémoire analogique du courant d'émission de chaque pixel de la ou des colonnes, en début de temps d'émission, et on utilise un autre courant fourni par un générateur de courant qui est proportionnel à la valeur du courant d'émission mesuré circulant dans la ou les colonnes, et
- dans un deuxième temps, on mesure la quantité de charges délivrées, pendant tout ou partie du temps de ligne restant, par chaque générateur de courant, et lorsque cette quantité atteint une valeur requise on commute le potentiel de la colonne associée au générateur de courant à une valeur qui assure le blocage de l'émission des électrons du pixel de cette colonne.

[0031] Selon un mode de mise en oeuvre préféré du procédé objet de l'invention, la valeur du potentiel de la ou des colonnes apte à permettre l'émission, est égale au potentiel de la ou des lignes non adressées du pixel de cette colonne.

[0032] Plus précisément le procédé de l'invention comprend les étapes suivantes :

- 5 - en début de temps d'émission et pour chaque colonne commutée en émission, on effectue une mesure initiale du courant instantané émis, aucune commutation n'ayant lieu sur les différentes lignes et colonnes de l'écran pendant cette acquisition,
- on mémorise l'échantillon ainsi mesuré,
- 10 - on utilise cet échantillon pour créer un générateur de courant constant dont la valeur est proportionnelle à celle de cet échantillon,
- on utilise le générateur de courant, et non plus directement la colonne, pour compter les charges émises par le pixel de la colonne considérée,
- on compte les charges pendant le temps d'émission, ce comptage n'étant donc pas perturbé par les injections de courant vues par les colonnes lors des commutations effectuées sur les lignes et colonnes.

[0033] L'invention a également pour objet un dispositif de commande d'une source d'électrons à structure matricielle, cette source comprenant au moins une ligne et au moins une colonne d'adressage dont chaque intersection définit une zone appelée pixel, ce dispositif étant caractérisé en ce qu'il comprend :

- 20 - des moyens de commande de la ou des lignes d'adressage par application sur la ligne sélectionnée d'un potentiel de sélection, alors qu'en dehors du temps de sélection la ou les lignes restent à un potentiel assurant le blocage de l'émission des pixels correspondants,
- des moyens de commande de la ou des colonnes, ces moyens de commande comprenant, pour chaque colonne, des moyens d'application, lors d'une sélection ligne, soit d'une première tension assurant l'émission soit d'une
- 25 deuxième tension assurant le blocage sur ladite colonne,
- des moyens de mesure du courant instantané en début de temps d'émission et des moyens d'utilisation d'un autre courant fourni par un générateur de courant qui est calé à la valeur du courant mesure pendant le temps de ligne restant,
- des moyens permettant la mesure de la quantité de charges émise par le générateur de courant durant le temps
- 30 d'émission, et
- des moyens de comparaison de la quantité de charges mesurée à une quantité de charges de référence, avec rétroaction sur les moyens de commande des colonnes.

[0034] Selon un mode de réalisation particulier, la quantité de charge mesurée est convertie en un niveau de tension. Le dispositif objet de l'invention peut comprendre en outre des moyens de compensation de courants de fuites résiduels.

[0035] Dans un premier exemple de réalisation, les moyens de mesure du courant instantané en début de temps d'émission et des moyens d'utilisation d'un autre courant comprennent un convertisseur courant-tension suivi d'un échantillonneur-bloqueur analogique qui permettent de mémoriser, sous la forme d'une tension, le courant instantané du pixel de la colonne considérée.

[0036] Dans un second exemple de réalisation, les moyens de mesure du courant instantané en début de temps ligne et d'utilisation d'un autre courant comprennent un montage suiveur de courant et un montage copieur de courant. Avantageusement le montage suiveur de courant comprend un amplificateur opérationnel bouclé sur un premier transistor monté dans la contre-réaction de cet amplificateur, le premier transistor étant monté en suiveur de courant. Le montage copieur de courant comprend un second transistor polarisé par une tension, ces deux transistors constituant

un miroir de courant.

[0037] L'invention permet d'obtenir :

- une insensibilité totale du dispositif qui mesure et régule la charge émise par un pixel, aux commutations, donc aux couplages capacitifs des autres colonnes, du fait de l'acquisition rapide en début de ligne de la valeur du
- 50 courant du pixel en émission, avec mise en mémoire de cette valeur,
- un schéma analogique simple pour la régulation de la charge émise par les pixels, ce qui permet de réaliser des dispositifs "drivers" analogiques en charge, compacts, de faible consommation et de bas coût,
- dans le deuxième exemple de réalisation (illustré sur figure 11) on peut utiliser d'un seul type de dispositif "driver" pour toute une catégorie d'écrans en jouant sur la connexion externe d'un certain type de transistor de mémori-
- 55 sation du courant pixel.

BRÈVE DESCRIPTION DES DESSINS

[0038] La figure 1 illustre schématiquement le principe de fonctionnement d'un écran d'affichage de l'art connu utilisant un dispositif à émission de champ.

[0039] La figure 2 illustre schématiquement la structure d'un écran à micropointes de l'art connu.

[0040] La figure 3 représente les caractéristiques $I_{\text{cath}} = f(V_{\text{gc}})$ dans le cas d'un écran à micropointes du genre triode de l'art connu.

[0041] La figure 4 illustre schématiquement un écran d'affichage de l'art connu utilisant un dispositif à émission de champ à structure matricielle.

[0042] La figure 5 est une vue schématique d'un dispositif connu de commande d'une source d'électrons à structure matricielle.

[0043] La figure 6 illustre schématiquement un exemple de dispositif de commande d'une colonne d'une source d'électrons à structure matricielle.

[0044] La figure 7 illustre schématiquement une variante du dispositif de la figure 6.

[0045] La figure 8 est un chronogramme des différentes tensions existant dans le dispositif de la figure 7 lors d'un cycle d'adressage ligne.

[0046] La figure 9 illustre schématiquement un premier exemple de réalisation, selon l'invention, d'un dispositif de commande d'une colonne d'une source d'électrons à structure matricielle, avec mémorisation du courant pixel sous forme de tension.

[0047] La figure 10 est un chronogramme des différentes tensions existant dans le dispositif de la figure 9 lors d'un cycle d'adressage ligne.

[0048] La figure 11 illustre schématiquement un second exemple de réalisation, selon l'invention, d'un dispositif de commande d'une colonne d'une source d'électrons à structure matricielle, avec mémorisation du courant pixel à l'aide d'un miroir de courant.

[0049] La figure 12 est un chronogramme de différentes tensions existant dans le dispositif de la figure 11 lors d'un cycle d'adressage ligne.

EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

[0050] La technique de commande en charge, qui a été décrite plus haut et qui est également mentionnée dans le document référencé [6], pose le problème de l'évolution du potentiel des colonnes commandées.

[0051] L'expression du courant de fuite I_{fuite} que l'on a vue précédemment :

$$I_{\text{fuite}} = I_{\text{fuite } I_s} + I_{\text{fuite } I_{ns}} = (V_{I_s} - V_{c_j}(t))/R_{I_c} + (n-1) \times (V_{I_{ns}} - V_{c_j}(t))/R_{I_c}$$

met en évidence la composante de courant de fuite par rapport à la ligne sélectionnée et la composante de courant de fuite par rapport aux (n-1) lignes non sélectionnées. La première de ces composantes est liée au principe même de balayage de l'écran. La deuxième de ces composantes peut être annulée à condition que $V_{c_j}(t)$ et $V_{I_{ns}}$ soit tous deux égaux à une même constante.

[0052] Un exemple de dispositif de commande d'une colonne dans un dispositif fonctionnant dans ces conditions colonne est représenté sur la figure 6.

[0053] Ce dispositif de commande 60 comprend un étage de sortie 62 du genre push-pull, un montage intégrateur de courant 64 et un comparateur 66.

[0054] L'étage de sortie 62 permet de commuter, sur l'électrode de colonne (C_j), soit la tension d'alimentation V_{c-off} correspondant au niveau d'extinction du pixel soit l'entrée du montage intégrateur 64 qui impose par sa masse virtuelle le niveau V_{c-on} , le mettant au potentiel $V_{I_{ns}}$ des lignes non sélectionnées. L'étage de sortie 62 comprend, de façon connue de l'homme de métier, des moyens 68 de translation de niveau logique et deux transistors MOSFET 70 et 72, respectivement de type P et de type N, agencés comme illustré sur la figure 6.

[0055] Le montage intégrateur 64 comprend un amplificateur 74 qui est bouclé sur un condensateur 76 de capacité C_{int} qui est lui-même monté en parallèle avec un interrupteur commandé SW1. La sortie A2 de cet amplificateur est reliée à l'entrée (-) du comparateur 66.

[0056] L'interrupteur SW1, commandé par un signal S1 correspondant au début du temps qui est alloué à une ligne, permet de ramener à zéro le potentiel A2 en début de chaque ligne.

[0057] L'entrée (+) du comparateur 66 est reliée à une tension de consigne A1 correspondant à la quantité de charges à émettre. Cette consigne de tension peut être fournie par divers moyens qui dépendent de l'application souhaitée. Dans l'exemple représenté sur la figure 6, on utilise un convertisseur numérique analogique CDA qui reçoit en entrée une donnée numérique DN de tension de consigne et dont la sortie fournit le potentiel de consigne A1.

[0058] La sortie S2 du montage comparateur constitue la commande de l'étage de sortie 62 permettant ainsi le bouclage du dispositif.

[0059] La logique de commande 52 fournit le signal S1 et commande un circuit de commande de ligne PL non représenté.

[0060] Ce dispositif convertit la quantité de charge déjà émise en un niveau de tension, ce qui permet de faire basculer le pilotage de l'étage de commande de la colonne C_j au moment t_{off} où la quantité de charge (Q_{ref}) de consigne est atteinte.

[0061] Le procédé de commande en charge considéré permet une commande en charge à potentiel colonne constant et égal à celui des lignes non sélectionnées, soit $V_{c-on} = V_{ins}$, ce qui permet de limiter les fuites ohmiques sur une colonne quelconque aux fuites ohmiques du seul pixel actif de la colonne considérée.

[0062] Cette solution ne règle cependant pas le problème des couplages capacitifs inter-colonnes. En effet, lors de la commutation du potentiel d'une colonne quelconque j de V_{c-on} à V_{c-off} , des charges parasites $Q_{par} = C_{par} \times (V_{c-on} - V_{c-off})$ sont induites sur les colonnes voisines, C_{par} étant la capacité de couplage inter-colonnes. Si les colonnes voisines se trouvent à cet instant en émission et en régulation en charge, leur régulation est perturbée par cette charge

Q_{par} . **[0063]** Dans un écran matriciel les couplages inter-colonnes se décomposent en une partie due à la capacité d'influence intrinsèque inter-colonnes, l'autre partie étant due aux capacités pixel par rapport aux lignes de commande de l'écran. Les lignes ainsi que leurs dispositifs "drivers" associés ont en effet une impédance non nulle.

[0064] Dans ces conditions, les lignes ne sont plus des équipotentielles en haute fréquence et des couplages inter-colonnes apparaissent par leur intermédiaire.

[0065] L'ordre de grandeur de ces charges parasites est souvent supérieur ou égal à celui des charges utiles à délivrer au pixel.

[0066] Si l'on reprend l'exemple de l'écran micropointes de définition 1/4VGA (320 colonnes x 240 lignes) d'environ 1 dm² fonctionnant sous 300 volts de tension d'anode, avec un rendement lumineux de 4 lm/W, on doit, si l'on veut allumer l'écran avec une brillance de 400 Cd/m², faire passer le courant des pixels de 0 à 30 μ A (I_{pix}). Pour un tel écran fonctionnant à 70 Hz, le temps ligne est de 60 μ s (t_{ligne}). La charge utile à délivrer à un pixel est Q_u :

$$Q_u = I_{pix} \cdot t_{ligne} = 1,8 \text{ nCB}.$$

[0067] Compte tenu de la technologie de cet écran on évalue : $Q_{par} \sim 10 \text{ nCB}$.

[0068] Ces chiffres illustrent la difficulté que l'on a pour réguler Q_u de manière à réaliser, par exemple, 256 niveaux de gris. On doit, pour cela, filtrer Q_{par} avec une efficacité de $(256 \times Q_{par}/Q_u)$, soit dans le cas considéré une efficacité de filtrage de 1500.

[0069] Un exemple de réalisation d'un dispositif de commande d'une colonne C_j , insensible au problème de couplage parasite inter-colonnes évoqué ci-dessus, est schématiquement représenté sur la figure 7.

[0070] Ce dispositif 60 est basé sur une acquisition rapide du courant du pixel en début de temps ligne, donc en l'absence de commutation des autres colonnes. Le courant d'émission d'un pixel I_{pix} peut être considéré comme constant pendant un temps ligne lorsque les tensions de commande ne varient pas.

[0071] On connaît dès le début du temps ligne la charge Q_{ref} à délivrer au pixel considéré. On peut alors calculer le temps t_{off} auquel la colonne devra basculer au niveau V_{c-off} de blocage de l'émission du pixel.

[0072] Ce dispositif comprend notamment un étage de sortie de type push-pull 62, comme représenté dans le dispositif de la figure 6, et un montage de type convertisseur courant-tension CCT. Ce montage CCT comprend un amplificateur 74 permettant le maintien du potentiel de la colonne à celui de la masse virtuelle. La contre-réaction de l'amplificateur par la résistance R permet d'obtenir en sortie A2 une mesure du courant du pixel. L'amplificateur 74 dispose sur son entrée inverseuse, d'un interrupteur commandé SW2 et/ou de diodes de commutation rapides DF1 et DF2. Le rôle de ces composants est d'évacuer directement à la masse les forts courants capacitifs en dehors des instants de mesure. En effet, lors des commutations lignes/colonnes, de forts courants capacitifs pourraient perturber le convertisseur courant tension CCT.

[0073] Un circuit de calcul numérique ou analogique CCN, qui reçoit des données numériques ou analogiques de moyens appropriés DNA, permet de calculer, dès le début du temps ligne, le temps t_{off} de basculement de la colonne, temps tel que $t_{off} = Q_{ref}/I_{pix}$, le courant I_{pix} étant stable pendant le temps ligne.

[0074] La figure 8 représente le diagramme temporel des différentes tensions existant au sein du dispositif de la figure 7, lors d'un cycle d'adressage ligne (durée t_{lig}). Le cycle démarre au temps t_0 , par l'impulsion de début du signal S1, et la montée du signal S2 qui, par l'étage de sortie, fait passer la colonne V_{cj} à V_{c-on} (masse virtuelle).

[0075] A l'instant t_0 on ferme conjointement l'interrupteur SW2 à l'aide du signal S1 pour évacuer les courants capacitifs de commutation des colonnes. Après établissement du potentiel des colonnes V_{cj} , on adresse la ligne i et on ouvre conjointement l'interrupteur SW2 à l'aide de la commande S1.

[0076] Le courant du pixel (I_{pix}) établit sur chaque colonne, après un temps de stabilisation t_{stab} , un palier de potentiel A2 en sortie de l'amplificateur 74. t_{stab} représente le temps de réponse de la colonne ou du pixel adressé.

[0077] Dès l'instant $t_{\text{on}} + t_{\text{stab}}$ on est en mesure, compte tenu de la charge Q_{ref} à délivrer au pixel, de calculer l'instant t_{off} tel que :

$$t_{\text{off}} = Q_{\text{ref}} / I_{\text{pix}}$$

Cette solution permet dès le début du temps ligne et donc en l'absence de parasites de commutation issus des autres colonnes, le calcul de t_{off} .

[0078] A l'instant t_{off} on a une impulsion du signal S1 et le déclenchement d'un front descendant du signal S2, qui, par l'intermédiaire de l'étage de sortie 62, impose le retour de V_{cj} à $V_{\text{c-off}}$.

[0079] Le potentiel ligne V_{L} bascule vers le potentiel de sélection V_{is} , après l'établissement du potentiel de la colonne (V_{cj}), ce qui permet de réduire la capacité à charger uniquement à celle du pixel considéré. Le courant capacitif dans la colonne est donc minimisé.

[0080] Le calcul de t_{off} nécessite d'intégrer pour chaque sortie colonne une électronique 52 de calcul rapide pour évaluer dès le début du temps ligne, le temps t_{off} .

[0081] L'objet de l'invention est de proposer une solution analogique simple de régulation de la charge, sans moyens de calcul, en s'affranchissant des problèmes de couplages parasites inter-colonnes.

[0082] Cette solution analogique est basée sur un échantillonnage et une mise en mémoire analogique du courant de chaque pixel en début de temps ligne, qui permet de créer un système de contrôle des charges véritablement exemptes des parasites de commutation des autres colonnes pendant le reste du temps ligne.

[0083] Une telle solution analogique du problème à résoudre, simple et intégrable, permet la réalisation de dispositifs "drivers" analogiques en charges aptes à régler les problèmes de non uniformité d'émission des cathodes ainsi que les problèmes de marquage associés à leur fonctionnement.

Premier exemple de réalisation du dispositif de l'invention

[0084] Un premier exemple de réalisation du dispositif de l'invention 89 est représenté sur la figure 9. Il comporte plusieurs éléments du dispositif illustré sur la figure 7. Il comporte ainsi :

- l'étage de sortie push-pull 62,
- le convertisseur courant-tension CCT qui permet la mesure du courant de pixel,
- un échantillonneur-bloqueur analogique 90, constitué ici d'un interrupteur SW3 commandé par un signal S4 issu de la logique de commande 52, d'un condensateur C_{ech} et d'un amplificateur 91 monté en suiveur de tension, qui reçoit le signal de sortie du convertisseur courant-tension CCT ; cet échantillonneur-bloqueur analogique 90 permet de mémoriser le courant d'un pixel de la colonne considérée sous la forme d'une tension,
- un intégrateur 92 constitué d'un amplificateur 93 qui est bouclé sur un condensateur C_i monté en parallèle avec un interrupteur SW4 commandé par un signal S3 issu de la logique de commande 52, l'entrée (+) de cet amplificateur 93 étant reliée à une tension fixe, par exemple la masse,
- une résistance R2 reliée d'une part à la sortie de l'amplificateur 91 de l'échantillonneur-bloqueur 90 et d'autre part à l'entrée (-) de l'amplificateur 93 de l'intégrateur 92. Cette résistance impose, à l'entrée de l'intégrateur 92, un courant proportionnel à la tension de sortie de l'échantillonneur-bloqueur 90.
- un comparateur 95 qui reçoit sur son entrée (-) la sortie de l'amplificateur 93 et sur son entrée (+) la sortie d'un convertisseur numérique-analogique CDA qui reçoit lui-même en entrée une donnée numérique DN de tension de consigne.

[0085] L'étage de sortie "push-pull" 62 permet de commuter sur la colonne C_j , soit la tension d'alimentation $V_{\text{c-off}}$ correspondant au niveau d'extinction du pixel, soit l'entrée du convertisseur courant-tension CCT imposant par sa masse virtuelle le niveau $V_{\text{c-on}}$.

[0086] On choisit ici $V_{\text{ins}} = V_{\text{c-on}} = \text{masse analogique}$.

[0087] Le convertisseur courant-tension CCT permet la mesure du courant de pixel de la colonne considérée. L'échantillonneur-bloqueur 90 associé à la résistance R2 permet d'échantillonner-bloquer ce courant du pixel.

[0088] La sortie de cet intégrateur 92 ($Su3$) est une rampe de tension de pente proportionnelle au courant du pixel et exempte de tous parasites de commutation des colonnes voisines. Cette rampe est comparée à la consigne de charge (V_{ref}) fournie au comparateur 95 par le convertisseur numérique analogique CDA.

[0089] Ce comparateur 95 bascule donc (si $R_1 = R_2$) à l'instant t_{off} tel que :

$$t_{\text{off}} = Q_{\text{ref}}/I_{\text{pix}} = C_i \cdot V_{\text{ref}}/I_{\text{pix}}$$

La sortie de ce comparateur 95 (Scomp) est, après traitement par la logique 52, rebouclée par le signal S2 sur la commande du circuit de sortie 62 permettant la commande de la colonne considérée.

[0090] Ce dispositif illustré sur la figure 9 constitue donc un système analogique bouclé de régulation de la charge émise.

[0091] La figure 10 représente le diagramme temporel des différentes tensions existant au sein de ce dispositif 89 lors d'un cycle d'adressage ligne. Les signaux A à E de cette figure correspondent aux signaux A à E de la figure 8.

[0092] Le cycle démarre au temps t_0 . Le front montant de l'impulsion S1 ferme l'interrupteur SW2. Le front montant de S2, grâce à l'étage de sortie 62, fait passer le potentiel colonne V_{cj} à V_{c-on} (masse virtuelle).

[0093] Après un temps t_{on} qui permet au courant capacitif colonne de s'écouler à travers l'interrupteur SW2, le signal S1 passe au niveau bas, ce qui permet d'ouvrir l'interrupteur SW2. Il y a alors établissement du courant I_{pix} dans la résistance R1.

[0094] Le potentiel ligne V_{Li} passe de son potentiel V_{Ins} (défini comme étant la masse du montage) au potentiel de sélection V_{Is} pour déclencher l'émission. Le courant I_{pix} s'établit alors, et après un temps de stabilisation t_{stab} la sortie du convertisseur courant-tension CCT (S_{u1}) se stabilise à une valeur de tension représentative de I_{pix} .

[0095] Cette valeur de tension est alors échantillonnée-bloquée dans l'échantillonneur-bloqueur 90, dont l'interrupteur SW3 est commandé par le signal S4 issu de la logique 52.

[0096] A partir de l'instant $t_{on} + t_{stab}$ l'interrupteur SW4 est ouvert, grâce au signal S3 issu de la logique 52. L'intégration du courant de sortie de l'amplificateur 91 (I_{u2}) commence alors dans le condensateur C_i de l'intégrateur 92.

[0097] Si on choisit $R2 = R1$ on retrouve, dans l'intégrateur de courant 92, la valeur de I_{pix} échantillonnée-bloquée à l'instant $t_{on} + t_{stab}$. La sortie de l'intégrateur 92 délivre (S_{u3}) une rampe de tension de pente proportionnelle à I_{u2} .

[0098] La sortie du comparateur 95 bascule à l'instant t_{off} lorsque la rampe de tension sur son entrée négative atteint la valeur de consigne V_{ref} présentée sur son entrée positive.

[0099] On a la relation :

$$t_{\text{off}} - (t_{\text{on}} + t_{\text{stab}}) = C_i \cdot V_{\text{ref}}/I_{\text{pix}}$$

La sortie du comparateur 95 (Scomp) est alors, après traitement par la logique 52, rebouclée par le signal S2, pour stopper l'émission du pixel. Ce signal S2 pilote ainsi le retour de la colonne V_{cj} à V_{c-off} par l'intermédiaire de l'étage de sortie 62.

[0100] Le dispositif de l'invention, décrit ci-dessus, permet de délivrer au pixel considéré une charge contrôlée par la consigne fournie V_{ref} , et ce sans variation de la tension appliquée sur la colonne, pendant le temps d'émission. Le dispositif ainsi réalisé est insensible aux commutations des colonnes voisines grâce à la mise en mémoire du courant du pixel.

[0101] Dans ce dispositif, le potentiel ligne V_{Li} bascule vers le potentiel de sélection V_{Is} , après l'établissement du potentiel de la colonne V_{cj} , de manière à réduire la capacité à charger à celle du pixel considéré. Le courant capacitif dans la colonne est donc minimisé lors du passage du pixel en émission, sur le front montant de V_{Li} .

[0102] Le temps t_{stab} , qui correspond à l'établissement du potentiel ligne/colonne et au passage du pixel en émission, est imposé par les caractéristiques physiques de l'écran. Il fixe le premier niveau de gris accessible par le système. Les commutations colonnes, en effet, sont, pendant cette phase d'établissement, interdites d'acquisition et de mise en mémoire du courant du pixel. La charge émise par le pixel pendant le temps t_{stab} constitue donc le premier niveau de gris du système. L'affichage du noir est géré directement par la logique de commande 52 en maintenant au niveau bas le signal S2 de la colonne correspondante.

[0103] Dès que la valeur de I_{pix} est mémorisée, au temps $t_{on} + t_{stab}$, il est possible de refermer l'interrupteur SW2 ce qui limite la consommation de l'amplificateur 74.

[0104] Le dispositif proposé permet de contrôler le rapport I_{R2}/I_{pix} par le choix du rapport entre R1 et R2. Le choix de R2 conditionne aussi la géométrie de la capacité d'intégration C_i .

Second exemple de réalisation du dispositif de l'invention

[0105] La figure 11 illustre un second exemple de réalisation du dispositif de l'invention 99 basé sur une mémorisation du courant des pixels à l'aide d'un miroir de courant.

[0106] Ce dispositif 99 reprend plusieurs éléments du dispositif illustré sur la figure 9, à savoir :

- l'étage de sortie 62,

- l'intégrateur 92,
- le comparateur 95.

[0107] Il comprend, en outre :

- un montage suiveur de courant 100,
- un montage copieur de courant 101.

[0108] Le montage suiveur de courant 100 comprend l'amplificateur opérationnel 74 bouclé sur un transistor T1 de type P monté dans la contre-réaction de l'amplificateur 74. Ce transistor T1 est monté en suiveur de courant, c'est-à-dire que son électrode de grille est reliée à son électrode de drain et à la sortie de l'amplificateur 74, et que son électrode de source est reliée à l'entrée inverseuse de l'amplificateur 74.

[0109] Le montage copieur de courant 101 comprend l'interrupteur SW3, le condensateur C_{ech} et un transistor T2, identique au transistor T1, dont le drain est polarisé par une tension V_{pol} .

[0110] La sortie de l'amplificateur 74 (S_{u1}) pilote la grille du transistor T2. Le transistor T2 copie donc le courant de T1, lui-même identique au courant pixel. L'ensemble T1, T2 constitue un miroir de courant.

[0111] Le drain de T1 pourrait aussi être polarisé par l'intermédiaire de la tension V_{pol} .

[0112] Le montage copieur de courant 101 permet l'échantillonnage et le blocage du courant I_{pix} dans le transistor T2. Le courant de T2 est exempt de tous parasites de commutation des colonnes voisines.

[0113] La sortie de l'intégrateur 92 est une rampe de tension de pente proportionnelle au courant du transistor T2 donc à celui du pixel. Cette rampe est comparée à la consigne de charge fournie au comparateur par le convertisseur numérique analogique CDA. Ce comparateur 95 bascule donc à l'instant t_{off} tel que :

$$t_{off} = Q_{ref}/I_{pix} = C_i \cdot V_{ref}/I_{pix}$$

La sortie de ce comparateur 95 est, après traitement par la logique 52, rebouclée par le signal S2 sur la commande du circuit de sortie 62 permettant le pilotage de la colonne considérée.

[0114] Le dispositif ainsi représenté constitue un système analogique bouclé de régulation de la charge émise.

[0115] La figure 12 représente le diagramme temporel des différentes tensions au sein du dispositif 99 illustré sur la figure 11. Les signaux A à I de cette figure, correspondent respectivement aux signaux A à F et H à J de la figure 10.

[0116] Le cycle démarre au temps t_0 par le passage au niveau haut de S1 qui ferme l'interrupteur SW2 et par le front de montée de S2 qui, par l'étage de sortie 62, fait passer le potentiel V_{cj} à V_{c-on} (masse virtuelle).

[0117] Après un temps t_{on} , qui permet au courant capacitif colonne de s'écouler à travers l'interrupteur SW2, et donc à V_{cj} de s'établir à la tension V_{c-on} , le signal S1 passe au niveau bas pour ouvrir l'interrupteur SW2. Ceci permet l'établissement du courant I_{pix} dans le transistor T1.

[0118] Pour déclencher l'émission, V_{Li} passe de son potentiel V_{Ins} (défini comme étant la masse du montage) au potentiel de sélection V_{Is} . Le courant I_{pix} s'établit alors, et après un temps de stabilisation t_{stab} , la tension de sortie (S_{u1}) du suiveur de courant 100 se stabilise à la valeur nécessaire au passage du courant I_{pix} dans le transistor T1 et par conséquent dans le transistor T2.

[0119] Cette valeur de tension (S_{u1}) est alors échantillonnée bloquée à l'aide de la commande S4, dans C_{ech} .

[0120] A partir de l'instant $t_{on} + t_{stab}$ on ouvre l'interrupteur SW4 par l'intermédiaire du signal S3 ce qui débute l'intégration du courant de sortie du transistor T2 dans la capacité C_i de l'intégrateur 92.

[0121] Avec deux transistors T1 et T2 identiques on retrouve dans l'intégrateur de courant 92, la valeur de I_{pix} échantillonnée-bloquée à l'instant $t_{on} + t_{stab}$. La sortie de l'intégrateur 92 délivre (S_{u3}) une rampe de tension de pente proportionnelle au courant de sortie du transistor T2 (I_{T2}).

[0122] La sortie du comparateur 95 (S_{comp}) bascule à t_{off} lorsque la rampe de tension sur son entrée atteint la valeur de consigne V_{ref} présentée sur l'entrée (+).

[0123] On a la relation :

$$t_{off} - (t_{on} + t_{stab}) = C_i \cdot V_{ref}/I_{pix}$$

[0124] La sortie du comparateur 95 (S_{comp}) est alors revalidée par la logique 52, pour stopper l'émission du pixel. La commande S2 pilote alors le retour de la tension colonne V_{cj} à V_{c-off} par l'intermédiaire de l'étage de sortie 62.

[0125] Le dispositif décrit ci-dessus, permet de délivrer au pixel considéré, une charge contrôlée par la consigne fournie V_{ref} , et ce sans variation de la tension appliquée sur la colonne pendant le temps d'émission. Il est aussi insensible aux commutations des colonnes voisines grâce à la mise en mémoire du courant du pixel.

[0126] Dans ce cas le potentiel ligne V_{Li} bascule également vers le potentiel de sélection V_{Is} , après l'établissement du potentiel de la colonne (V_{Cj}), de manière à réduire la capacité à charger à celle du pixel considéré.

[0127] Le dispositif ainsi proposé permet de contrôler le rapport I_{T2}/I_{pix} par le choix des rapports géométriques entre le transistor T1 et le transistor T2. La géométrie du transistor T2 conditionne aussi la géométrie de la capacité d'intégration C_i . Ce dispositif offre aussi la liberté de disposer d'un choix de plusieurs transistors T2 de géométries différentes installés en parallèle dans le circuit. Le choix du transistor à utiliser se fait alors en fonction du type d'écran à piloter (donc du I_{pix} attendu) en connectant les drains communs de la famille choisis à l'alimentation V_{pol} . Cette connexion se fait à l'extérieur du circuit lors de sa mise en oeuvre sur un type d'écran donné.

REFERENCES

[0128]

[1] "Ecrans fluorescents à micropointes" de R. Baptist (L'onde électrique, novembre-décembre 1991, volume 71, n°6, pages 36-42).

[2] "Flat panel displays based on surface conduction electron emitters" de K. Sakai et al. (Proceedings of the 16th international display research conference, ref.18.3L., pages 569-572).

[3] "Carbon nanotube FED elements" de S. Uemura et al. (SID 1998 Digest, pages 1052-1055).

[4] "Recent progress in field emitter array development for high performance applications" de Dorota Temple (Materials science & engineering, vol.R24, n°5, Janvier 1999, pages 185-239).

[5] "Microtips displays adresssing" de T. Leroux et al. (SID 91 Digest, pages 437-439).

[6] FR 2632436.

[7] US 5359256.

Revendications

1. Procédé de commande en tension d'une source d'électrons à structure matricielle, cette source comprenant au moins une ligne et au moins une colonne d'adressage, dont l'intersection définit une ou des zones émissives appelées pixels et où les électrons sont fournis par la colonne, ce procédé étant un procédé séquentiel, **caractérisé en ce que :**

- dans un premier temps, on déclenche l'émission des électrons par application de potentiels sur la ligne sélectionnée et la ou les colonnes à une valeur apte à permettre cette émission puis on maintient ces potentiels à leur valeur pendant toute la durée de l'émission, on réalise un échantillonnage et une mise en mémoire analogique du courant d'émission de chaque pixel de la ou les colonnes, en début de temps d'émission, et on utilise un autre courant fourni par un générateur de courant qui est proportionnel à la valeur du courant d'émission mesuré circulant dans la ou les colonnes, et
- dans un deuxième temps, on mesure la quantité de charges délivrées, pendant tout ou partie du temps de ligne restant, par chaque générateur de courant, et lorsque cette quantité atteint une valeur requise on commute le potentiel de la colonne associée au générateur de courant à une valeur qui assure le blocage de l'émission des électrons du pixel de cette colonne.

2. Procédé selon la revendication 1, dans lequel la valeur du potentiel de la ou les colonnes apte à permettre l'émission des électrons est égale au potentiel de la ou des lignes non-adressées.

3. Procédé selon la revendication 1, qui comprend les étapes suivantes :

- en début de temps ligne et pour chaque colonne commutée en émission, on effectue une mesure initiale du courant instantané émis, aucune commutation n'ayant lieu sur les différentes lignes et colonnes de l'écran pendant cette acquisition,
- on mémorise l'échantillon ainsi mesuré,

- on utilise cet échantillon pour créer un générateur de courant constant dont la valeur est proportionnelle à celle de cet échantillon,
- on utilise le générateur de courant, et non plus directement la colonne, pour compter les charges émises par le pixel de la colonne considérée,
- on compte les charges pendant le reste du temps d'émission, ce comptage n'étant pas perturbé par les injections de courant vues par les colonnes lors des commutations effectuées sur les lignes et les colonnes.

4. Dispositif de commande d'une source d'électrons à structure matricielle, cette source comprenant au moins une ligne et au moins une colonne d'adressage dont chaque intersection définit une zone appelée pixel et où les électrons sont fournis par la colonne, ce dispositif étant **caractérisé en ce qu'il** comprend :

- des moyens de commande de la ou des lignes d'adressage par application sur la ligne sélectionnée d'un potentiel de sélection, alors qu'en dehors du temps de sélection la ou les lignes restent à un potentiel assurant le blocage de l'émission des pixels correspondants,
- des moyens de commande de la ou des colonnes, ces moyens de commande comprenant, pour chaque colonne, des moyens d'application, lors d'une sélection ligne, soit d'une première tension assurant l'émission soit d'une deuxième tension assurant le blocage sur ladite colonne,
- des moyens de mesure du courant instantané en début de temps d'émission et des moyens d'utilisation d'un autre courant fourni par un générateur de courant qui est proportionnel à la valeur du courant mesuré,
- des moyens permettant la mesure de la quantité de charges émise par le générateur de courant durant le temps d'émission, et
- des moyens de comparaison de la quantité de charges mesurée à une quantité de charges de référence, avec rétroaction sur les moyens de commande des colonnes.

5. Dispositif selon la revendication 4, dans lequel la quantité de charge mesurée est convertie en un niveau de tension.

6. Dispositif selon la revendication 4, comprenant en outre des moyens de compensation de courants de fuites résiduels.

7. Dispositif selon la revendication 4, dans lequel les moyens de mesure du courant instantané d'un pixel en début de temps d'émission et les moyens d'utilisation d'un autre courant comprennent un convertisseur courant-tension (CCT), suivi d'un échantillonneur-bloqueur analogique (90), qui permettent de mémoriser, sous la forme d'une tension, le courant instantané du pixel de la colonne considérée.

8. Dispositif selon la revendication 4, dans lequel les moyens de mesure du courant instantané en début de temps ligne et d'utilisation d'un autre courant comprennent un montage suiveur de courant (100) et un montage copieur de courant (101).

9. Dispositif selon la revendication 8, dans lequel le montage suiveur de courant (100) comprend un amplificateur opérationnel (74) bouclé sur un premier transistor (T1) monté dans la contre-réaction de cet amplificateur, ce premier transistor (T1) étant monté en suiveur de courant, et dans lequel le montage copieur de courant (101) comprend un second transistor (T2) polarisé par une tension (V_{pol}), ces deux transistors (T1, T2) constituant un miroir de courant.

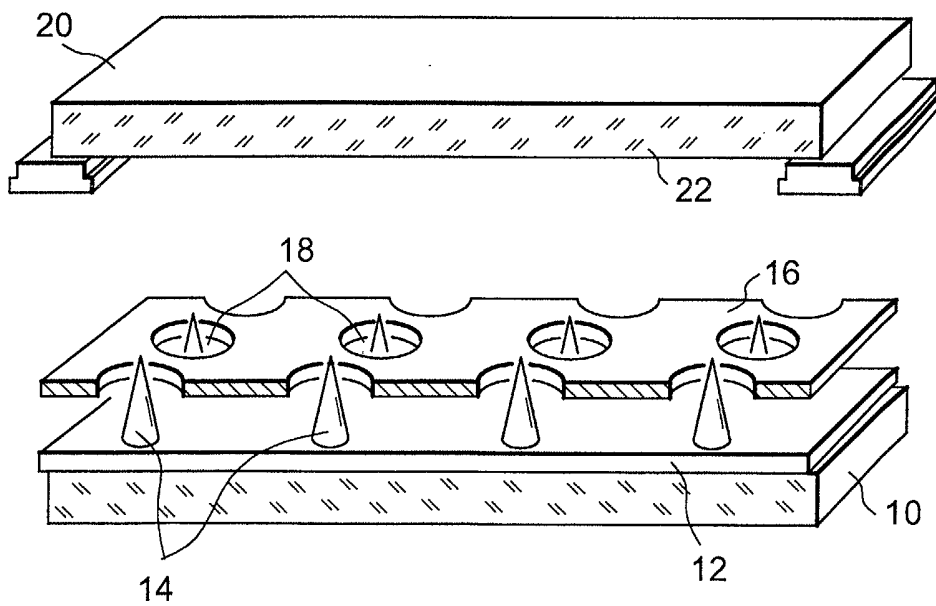
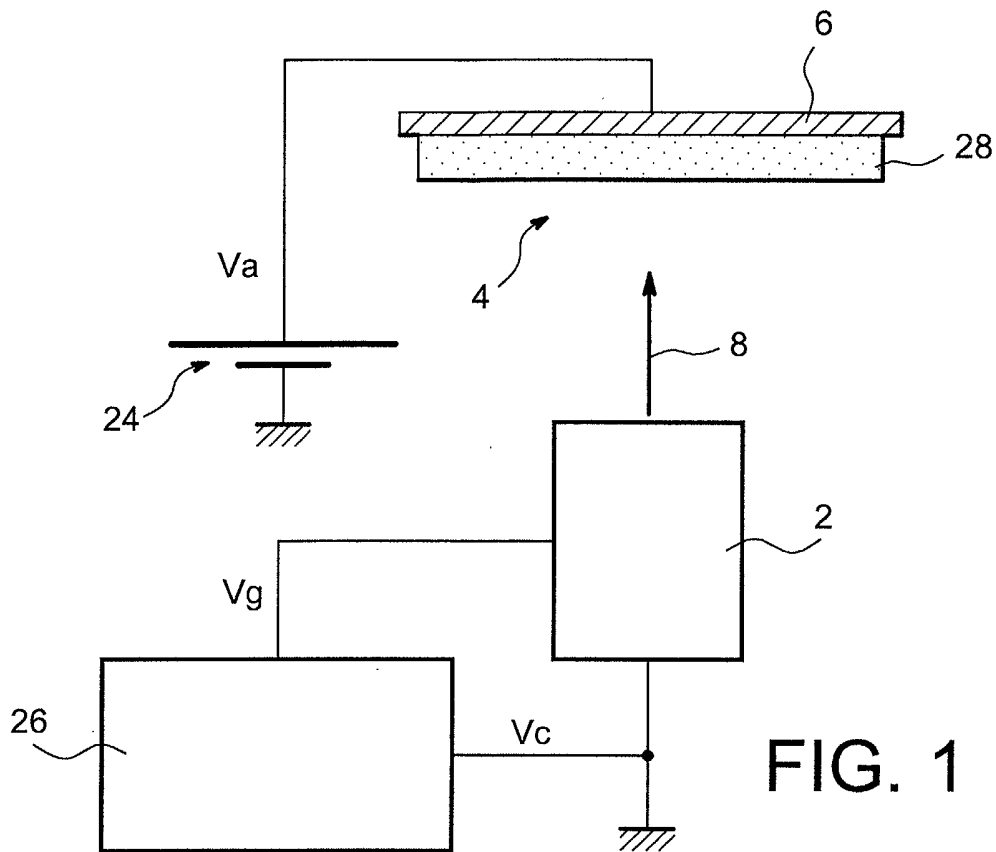


FIG. 2

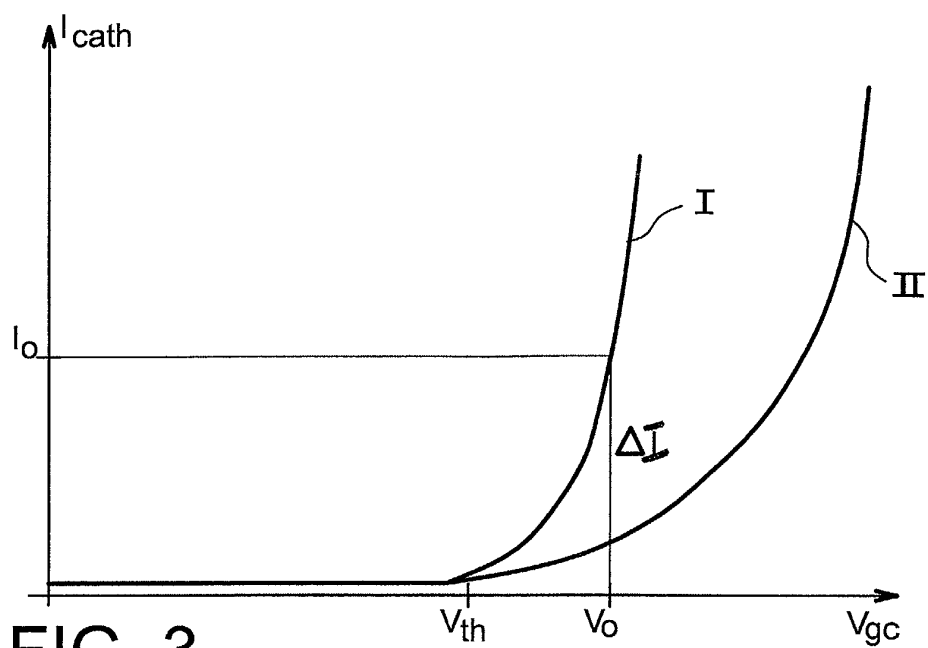


FIG. 3

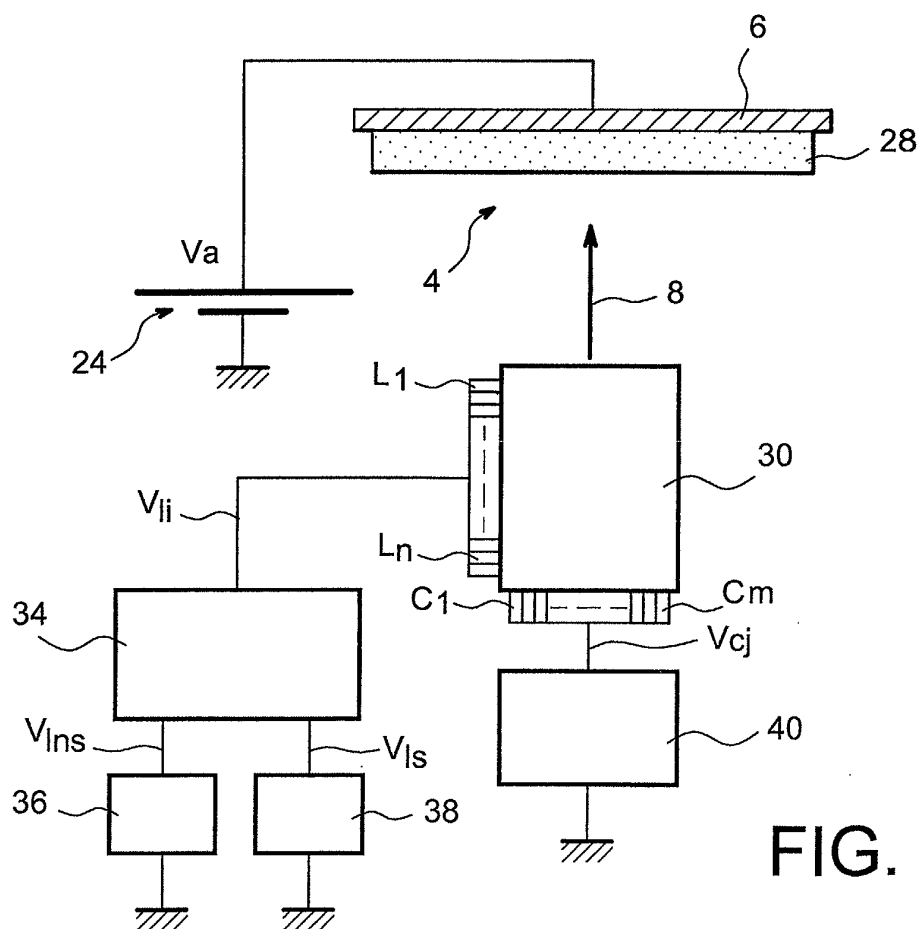
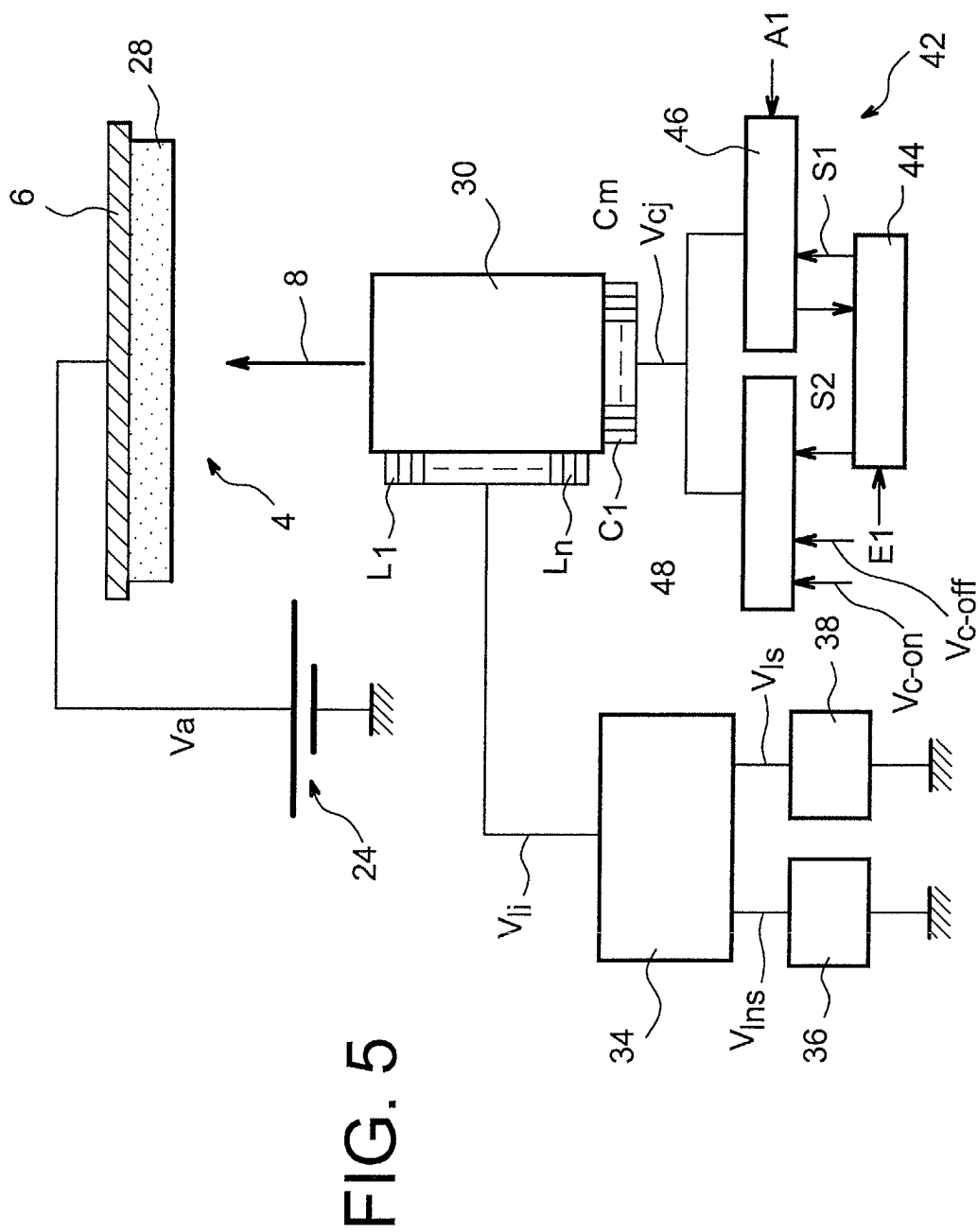


FIG. 4



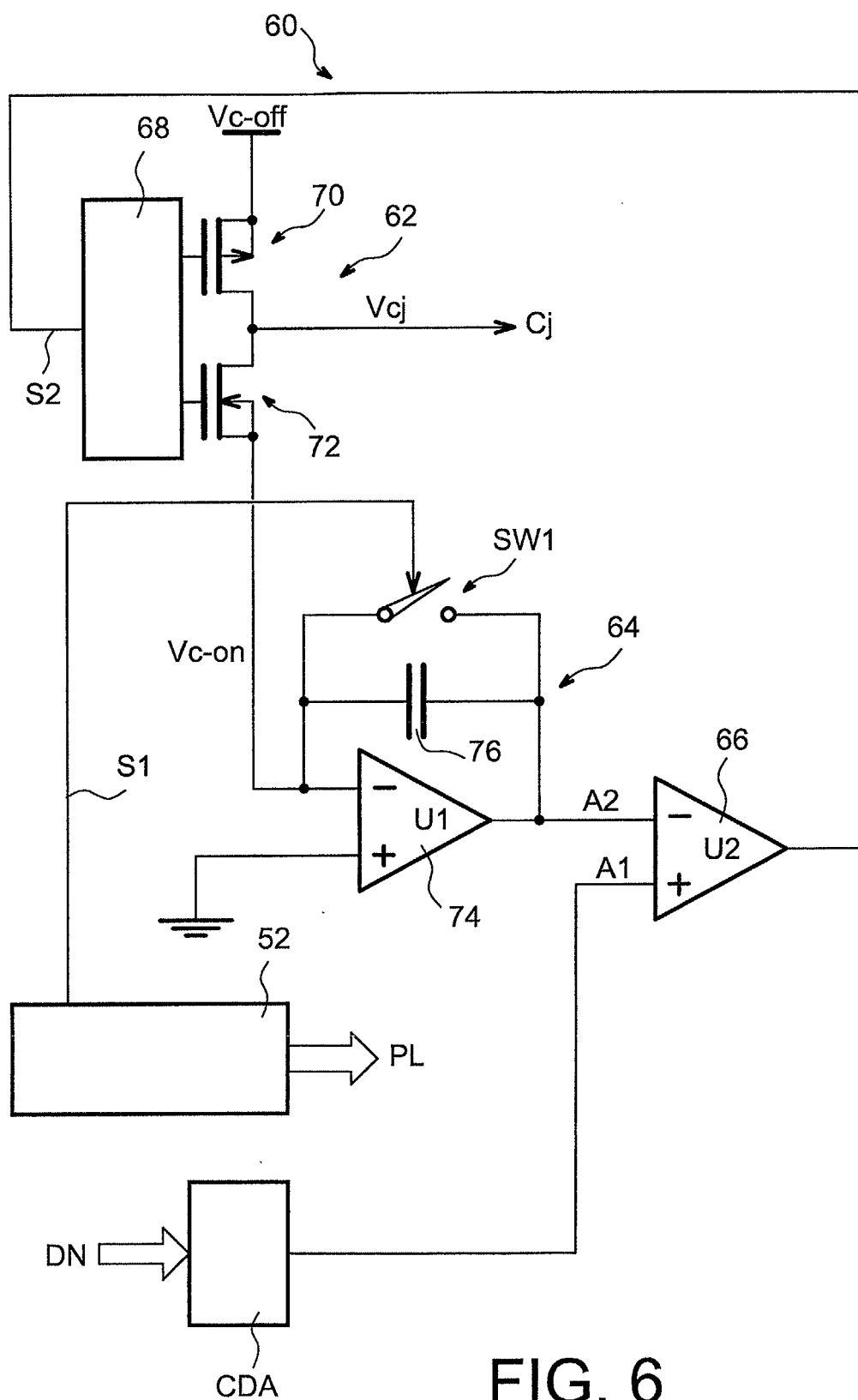


FIG. 6

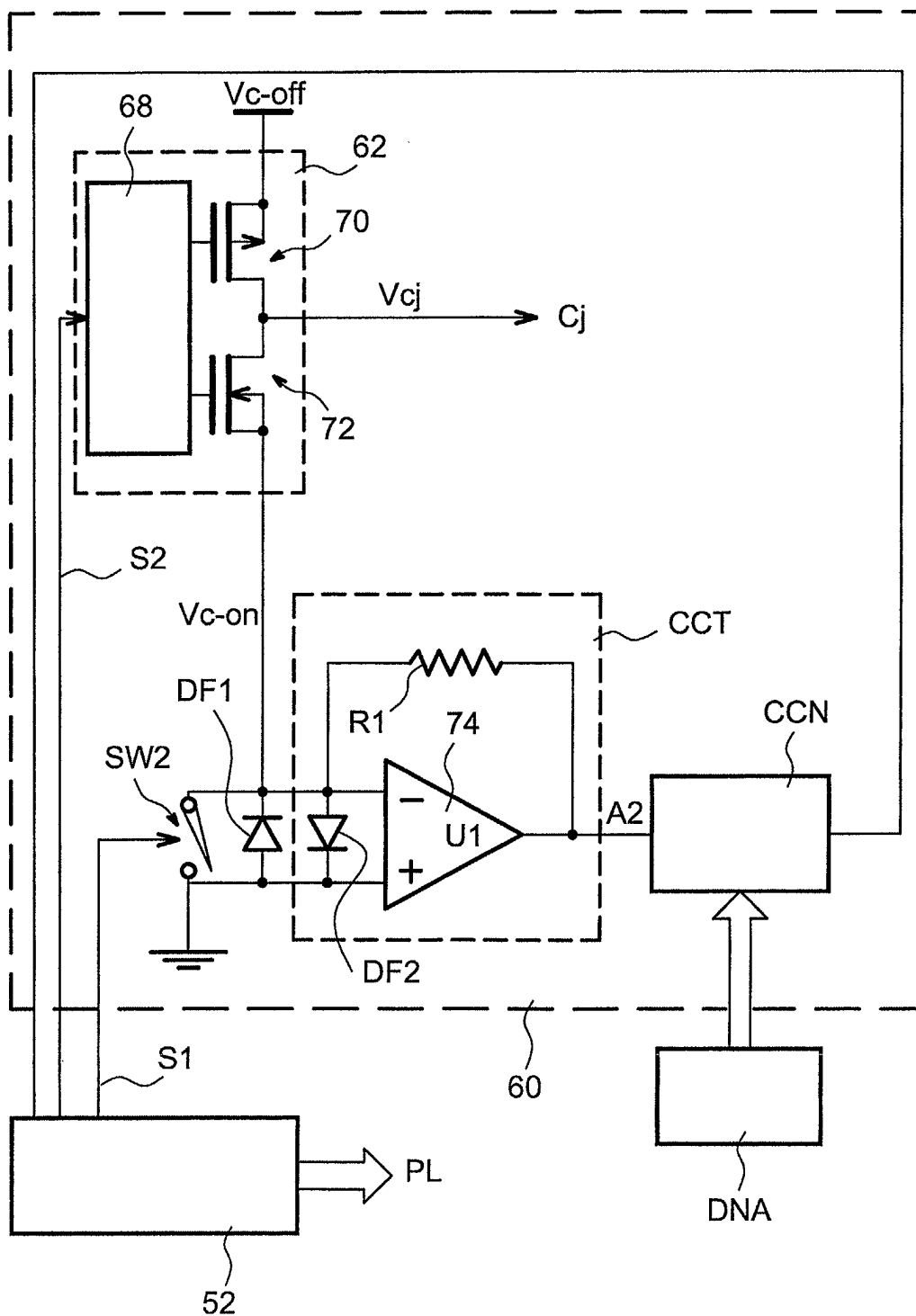


FIG. 7

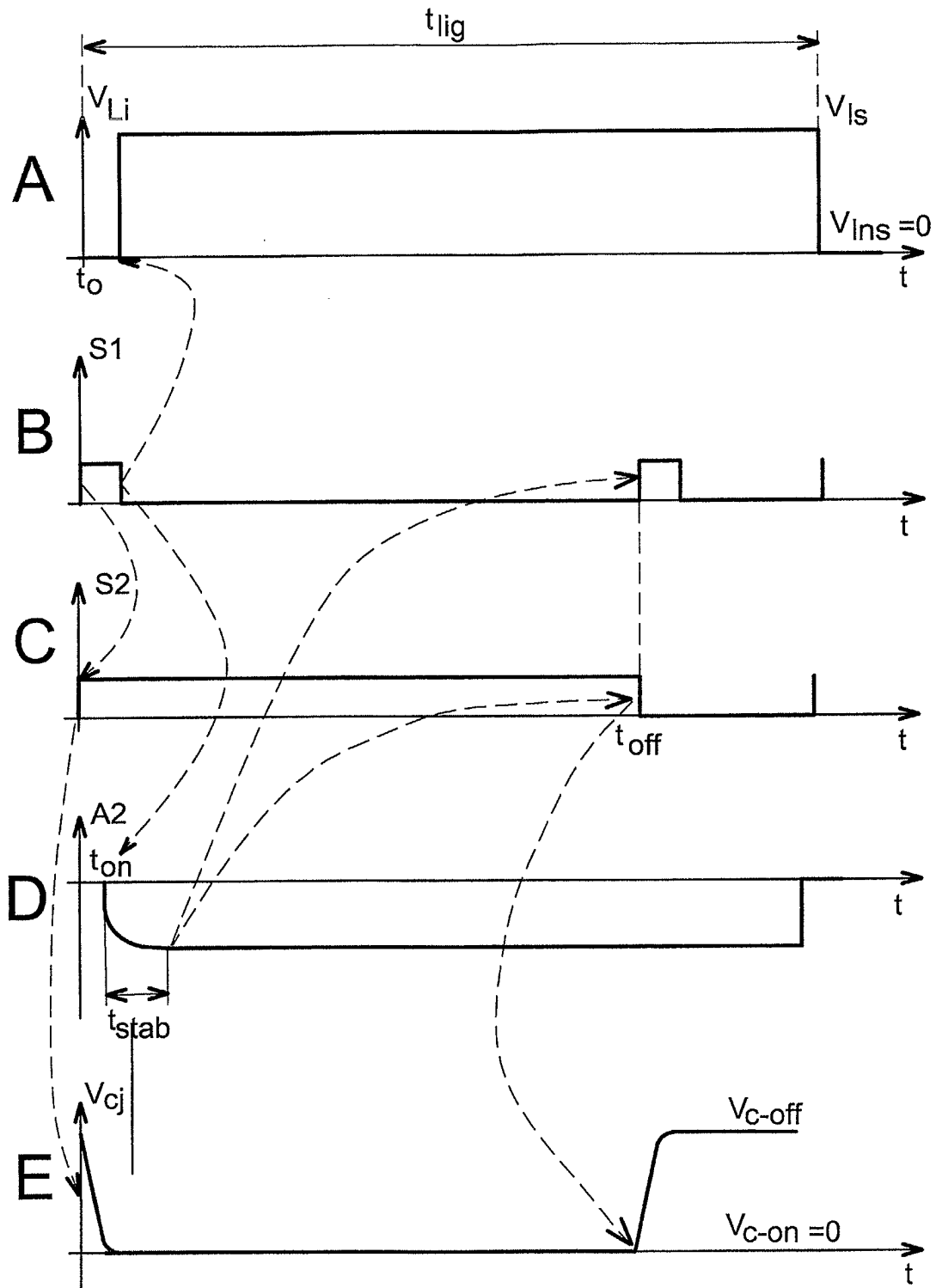


FIG. 8

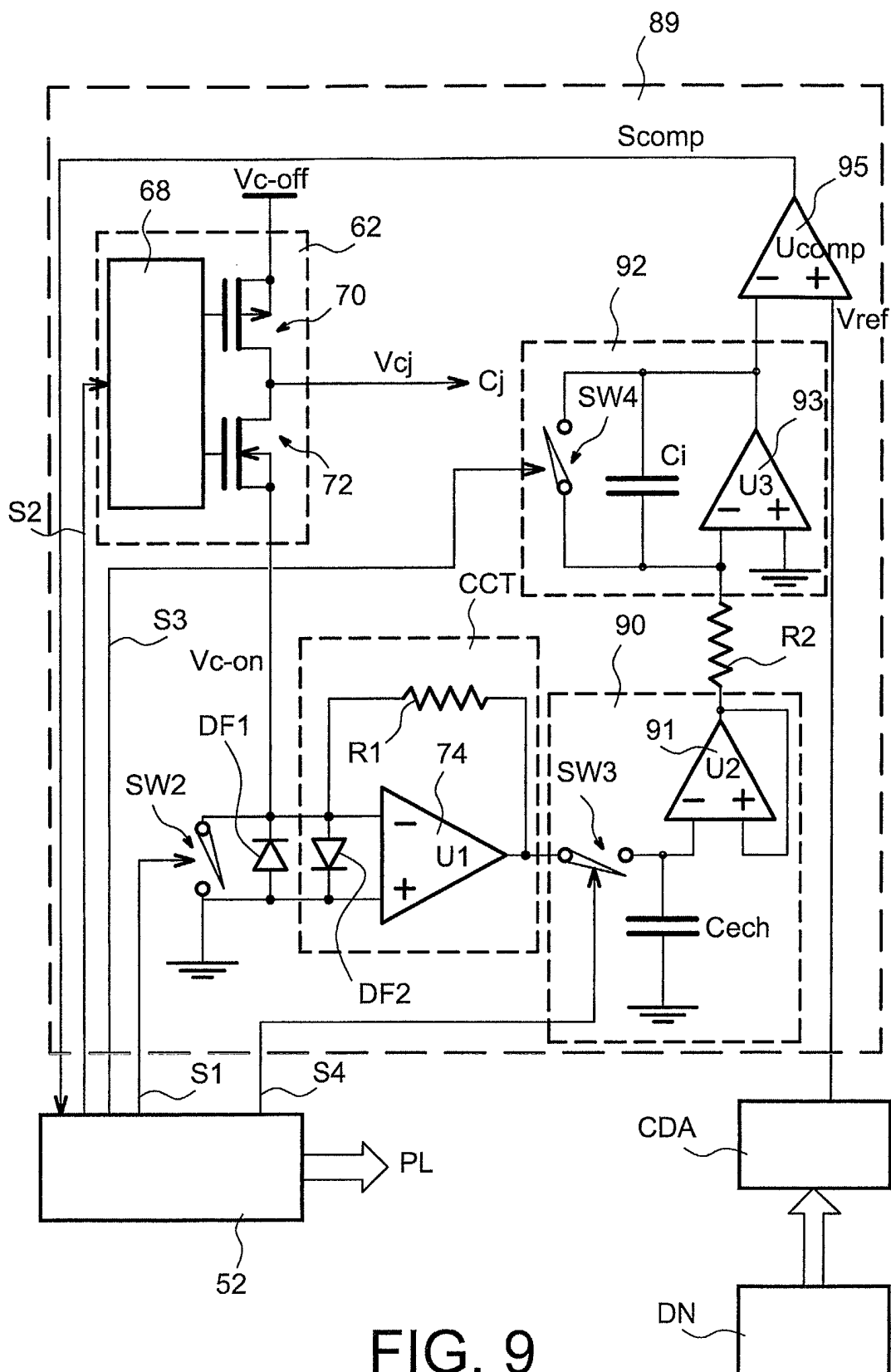
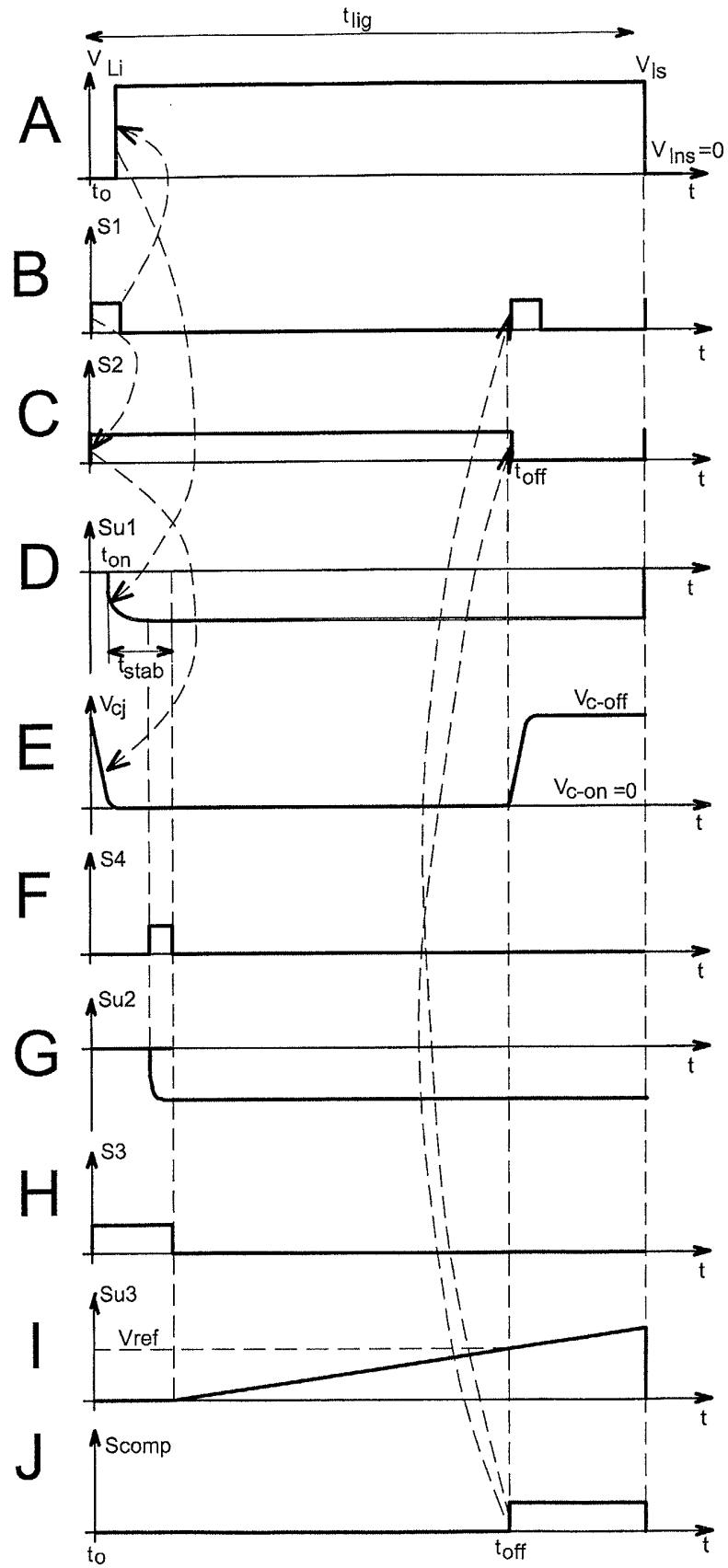


FIG. 9

FIG. 10



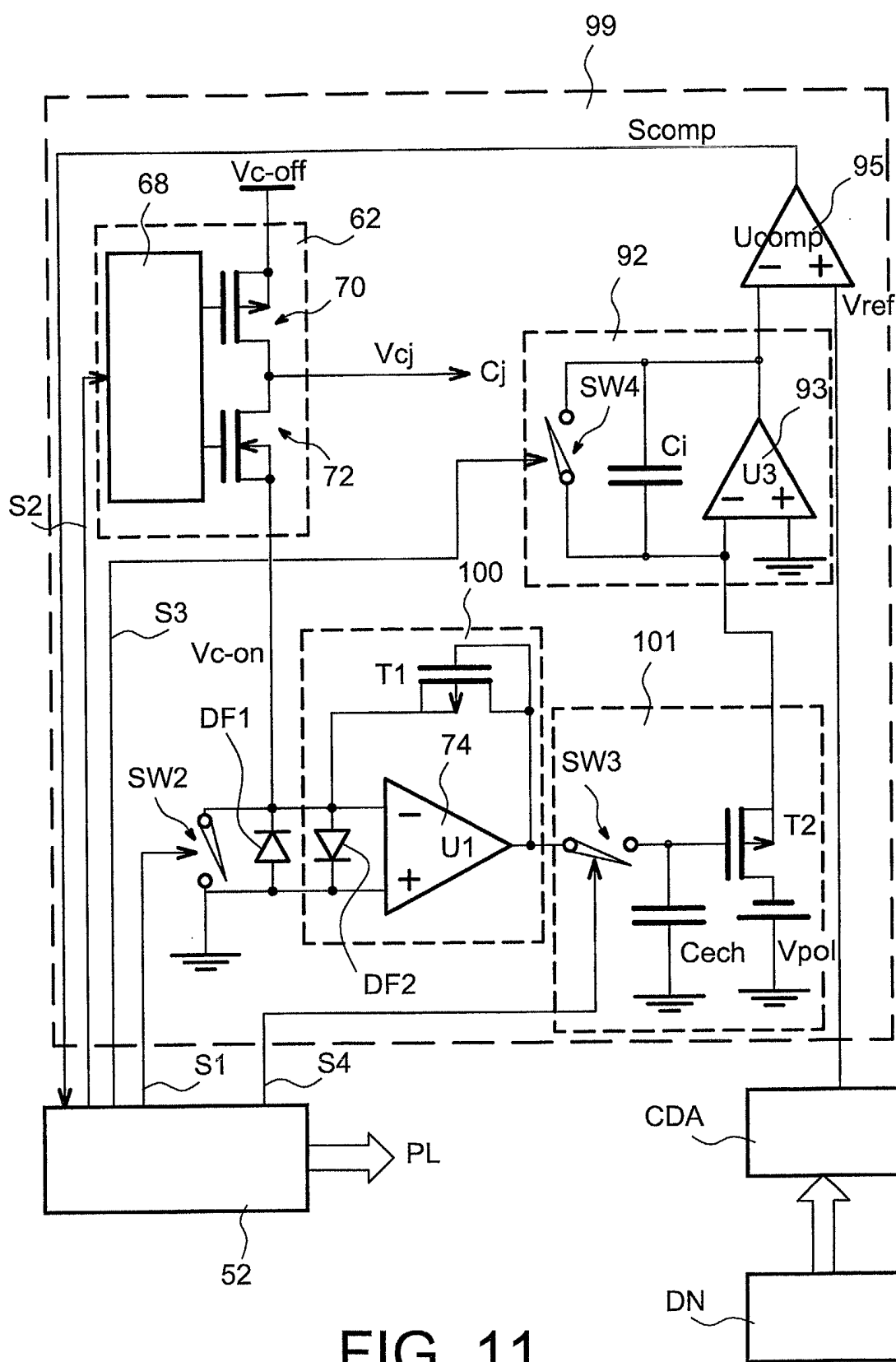
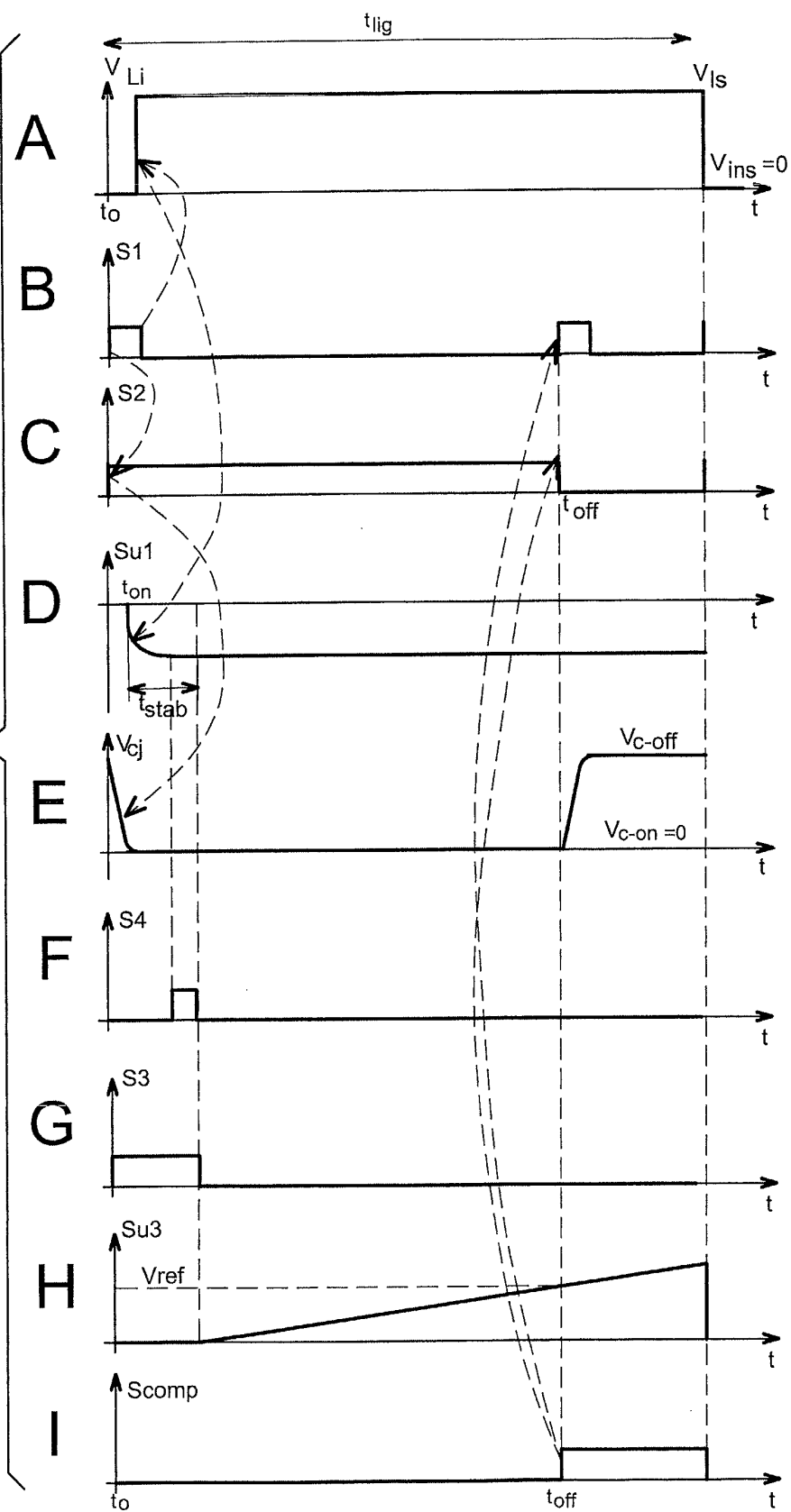


FIG. 11

FIG. 12





Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande
EP 02 29 2833

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.7)
A	US 6 204 834 B1 (BAKER ROBERT C ET AL) 20 mars 2001 (2001-03-20) * abrégé * * colonne 2, ligne 18 - colonne 3, ligne 34 * * colonne 5, ligne 36 - colonne 10, ligne 39; figures 3,4 * * colonne 11, ligne 26 - ligne 33; figure 9 * * colonne 6 *	1-5	G09G3/22
A	US 6 020 864 A (BANCAL BERNARD) 1 février 2000 (2000-02-01) * abrégé * * colonne 1, ligne 21 - ligne 33; figure 1 * * colonne 2, ligne 52 - ligne 57 * * colonne 3, ligne 11 - ligne 35 * * colonne 4, ligne 45 - colonne 5, ligne 42; figure 4 * * colonne 5, ligne 38 - ligne 42 * * colonne 6, ligne 4 - colonne 7, ligne 34; figures 5,6 * * colonne 8, ligne 12 - colonne 9, ligne 16 *	1-5	DOMAINES TECHNIQUES RECHERCHES (Int.Cl.7) G09G
A	EP 0 688 035 A (CANON KK) 20 décembre 1995 (1995-12-20) * abrégé * * page 4, ligne 56 - page 5, ligne 33; figures 8A-10A,21,22 * * page 19, ligne 1 - page 21, ligne 29 * --- -/--	1,4	
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche LA HAYE		Date d'achèvement de la recherche 6 mars 2003	Examineur Corsi, F
CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire		T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	

EPO FORM 1503 03.82 (P04C02)



Office européen
des brevets

RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande
EP 02 29 2833

DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (Int.Cl.7)
A	US 5 856 812 A (HUSH GLEN E ET AL) 5 janvier 1999 (1999-01-05) * abrégé * * colonne 2, ligne 15 - ligne 19 * * colonne 3, ligne 23 - colonne 4, ligne 47; figures 1-3 * * colonne 7, ligne 39 - ligne 46; figure 10 * -----	1,4	
			DOMAINES TECHNIQUES RECHERCHES (Int.Cl.7)
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche		Date d'achèvement de la recherche	Examineur
LA HAYE		6 mars 2003	Corsi, F
CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

EPO FORM 1503 03.82 (P04C02)

**ANNEXE AU RAPPORT DE RECHERCHE EUROPEENNE
RELATIF A LA DEMANDE DE BREVET EUROPEEN NO.**

EP 02 29 2833

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche européenne visé ci-dessus.

Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

06-03-2003

Document brevet cité au rapport de recherche		Date de publication		Membre(s) de la famille de brevet(s)	Date de publication
US 6204834	B1	20-03-2001	WO	9605589 A1	22-02-1996
US 6020864	A	01-02-2000	FR	2730843 A1	23-08-1996
			EP	0729128 A2	28-08-1996
			JP	8265674 A	11-10-1996
EP 0688035	A	20-12-1995	JP	3251466 B2	28-01-2002
			JP	8234696 A	13-09-1996
			AT	170665 T	15-09-1998
			AU	680757 B2	07-08-1997
			AU	2164795 A	04-01-1996
			CA	2151551 A1	14-12-1995
			CN	1122514 A ,B	15-05-1996
			DE	69504424 D1	08-10-1998
			DE	69504424 T2	25-02-1999
			EP	0688035 A1	20-12-1995
			JP	8063125 A	08-03-1996
			KR	220215 B1	01-09-1999
			US	6445367 B1	03-09-2002
			JP	8234690 A	13-09-1996
US 5856812	A	05-01-1999	US	6380913 B1	30-04-2002
			US	5616991 A	01-04-1997
			US	5956004 A	21-09-1999
			US	5783910 A	21-07-1998
			DE	4427673 A1	16-02-1995
			JP	2736308 B2	02-04-1998
			JP	7168546 A	04-07-1995
			US	5642017 A	24-06-1997
			US	6069451 A	30-05-2000

EPO FORM P0460

Pour tout renseignement concernant cette annexe : voir Journal Officiel de l'Office européen des brevets, No.12/82