



(11) **EP 1 439 443 B9**

(12) **KORRIGIERTE EUROPÄISCHE PATENTSCHRIFT**

(15) Korrekturinformation:
Korrigierte Fassung Nr. 1 (W1 B1)
Korrekturen, siehe
Ansprüche DE 3, 8

(51) Int Cl.:
G05F 1/46 (2006.01)

(48) Corrigendum ausgegeben am:
20.01.2016 Patentblatt 2016/03

(45) Veröffentlichungstag und Bekanntmachung des
Hinweises auf die Patenterteilung:
09.09.2015 Patentblatt 2015/37

(21) Anmeldenummer: **03000815.5**

(22) Anmeldetag: **14.01.2003**

(54) **Schaltung zur Spannungsversorgung und Verfahren zur Erzeugung einer Versorgungsspannung**

Circuit for the voltage supply and method for producing a supply voltage

Circuit pour l'alimentation en tension et methode pour produire une tension d'alimentation

(84) Benannte Vertragsstaaten:
AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
HU IE IT LI LU MC NL PT SE SI SK TR

(43) Veröffentlichungstag der Anmeldung:
21.07.2004 Patentblatt 2004/30

(73) Patentinhaber: **Infineon Technologies AG**
85579 Neubiberg (DE)

(72) Erfinder:
• **Baglin, Thomas Jean Ludovic**
06250 Mougins le Haut (FR)
• **Missoni, Albert**
8010 Graz (AT)

• **Nebel, Gerhard**
87509 Immenstadt (DE)

(74) Vertreter: **Viering, Jentschura & Partner mbB**
Patent- und Rechtsanwälte
Am Brauhaus 8
01099 Dresden (DE)

(56) Entgegenhaltungen:
DE-B- 2 927 264 US-B1- 6 194 953
US-B1- 6 456 086

• **"EINFACHE STABILISIERUNGSSCHALTUNG"**
RADIO FERNSEHEN ELEKTRONIK, VEB
VERLAG TECHNIK. BERLIN, DE, Bd. 46, Nr. 1,
1997, Seite 70 XP000685789 ISSN: 1436-1574

EP 1 439 443 B9

Anmerkung: Innerhalb von neun Monaten nach Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents im Europäischen Patentblatt kann jedermann nach Maßgabe der Ausführungsordnung beim Europäischen Patentamt gegen dieses Patent Einspruch einlegen. Der Einspruch gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Technisches Gebiet

5 **[0001]** Die Erfindung betrifft eine Schaltung zur Spannungsversorgung sowie ein Verfahren zur Erzeugung einer Versorgungsspannung. Sowohl die Schaltung als auch das Verfahren sind beispielsweise zur Spannungsversorgung für einen integrierten Schaltkreis verwendbar.

[0002] Die Erzeugung einer Versorgungsspannung, wobei zwei Spannungsquellen zur Verfügung stehen, birgt eine Reihe von Problemen in sich. Die Handhabung von zwei Spannungsquellen zur Erzeugung einer Versorgungsspannung ist komplexer und schwieriger als die Erzeugung einer Versorgungsspannung, wenn nur eine Spannungsquelle zur Verfügung steht.

10 **[0003]** Aus D1 = US-B1-6 177 783 ist ein Spannungsregler mit Eingängen von mehreren Versorgungsschaltungen bekannt.

[0004] Die Anmelderin geht im internen Gebrauch von einer Ausführungsform für eine Schaltung zur Erzeugung einer Spannungsversorgung aus, wie sie in Figur 1 dargestellt ist. Bei der gezeigten Schaltung wird zwischen zwei externen Spannungsquellen ausgewählt und mit Hilfe der ausgewählten externen Versorgungsspannung die Ausgangsspannung VDD gebildet. Die Schaltung weist dazu einen ersten Versorgungsspannungseingang IN1, an dem eine erste externe Versorgungsspannung VDDEXT1 anliegt, und einen zweiten Versorgungsspannungseingang IN2 auf, an dem eine zweite externe Versorgungsspannung VDDEXT2 anliegt. Die beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2 werden auf jeweils einen Komparatoreingang eines Komparators CMP geführt. Gleichzeitig liegen die beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2 auch an den Eingängen zweier Spannungsregler REG1 und REG2 an. Über eine externe Spannung VDDEXT3, welche an einen Spannungseingang IN3 der Schaltung angelegt wird, werden die beiden Spannungsregler REG1 und REG2 gesteuert. Die externe Spannung VDDEXT3 bildet zugleich am Betriebsspannungsanschluss BA des Komparators CMP die Betriebsspannung für den Komparator CMP und auch die Betriebsspannung für einen diesem nachgeschalteten Inverter INV. Die vom Komparator CMP erzeugte Ausgangsspannung ENREG1 dient als zusätzliche Steuerspannung für den ersten Spannungsregler REG1 und gleichzeitig als Eingangsspannung für den Inverter INV, der daraus eine invertierte Ausgangsspannung ENREG2 bildet. Diese invertierte Ausgangsspannung ENREG2 dient als zusätzliche Steuerspannung für den zweiten Spannungsregler REG2. Die beiden Ausgänge der Spannungsregler REG1 und REG2 sind miteinander verbunden und bilden den Versorgungsspannungsausgang O der Schaltung zur Spannungsversorgung.

[0005] Um sicherzustellen, dass bei einem System mit zwei Versorgungsspannungen kein Rückstrom auftritt, wird bei der in Figur 1 gezeigten Schaltung dafür gesorgt, dass nur eine der beiden Spannungsquellen und damit nur eine der beiden externen Versorgungsspannungen VDDEXT1 oder VDDEXT2 aktiviert wird. Die andere Spannungsquelle wird deaktiviert. In der Regel wird die Spannungsquelle ausgewählt, die die höhere Versorgungsspannung zur Verfügung stellt. Dies deshalb, weil bei dieser die Wahrscheinlichkeit höher ist, dass die zur Verfügung gestellte Versorgungsspannung größer als die nominale Versorgungsspannung VDDnom ist und damit eine korrekte Regelung erlaubt. Der Komparator CMP entscheidet dazu, welche der beiden externen Spannungsquellen die höhere Versorgungsspannung zur Verfügung stellt. Der Komparator CMP vergleicht deshalb die erste externe Versorgungsspannung VDDEXT1 mit der zweiten externen Versorgungsspannung VDDEXT2. Die höhere der beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2 wird verwendet, um die nachgeschalteten analogen Bauelemente zu versorgen. Es können dabei folgende Situationen auftreten.

1. Die erste externe Versorgungsspannung VDDEXT1 ist größer als die zweite externe Versorgungsspannung VDDEXT2:

45 **[0006]** In diesem Fall nimmt die Spannung ENREG1 am Komparatorausgang den Wert der externen Spannung VDDEXT3 an. Die invertierte Spannung ENREG2 am Ausgang des Inverters INV hingegen nimmt den Wert Null an. Der erste Spannungsregler REG1 regelt die Versorgungsspannung VDD auf den Wert der nominellen Versorgungsspannung VDDnom. Der zweite Spannungsregler REG2 hingegen trennt die zweite externe Versorgungsspannung VDDEXT2 vom Versorgungsspannungsausgang O, weil die Spannung ENREG2 0 ist.

2. Die erste externe Versorgungsspannung VDDEXT1 ist kleiner als die zweite externe Versorgungsspannung VDDEXT2:

55 **[0007]** In diesem Fall nimmt die Spannung ENREG1 am Ausgang des Komparators CMP den Wert Null an. Die invertierte Ausgangsspannung ENREG2 am Ausgang des Inverters INV ist dann gleich der externen Spannung VDDEXT3. Der zweite Regler REG2 regelt die Ausgangsspannung VDD auf den Wert der nominellen Spannung VDDnom. Der erste Spannungsregler trennt die erste externe Versorgungsspannung VDDEXT1 vom Versorgungsspan-

nungsausgang O, weil die Spannung ENREG2 0 ist.

[0008] Die in Figur 1 gezeigte Schaltung zur Spannungsversorgung hat jedoch eine Reihe von Nachteilen. Wenn die beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2 größer als die nominelle Spannung VDDnom sind, könnten beide für die Regelung der Versorgungsspannung VDD verwendet werden. Es wird jedoch nur die Spannung verwendet, die die höhere der beiden Spannungen ist. In einem System, in dem eine Spannungsversorgung zwar eine hohe Spannung aufweist, aber jedoch keinen hohen Strom zur Verfügung stellen kann, ist eine derartige Lösung nicht optimal. Bei einer solchen Lösung ist es nämlich möglich, dass die Spannungsquelle verwendet wird, die zwar die höhere Spannung, aber den niedrigeren Strom liefert. Spannungsquellen, die eine hohe Versorgungsspannung aber nur einen geringen Strom zur Verfügung stellen, können beispielsweise magnetische oder elektrische Felder sein. Wenn beide Spannungsquellen jeweils eine Versorgungsspannung liefern, die größer als die nominelle Spannung VDDnom ist und die Spannungsquelle, die die größere Spannung zur Verfügung stellt, abgeschaltet wird, wird auch der mit dieser Spannung verknüpfte Spannungsregler abgeschaltet und der andere Spannungsregler eingeschaltet. Dabei ist es schwierig eine stabile Versorgungsspannung VDD zu erzeugen während zwischen den Spannungsreglern REG1 und REG2 umgeschaltet wird. Falls die zwei Versorgungsspannungsquellen Versorgungsspannungen liefern, die gleich groß sind, werden die beiden Spannungsregler alternativ ein- und ausgeschaltet, was dazu führen kann, dass das gesamte Regelsystem nicht mehr richtig funktioniert.

[0009] Aus dem Stand der Technik ist, wie in Figur 2 gezeigt, eine weitere Ausführungsform für eine Spannungsversorgung bekannt. Bei dieser Ausführungsform wird die erste externe Versorgungsspannung VDDEXT1 über den ersten Versorgungsspannungseingang IN1 und einen Spannungsumsetzer 1 auf den ersten Eingang eines Komparators CMP1 geführt. Die zweite externe Versorgungsspannung VDDEXT2 wird über den zweiten Versorgungsspannungseingang IN2 und einen zweiten Spannungsumsetzer 2 auf den ersten Eingang eines zweiten Komparators CMP2 geführt. Die zweiten Eingänge des ersten Komparators CMP1 und des zweiten Komparators CMP2 sind mit dem Ausgang einer Referenzspannungsquelle 3 verbunden, sodass an ihnen eine Referenzspannung VREF anliegt. Wie auch bei der in Figur 1 gezeigten Ausführungsform wird bei der in Figur 2 gezeigten Ausführungsform die externe Spannung VDDEXT3, welche am Spannungseingang IN3 anliegt, zur Steuerung der beiden Spannungsregler REG1 und REG2 sowie als Betriebsspannung für die beiden Komparatoren CMP1 und CMP2 verwendet. Zusätzlich liegt die externe Spannung VDDEXT3 am Eingang der Spannungsquelle 3 an, die die Referenzspannung VREF erzeugt.

[0010] Bei der in Figur 2 gezeigten Ausführungsform wird zur Vermeidung eines Rückstroms die erste externe Versorgungsspannung VDDEXT1 und die zweite externe Versorgungsspannung VDDEXT2 mit der Referenzspannung VREF verglichen. Für die weitere Betrachtung sei angenommen, dass die beiden Spannungsumsetzer 1 und 2 die externen Versorgungsspannungen VDDEXT1 und VDDEXT2 mit einem Faktor k multiplizieren. Weiterhin wird angenommen, dass die Referenzspannung $VREF \cdot k$ größer als die nominelle Spannung VDDnom ist. Im Betrieb können folgende Zustände auftreten.

1. Die Spannung VDDEXT1 ist größer als die Referenzspannung $VREF \cdot k$ und die Spannung VDDEXT2 ist ebenfalls größer als die Referenzspannung $VREF \cdot k$:

[0011] In diesem Fall regeln beide Spannungsregler REG1 und REG2 die Versorgungsspannung VDD auf den Wert der nominellen Spannung VDDnom. Ein Rückstrom kann hierbei nicht auftreten, da die Spannung VDDEXT1 größer als die Referenzspannung $VREF \cdot k$ ist und diese wiederum größer als die nominelle Spannung VDDnom ist und diese wiederum größer oder gleich der Versorgungsspannung VDD ist und zusätzlich die Spannung VDDEXT2 größer als die Referenzspannung $VREF \cdot k$ ist und diese wiederum größer als die nominelle Spannung VDDnom ist und diese wiederum größer oder gleich der Versorgungsspannung VDD ist.

2. Die Spannung VDDEXT1 ist kleiner als die Referenzspannung $VREF \cdot k$ und die Spannung VDDEXT2 ist größer als die Referenzspannung $VREF \cdot k$:

[0012] In diesem Fall regelt der zweite Spannungsregler REG2 die Versorgungsspannung VDD auf den Wert der nominellen Spannung VDDnom. Der erste Spannungsregler REG1 hingegen wird abgeschaltet.

3. Die Spannung VDDEXT1 ist kleiner als die Referenzspannung $VREF \cdot k$ und die Spannung VDDEXT2 ist kleiner als die Referenzspannung $VREF \cdot k$:

[0013] In diesem Fall werden beide Spannungsregler REG1 und REG2 abgeschaltet. Die Versorgungsspannung VDD schwimmt.

4. Die Spannung VDDEXT1 ist kleiner als die Referenzspannung $V_{REF} \cdot k$ und die Spannung VDDEXT2 ist größer als die Referenzspannung $V_{REF} \cdot k$:

[0014] In diesem Fall regelt der erste Spannungsregler REG1 die Versorgungsspannung VDD auf den Wert der nominellen Spannung VDDnom. Der zweite Spannungsregler REG2 hingegen wird abgeschaltet.

[0015] Bei der in Figur 2 gezeigten Ausführungsform der Schaltung zur Spannungsversorgung werden gegenüber der in Figur 1 gezeigten Ausführungsform die meisten Nachteile vermieden. Die in Figur 2 gezeigte Ausführungsform hat jedoch nach wie vor folgende Nachteile.

[0016] Die beiden Spannungsregler REG1 und REG2, die beiden Spannungsumsetzer 1 und 2 und die Referenzspannungsquelle 3 müssen exakt aufeinander abgestimmt werden, so dass der Wert $k \cdot V_{REF}$ größer als die nominelle Spannung VDDnom ist. Wenn dies nicht der Fall ist, beispielsweise wenn $k \cdot V_{REF}$ kleiner als die erste externe Versorgungsspannung VDDEXT1 ist, und die nominelle Spannung VDDnom wiederum kleiner als die nominelle Spannung VDDnom ist und welche wiederum kleiner als die zweite externe Versorgungsspannung VDDEXT2 ist, werden aufgrund dieser falschen Abstimmung beide Spannungsregler REG1 und REG2 aktiviert und ein Rückstrom fließt von der zweiten externen Spannungsquelle über den zweiten Versorgungsspannungseingang IN2 zum Versorgungsspannungsausgang O und von dort zurück zur ersten externen Spannungsquelle am ersten Versorgungsspannungseingang IN1.

[0017] Des öfteren ist es der Fall, dass die beiden Spannungsregler REG1 und REG2 zwischen verschiedenen nominellen Spannungen VDDnom1, VDDnom2, VDDnom3, usw. umgeschaltet werden können. In diesem Fall ist es erforderlich, dass die beiden Spannungsumsetzer 1 und 2 zwischen verschiedenen Multiplikationsfaktoren k_1 , k_2 , k_3 , usw. umschalten können. Dabei wird es umso schwieriger, die beiden Spannungsregler REG1 und REG2, die beiden Spannungsumsetzer 1 und 2 und die Referenzspannungsquelle 3 auf die bereits beschriebene Art und Weise exakt aufeinander abzustimmen, und zwar für jedes Paar (VDDnom1, k_1), (VDDnom2, k_2), (VDDnom3, k_3). Dies hat zur Folge, dass die Schaltung mehr Chipfläche benötigt, der Stromverbrauch steigt und die Komplexität der Schaltung zunimmt.

Darstellung der Erfindung

[0018] Eine Aufgabe der Erfindung ist es, eine Schaltung zur Spannungsversorgung und ein Verfahren zur Erzeugung einer Versorgungsspannung anzugeben, bei dem kein Rückstrom auftritt. Der Strom soll von einer Stromquelle zum Versorgungsspannungsausgang der Schaltung fließen und nicht von einer Stromquelle über den Versorgungsspannungsausgang der Schaltung zurück zur anderen Stromquelle.

[0019] Zudem sollen die Kriterien zum Ein- und Ausschalten der Strompfade so gewählt werden, dass eine korrekte Regelung der Versorgungsspannung bei einer Reihe von verschiedenen Konfigurationen möglich ist.

[0020] Mit der erfindungsgemäßen Schaltung zur Spannungsversorgung und dem Verfahren zur Erzeugung einer Versorgungsspannung können vorteilhafterweise die im Stand der Technik genannten Nachteile vermieden werden.

[0021] Die Aufgabe wird durch eine Schaltung zur Spannungsversorgung mit den Merkmalen gemäß Patentanspruch 1 und ein Verfahren zur Erzeugung einer Versorgungsspannung mit den Merkmalen gemäß Patentanspruch 8 gelöst.

[0022] Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den in den anhängigen Patentansprüchen angegebenen Merkmalen.

[0023] Bei einer Ausführungsform der erfindungsgemäßen Schaltung zur Spannungsversorgung ist ein erster Spannungsumsetzer vorgesehen, welcher zwischen dem ersten Versorgungsspannungseingang und dem ersten Komparator geschaltet ist. Zudem ist ein zweiter Spannungsumsetzer vorgesehen, welcher zwischen den zweiten Spannungsversorgungseingang und dem zweiten Komparator geschaltet ist. Damit können die beiden externen Versorgungsspannungen, die an dem ersten und dem zweiten Versorgungsspannungseingang anliegen, mit einem bestimmten Wert multipliziert oder um einen bestimmten Spannungswert reduziert werden.

[0024] Entsprechend einer bevorzugten Ausführungsvariante der erfindungsgemäßen Schaltung ist ein dritter Spannungsumsetzer vorgesehen, welcher zwischen den Versorgungsspannungsausgang und dem ersten Komparator geschaltet ist. Zudem ist ein vierter Spannungsssetzer vorgesehen, welcher zwischen den Versorgungsspannungsausgang und dem zweiten Komparator geschaltet ist. Damit kann die am Versorgungsspannungsausgang anliegende Versorgungsspannung mit einem bestimmten Wert multipliziert oder um einen bestimmten Spannungswert reduziert werden.

[0025] Bei einer Weiterbildung der erfindungsgemäßen Schaltung zur Spannungsversorgung sind die Spannungsumsetzer derart ausgebildet, dass die an ihren Eingängen anlegbare Spannung in einen zu dieser Spannung proportionale Spannung mit einem definierten Proportionalitätsfaktor umsetzbar ist.

[0026] Darüber hinaus können bei der erfindungsgemäßen Schaltung die Spannungsumsetzer derart ausgebildet sein, dass die an ihren Eingängen anlegbare Spannung in eine um einen bestimmten Wert reduzierte Spannung umsetzbar ist.

[0027] Zur Lösung der Aufgabe wird ferner vorgeschlagen, einen Spannungseingang vorzusehen, welcher mit Betriebsanschlüssen der Komparatoren und den Steuereingängen der Spannungsregler verbunden ist. Damit ist unter

anderem die Betriebsspannung für die Komparatoren vorgebar.

[0028] Schließlich kann bei der erfindungsgemäßen Schaltung der erste Spannungsregler einen ersten N-Kanal MOS-Transistor und der zweite Spannungsregler einen zweiten N-Kanal MOS-Transistor aufweisen. Die Steuerausgänge der beiden Transistoren sind dabei auf die Steuereingänge der beiden Transistoren rückgekoppelt.

Kurze Beschreibungen der Zeichnungen

[0029] Im Folgenden wird die Erfindung anhand von vier Figuren weiter erläutert.

Figur 1 zeigt eine erste Ausführungsform einer Schaltung zur Spannungsversorgung gemäß dem Stand der Technik.

Figur 2 zeigt eine zweite Ausführungsform einer Schaltung zur Spannungsversorgung gemäß dem Stand der Technik.

Figur 3 zeigt eine mögliche Ausführungsform der erfindungsgemäßen Schaltung zur Spannungsversorgung.

Figur 4 zeigt den prinzipiellen Aufbau eines Spannungsreglers, wie er bei der erfindungsgemäßen Schaltung zur Spannungsversorgung Verwendung finden kann.

Wege zur Ausführung der Erfindung

[0030] Auf die Figuren 1 und 2 wird im Folgenden nicht weiter eingegangen, da deren Erläuterung bereits in der Beschreibungseinleitung erfolgte. Es wird deshalb an dieser Stelle auf die Beschreibungseinleitung verwiesen.

[0031] Bei der in Figur 3 gezeigten Ausführungsform der erfindungsgemäßen Schaltung zur Erzeugung einer Versorgungsspannung ist ein erster Versorgungsspannungseingang IN1 vorgesehen, der mit einer ersten nicht gezeigten Spannungsquelle zur Erzeugung einer ersten externen Versorgungsspannung VDDEXT1 verbindbar ist. Die am ersten Versorgungsspannungseingang IN1 anliegende erste externe Versorgungsspannung VDDEXT1 wird über einen ersten Spannungsumsetzer 1 auf einen ersten Eingang eines ersten Komparators CMP1 geführt. Zudem liegt die erste externe Versorgungsspannung VDDEXT1 am Eingang eines Spannungsreglers REG1 an. Die Schaltung weist einen zweiten Versorgungsspannungseingang IN2 auf, der mit einer zweiten nicht gezeigten Spannungsquelle zur Erzeugung einer zweiten externen Versorgungsspannung VDDEXT2 verbindbar ist. Die zweite externe Versorgungsspannung VDDEXT2 liegt über einen zweiten Spannungsumsetzer 2 an einem ersten Eingang eines zweiten Komparators CMP2 und an einem Eingang eines zweiten Spannungsreglers REG2 an. Über das am Ausgang des ersten Komparators CMP1 anliegende Signal mit der Steuerspannung ENREG1 und eine an einem dritten Eingang IN3 anliegende externe Spannung VDDEXT3 wird der erste Spannungsregler REG1 gesteuert. Entsprechendes gilt für den zweiten Spannungsregler REG2. Dieser wird über die Ausgangsspannung ENREG2 des zweiten Komparators CMP2 und die externe Spannung VDDEXT3 gesteuert. Die Ausgänge der beiden Spannungsregler REG1 und REG2 sind miteinander verbunden und führen einerseits auf den Versorgungsspannungsausgang O der Schaltung und andererseits auf die Eingänge eines dritten und vierten Spannungsumsetzers 3 und 4, welche wiederum mit den zweiten Eingängen des ersten bzw. des zweiten Komparators CMP1 bzw. CMP2 verbunden sind. Im Betrieb ist am Ausgang O der Schaltung die gewünschte Versorgungsspannung VDD abgreifbar.

[0032] Im Folgenden wird die Funktionsweise der erfindungsgemäßen Schaltung zur Spannungsversorgung beschrieben. Bei der erfindungsgemäßen Lösung werden nicht zwei Versorgungsspannungen miteinander oder zwei Versorgungsspannungen mit einer Referenzspannung verglichen, sondern es erfolgt ein Vergleich zwischen der intern erzeugten Versorgungsspannung VDD mit den beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2.

[0033] Um das Verständnis zu erleichtern, wird für die folgenden Ausführungen angenommen, dass der Spannungsumsetzer 1 die erste externe Versorgungsspannung VDDEXT1 mit dem Multiplikator k multipliziert und der Spannungsumsetzer 3 durch eine einfache Leitung überbrückt ist. Gleiches gilt für die zweite externe Versorgungsspannung VDDEXT2 und den Spannungsumsetzer 4.

[0034] Im Betrieb können folgende Zustände auftreten.

1. Der Wert $k \cdot VDDEXT1$ ist kleiner als die nominelle Spannung VDD_{nom} und der Wert $k \cdot VDDEXT2$ ist größer als die nominelle Spannung VDD:

[0035] In diesem Fall ist beim Einschalten die Versorgungsspannung VDD gleich Null. Daher ist der Wert $k \cdot VDDEXT1$ größer als die Versorgungsspannung VDD und auch der Wert $k \cdot VDDEXT2$ ist größer als die Versorgungsspannung VDD. Die Steuerspannung ENREG1 am Ausgang des Komparators CMP1 nimmt dann den Wert der Spannung VDDEXT3 und die Steuerspannung ENREG2 am Ausgang des zweiten Komparators CMP2 nimmt ebenfalls den Wert der externen Spannung VDDEXT3 an, was zur Folge hat, dass die Spannungsregler REG1 und REG2 regeln. Die

Versorgungsspannung VDD steigt daher nun solange an, bis sie den Wert $k \cdot VDDEXT1$ erreicht und ihn überschreitet. Dann schaltet der erste Komparator CMP1 um und bringt die Steuerspannung ENREG1 auf den Wert Null. Dadurch wird der Spannungsregler REG1 abgeschaltet. Der Versorgungsspannungsausgang O ist nun von der ersten externen Versorgungsspannung VDDEXT1 getrennt, was von Vorteil ist, da die erste externe Versorgungsspannung VDDEXT1 kleiner als die Versorgungsspannung VDD ist. Andernfalls würde ein Strom vom Versorgungsspannungseingang IN2 zum Versorgungsspannungseingang IN1 fließen. Die Versorgungsspannung VDD steigt weiter an, bis sie den Wert der nominellen Spannung VDDnom erreicht und wird auf diesen Wert geregelt. Weil der Wert $k \cdot VDDEXT2$ größer als die nominelle Versorgungsspannung VDDnom ist, bleibt die Steuerspannung ENREG2 am Ausgang des zweiten Komparators CMP2 auf dem Wert der externen Spannung VDDEXT3.

2. Der Wert $k \cdot VDDEXT1$ ist größer als die nominelle Spannung VDDnom und der Wert $k \cdot VDDEXT2$ ist größer als die nominelle Spannung VDDnom:

[0036] In diesem Fall ist beim Einschalten die Versorgungsspannung VDD gleich Null, sodass der Wert $k \cdot VDDEXT1$ größer als die Versorgungsspannung VDD und auch der Wert $k \cdot VDDEXT2$ größer als die Versorgungsspannung VDD ist. Die Steuerspannung ENREG1 am Ausgang des ersten Komparators CMP1 nimmt daher den Wert der externen Spannung VDDEXT3 und die Steuerspannung ENREG2 am Ausgang des zweiten Komparators CMP2 ebenfalls den Wert der externen Spannung VDDEXT3 an. Beide Spannungsregler REG1 und REG2 arbeiten nun. Die Versorgungsspannung VDD steigt nun solange an, bis sie den gewünschten nominellen Spannungswert VDDnom erreicht ohne dass einer der beiden Spannungsregler REG1 und REG2 abgeschaltet wird, weil der Wert $k \cdot VDDEXT1$ größer als die nominelle Spannung VDDnom ist und auch gleichzeitig der Wert $k \cdot VDDEXT2$ größer als der nominelle Spannungswert VDDnom ist. Es bleiben daher beide Spannungsregler REG1 und REG2 die gesamte Zeit über aktiv.

3. Der Wert $k \cdot VDDEXT1$ ist kleiner als die nominelle Spannung VDDnom und der Wert $k \cdot VDDEXT2$ ist kleiner als die nominelle Spannung VDDnom und die erste externe Versorgungsspannung VDDEXT1 ist kleiner als die zweite externe Versorgungsspannung VDDEXT2:

[0037] In diesem Fall ist die Versorgungsspannung VDD beim Einschalten gleich Null, so dass der Wert $k \cdot VDDEXT1$ größer als die Versorgungsspannung VDD und auch gleichzeitig der Wert $k \cdot VDDEXT2$ größer als die Versorgungsspannung VDD ist. Der Komparator CMP1 bringt daher die Steuerspannung ENREG1 auf den Wert der externen Spannung VDDEXT3 und der zweite Komparator CMP2 die Steuerspannung ENREG2 ebenfalls auf den Wert der externen Spannung VDDEXT2. Beide Spannungsregler REG1 und REG2 arbeiten nun und sorgen dafür, dass die Versorgungsspannung VDD solange ansteigt, bis der Wert $k \cdot VDDEXT1$ erreicht und überschritten wird. Der erste Komparator CMP1 bringt nun die Steuerspannung ENREG1 auf den Wert Null, so dass der erste Spannungsregler REG1 abgeschaltet wird. Die Versorgungsspannung VDD steigt weiterhin, bis sie den Wert $k \cdot VDDEXT2$ erreicht. Ein weiterer Anstieg der Versorgungsspannung VDD erfolgt nicht, da nun der zweite Komparator CMP2 die Steuerspannung ENREG2 auf den Wert Null legt und damit den zweiten Spannungsregler REG2 abschaltet.

[0038] Im Bedarfsfall kann die in Figur 3 gezeigte Schaltung dahingehend modifiziert werden, dass für den Fall, in dem die beiden Steuerspannungen ENREG1 und ENREG2 den Wert Null annehmen, sodass die beiden Spannungsregler REG1 und REG2 abgeschaltet werden, der Versorgungsspannungsausgang O mit der höheren der beiden Versorgungsspannungen VDDEXT1 bzw. VDDEXT2 verbunden wird. Auf diese Weise kann die Anzahl der Betriebszustände, in denen das Reglersystem korrekt arbeitet vergrößert werden.

4.a) Der Wert $k \cdot VDDEXT2$ ist kleiner als die nominelle Spannung VDDnom und der Wert $k \cdot VDDEXT1$ ist größer als die nominelle Spannung VDDnom;

4.b) Der Wert $k \cdot VDDEXT2$ ist größer als die nominelle Spannung VDDnom und der Wert $k \cdot VDDEXT1$ ist größer als die nominelle Spannung VDDnom;

4.c) Der Wert $k \cdot VDDEXT2$ ist kleiner als die nominelle Spannung VDDnom und der Wert $k \cdot VDDEXT1$ ist kleiner als die nominelle Spannung VDDnom und die zweite externe Versorgungsspannung VDDEXT2 ist kleiner als die erste externen Versorgungsspannung VDDEXT1;

[0039] Wenn die Schaltung symmetrisch aufgebaut ist, kann beim Zustand 4.a): $k \cdot VDDEXT2$ kleiner VDDnom und $k \cdot VDDEXT1$ größer VDDnom das Verhalten der Schaltung vom Betriebszustand 1: $k \cdot VDDEXT1$ kleiner VDDnom und $k \cdot VDDEXT2$ größer VDDnom dadurch abgeleitet werden, dass die beiden Suffixe 1 und 2 der beiden externen Versorgungsspannungen VDDEXT1 und VDDEXT2 miteinander vertauscht werden.

[0040] Gleiches gilt für die Betriebszustände 4.b): $k \cdot VDDEXT2$ größer VDDnom und $k \cdot VDDEXT1$ größer VDDnom

und 4.c): $k \cdot V_{DDEXT2}$ kleiner V_{DDnom} und $k \cdot V_{DDEXT1}$ kleiner V_{DDnom} und V_{DDEXT2} kleiner V_{DDEXT1} .

[0041] Mit der erfindungsgemäßen Lösung werden die den Ausführungsformen gemäß Figur 1 und 2 anhaftenden Nachteile vermieden. So können, wenn die von den beiden Spannungsquellen stammenden Versorgungsspannungen V_{DDEXT1} und V_{DDEXT2} höher als die nominelle Spannung V_{DDnom} sind, beide Spannungsquellen zur Regelung der Versorgungsspannung V_{DD} verwendet werden.

[0042] Wenn beide Versorgungsspannungen V_{DDEXT1} und V_{DDEXT2} größer als die nominelle Versorgungsspannung V_{DDnom}/k sind und eine der beiden Spannungsquellen abgeschaltet wird, ist es einfacher die Versorgungsspannung V_{DD} stabil zu halten als im Stand der Technik, weil einer der beiden Spannungsregler REG1 bzw. REG2 im Betrieb bleibt.

[0043] Ein oszillierendes Umschalten zwischen den beiden Spannungsquellen kann nur auftreten, wenn die zweite externe Versorgungsspannung V_{DDEXT2} gleich der nominellen Spannung V_{DDnom} oder wenn die erste externe Versorgungsspannung V_{DDEXT1} gleich der nominellen Spannung V_{DDnom} ist. Da dies jedoch eine relativ seltene Situation ist, wird dieser Zustand kaum auftreten.

[0044] Zudem ist es von Vorteil, dass zwischen den beiden Spannungsreglern REG1 und REG2 und den Spannungsumsetzern 1 bis 4 keine Anpassung erforderlich ist.

[0045] Für den Fall, dass die Spannungsregler REG1 und REG2 zwischen verschiedenen nominellen Spannungen V_{DDnom1} , V_{DDnom2} , V_{DDnom3} , usw. umschalten müssen, muss in der erfindungsgemäßen Schaltung zur Spannungsversorgung nichts modifiziert werden.

[0046] In Figur 4 ist eine mögliche Ausführungsform für einen Spannungsregler gezeigt. Zur Spannungsregelung können, wie gezeigt, zwei NMOS-Transistoren 6 und 7 verwendet werden. Die Größe der beiden NMOS-Transistoren 6 und 7 sollte gleich sein und die Gate-Anschlüsse der beiden NMOS-Transistoren 6 und 7 sollten miteinander verbunden sein. Der Drain-Source-Strom I_{DS} im gesättigten Betriebszustand ergibt sich für einen NMOS-Transistor durch die folgende Gleichung:

$$I_{DS} = k \cdot W/L \cdot (V_{GS} - V_{TH}) \cdot 2 \cdot (1 + \text{LAMBDA} \cdot V_{DS}/L)$$

wobei:

K eine Technologiekonstante,
 LAMBDA/L die Early-Spannung,
 I_{GS} der Drain-Source-Strom,
 V_{DS} die Drain-Source-Spannung,
 V_{GS} die Gate-Source-Spannung,
 V_{TH} die Schwellenspannung,
 W die Breite des Transistors und
 L die Länge des Transistors ist.

[0047] Der gesättigte Betriebszustand ist gegeben, wenn die Spannung V_{DS} größer als die Spannungsdifferenz $V_{GS} - V_{TH}$ ist.

[0048] Die beiden Transistoren 6 und 7 haben die gleiche Gate-Source-Spannung $V_{GS} = \text{NGATE} - V_{DD}$, das heißt dass der Strom, der von den beiden Transistoren im gesättigten Betriebszustand geliefert wird, annähernd der gleiche ist und zwar unabhängig von den externen Versorgungsspannungen V_{DDEXT1} und V_{DDEXT2} . NGATE ist dabei die Spannung am Ausgang der Reglerschleife 5. Dies ist insbesondere dann der Fall, wenn der Early-Effekt der NMOS-Transistoren minimiert wird, in dem die Länge der Transistoren groß gemacht wird. Wenn eine Spannungsquelle abgeschaltet wird, wird das entsprechende Gate vom Ausgang der Reglerschleife 5 durch eine nichtgezeigte Schaltung getrennt. Die Versorgungsspannung V_{DD} fällt um $(\sqrt{2} - 1) \cdot (V_{GS} - V_{TH})$, sodass bei zunehmender Breite des NMOS-Transistors die Spannung langsamer sinkt.

[0049] Bei Verwendung eines derartigen Reglers in der in Figur 3 gezeigten Schaltung ist es möglich, einen kontinuierlichen Betrieb des Chips zu erreichen, auch wenn eine der beiden externen Spannungsquellen abgeschaltet wird.

[0050] Die beiden Spannungsregler REG1 und REG2 arbeiten prinzipiell auf die gleiche Art und Weise. Daher wird im Folgenden die Arbeitsweise des ersten Spannungsreglers REG1 stellvertretend für beide beschrieben. Wenn die Steuerspannung ENREG1 gleich Null ist, wird der Widerstand im Spannungsregler REG1 zwischen seinem Eingang, der mit dem ersten Versorgungsspannungseingang IN1 verbunden ist, und seinem Ausgang, der mit dem Versorgungsausgang O verbunden ist, unendlich groß. Wenn die Steuerspannung ENREG1 den Wert der externen Spannung V_{DDEXT3} annimmt und wenn die Versorgungsspannung V_{DD} größer als die nominelle Spannung V_{DDnom} ist, nimmt der Widerstand im Spannungsregler zwischen seinem Ein- und Ausgang solange zu, bis die Versorgungsspannung

VDD gleich der nominellen Spannung VDDnom ist. Der Widerstand kann bis ins Unendliche steigen. Falls die Steuerungsspannung ENREG1 gleich dem Wert der externen Spannung VDDEXT3 ist und falls die Versorgungsspannung VDD kleiner als die nominelle Spannung VDDnom ist, nimmt der Widerstand zwischen dem Ein- und dem Ausgang des Spannungsreglers REG1 solange ab, bis die Versorgungsspannung VDD gleich der nominellen Spannung VDDnom ist. Gegebenenfalls sinkt der Widerstand bis auf den Wert Null. Die nominelle Spannung VDDnom ist eine konstante Spannung.

[0051] Grundsätzlich erzeugt der Spannungsumsetzer an seinem Ausgang wahlweise eine Spannung, die um eine konstante Spannung gegenüber der Eingangsspannung reduziert ist oder eine Spannung, die das Produkt aus einem konstanten Multiplikator k oder Proportionalitätsfaktor mit der Eingangsspannung ist. Der konstante Multiplikator k liegt dabei zwischen den Werten Null und Eins.

[0052] Der Komparator erzeugt an seinem Ausgang eine Spannung, die gleich der Betriebsspannung ist, welche an seinem Betriebsspannungseingang anliegt, wenn die am nicht invertierenden Eingang des Komparators anliegende Spannung größer als die an seinem invertierenden Eingang anliegende Spannung ist. Andernfalls erzeugt er an seinem Ausgang eine Spannung mit dem Wert Null.

Bezugszeichenliste

[0053]

IN1	erster Versorgungsspannungseingang
IN2	zweiter Versorgungsspannungseingang
IN3	Spannungseingang
O	Versorgungsspannungsausgang
1	erster Spannungsumsetzer
2	zweiter Spannungsumsetzer
3	dritter Spannungsumsetzer
4	vierter Spannungsumsetzer
5	Reglerschleife
6	NMOS-Transistor
7	NMOS-Transistor
NGATE	Spannung am Ausgang der Reglerschleife
VDDEXT1	erste externe Versorgungsspannung
VDDEXT2	zweite externe Versorgungsspannung
VDDEXT3	externe Spannung
VDD	Versorgungsspannung
CMP1	erster Komparator
CMP2	zweiter Komparator
REG1	erster Spannungsregler
REG2	zweiter Spannungsregler
VREF	Referenzspannung
ENREG1	Ausgangsspannung des ersten Komparators
ENREG2	Ausgangsspannung des zweiten Komparators
ENREG22	invertierte Ausgangsspannung des ersten Komparators
INV	Inverter
BA	Betriebsanschluss des Komparators

Patentansprüche

1. Schaltung zur Spannungsversorgung,
 - mit einem ersten Versorgungsspannungseingang (IN1), welcher mit einem ersten Komparator (CMP1) und einem ersten Spannungsregler (REG1) verbunden ist, wobei am ersten Versorgungsspannungseingang (IN1) eine erste externe Versorgungsspannung (VDDEXT1) anlegbar ist,
 - mit einem zweiten Versorgungsspannungseingang (IN2), welcher mit einem zweiten Komparator (CMP2) und einem zweiten Spannungsregler (REG2) verbunden ist, wobei am zweiten Versorgungsspannungseingang (IN2) eine zweite externe Versorgungsspannung (VDDEXT2) anlegbar ist,
 - mit einem Versorgungsspannungsausgang (O), welcher mit Ausgängen der beiden Spannungsregler (REG1, REG2) verbunden und auf die beiden Komparatoren (CMP1, CMP2) rückgekoppelt ist, wobei am Versorgungsspannungs-

ausgang (O) eine intern erzeugte Versorgungsspannung (VDD) abgreifbar ist,

dadurch gekennzeichnet, dass

der erste Komparator (CMP1) dazu ausgelegt ist, die intern erzeugte Versorgungsspannung (VDD) oder eine davon abgeleitete Spannung zu vergleichen mit der ersten externen Versorgungsspannung (VDDEXT1) oder einer davon abgeleiteten Spannung, und

den ersten Spannungsregler (REG1) abzuschalten, wenn die erste externe Versorgungsspannung oder die davon abgeleitete Spannung kleiner ist als die intern erzeugte Versorgungsspannung oder die davon abgeleitete Spannung; und

der zweite Komparator (CMP2) dazu ausgelegt ist, die intern erzeugte Versorgungsspannung (VDD) oder eine davon abgeleitete Spannung zu vergleichen mit der zweiten externen Versorgungsspannung (VDDEXT2) oder einer davon abgeleiteten Spannung, und

den zweiten Spannungsregler (REG2) abzuschalten, wenn die zweite externe Versorgungsspannung oder die davon abgeleitete Spannung kleiner ist als die intern erzeugte Versorgungsspannung oder die davon abgeleitete Spannung.

2. Schaltung nach Patentanspruch 1, mit einem ersten Spannungsumsetzer (1), welcher zwischen den ersten Versorgungsspannungseingang (IN1) und den ersten Komparator (CMP1) geschaltet ist, mit einem zweiten Spannungsumsetzer (2), welcher zwischen den zweiten Versorgungsspannungseingang (IN2) und den zweiten Komparator (CMP2) geschaltet ist.

3. Schaltung nach Patentanspruch 1 oder 2, mit einem dritten Spannungsumsetzer (3), welcher zwischen den Versorgungsspannungsausgang (O) und den ersten Komparator (CMP1) geschaltet ist, mit einem vierten Spannungsumsetzer (4), welcher zwischen den Versorgungsspannungsausgang (O) und den zweiten Komparator (CMP2) geschaltet ist.

4. Schaltung nach Patentanspruch 2 oder 3, bei der die Spannungsumsetzer (1, 2, 3, 4) derart ausgebildet sind, dass die an ihren Eingängen anlegbare Spannung (VDDEXT1, VDDEXT2, VDD) in eine zu dieser Spannung (VDDEXT1, VDDEXT2, VDD) proportionale Spannung ($k \cdot \text{VDDEXT1}$, $k \cdot \text{VDDEXT2}$, $k \cdot \text{VDD}$) mit einem Proportionalitätsfaktor (k) umsetzbar ist.

5. Schaltung nach einem der Patentansprüche 2 oder 3, bei der die Spannungsumsetzer (1, 2, 3, 4) derart ausgebildet sind, dass die an ihren Eingängen anlegbare Spannung (VDDEXT1, VDDEXT2, VDD) in eine um einen bestimmten Wert reduzierte Spannung umsetzbar ist.

6. Schaltung nach einem der Patentansprüche 1 bis 5, mit einem Spannungseingang (IN3), welcher mit Betriebsanschlüssen (BA) der Komparatoren und Steuereingängen der Spannungsregler (REG1, REG2) verbunden ist.

7. Schaltung nach einem der Patentansprüche 1 bis 6, bei der der erste Spannungsregler (REG1) einen ersten N-Kanal MOS-Transistor (7) aufweist, bei der der zweite Spannungsregler (REG2) einen zweiten N-Kanal MOS-Transistor (6) aufweist, wobei die Steuerausgänge der beiden Transistoren (6, 7) auf die Steuereingänge der beiden Transistoren (6, 7) rückgekoppelt sind.

8. Verfahren zur Erzeugung einer Versorgungsspannung (VDD), bei dem eine erste externe Versorgungsspannung (VDDEXT1) an einen ersten Komparator (CMP1) und einen ersten Spannungsregler (REG1) angelegt wird, bei dem eine zweite externe Versorgungsspannung (VDDEXT2) an einen zweiten Komparator (CMP2) und einem zweiten Spannungsregler (REG2)

angelegt wird,

und bei dem an einem Versorgungsspannungsausgang (O), welcher mit Ausgängen der beiden Spannungsregler (REG1, REG2) verbunden und auf die beiden Komparatoren (CMP1, CMP2) rückgekoppelt ist, die intern erzeugte Versorgungsspannung (VDD) anliegt,

dadurch gekennzeichnet, dass

der erste Komparator (CMP1) die intern erzeugte Versorgungsspannung (VDD) oder eine davon abgeleitete Spannung vergleicht mit der ersten externen Versorgungsspannung (VDDEXT1) oder einer davon abgeleiteten Spannung, und

den ersten Spannungsregler (REG1) abschaltet, wenn die erste externe Versorgungsspannung (VDDEXT1) oder die davon abgeleitete Spannung kleiner ist als die intern erzeugte Versorgungsspannung (VDD) oder die davon

abgeleitete Spannung; und

der zweite Komparator (CMP2) die intern erzeugte Versorgungsspannung (VDD) oder eine davon abgeleitete Spannung vergleicht mit der zweiten externen Versorgungsspannung (VDDEXT2) oder einer davon abgeleiteten Spannung, und

den zweiten Spannungsregler (REG2) abschaltet, wenn die zweite externe Versorgungsspannung (VDDEXT2) oder die davon abgeleitete Spannung kleiner ist als die intern erzeugte Versorgungsspannung (VDD) oder die davon abgeleitete Spannung.

Claims

1. Voltage supply circuit

having a first supply voltage input (IN1) which is connected to a first comparator (CMP1) and to a first voltage regulator (REG1), a first external supply voltage (VDDEXT1) being able to be applied to the first supply voltage input (IN1),

having a second supply voltage input (IN2) which is connected to a second comparator (CMP2) and to a second voltage regulator (REG2), a second external supply voltage (VDDEXT2) being able to be applied to the second supply voltage input (IN2),

having a supply voltage output (0) which is connected to outputs of the two voltage regulators (REG1, REG2) and is fed back to the two comparators (CMP1, CMP2), an internally generated supply voltage (VDD) being able to be tapped off at the supply voltage output (0), **characterized in that**

the first comparator (CMP1) is designed to compare the internally generated supply voltage (VDD) or a voltage derived therefrom with the first external supply voltage (VDDEXT1) or a voltage derived therefrom, and

to switch off the first voltage regulator (REG1) if the first external supply voltage or the voltage derived therefrom is less than the internally generated supply voltage or the voltage derived therefrom; and

the second comparator (CMP2) is designed to compare the internally generated supply voltage (VDD) or a voltage derived therefrom with the second external supply voltage (VDDEXT2) or a voltage derived therefrom, and to switch off the second voltage regulator (REG2) if the second external supply voltage or the voltage derived therefrom is less than the internally generated supply voltage or the voltage derived therefrom.

2. Circuit according to Patent Claim 1,

having a first voltage converter (1) which is connected between the first supply voltage input (IN1) and the first comparator (CMP1), and

having a second voltage converter (2) which is connected between the second supply voltage input (IN2) and the second comparator (CMP2).

3. Circuit according to Patent Claim 1 or 2,

having a third voltage converter (3) which is connected between the supply voltage output (0) and the first comparator (CMP1), and

having a fourth voltage converter (4) which is connected between the supply voltage output (0) and the second comparator (CMP2).

4. Circuit according to Patent Claim 2 or 3,

in which the voltage converters (1, 2, 3, 4) are designed in such a manner that the voltage (VDDEXT1, VDDEXT2, VDD) which can be applied to their inputs can be converted into a voltage ($k \cdot \text{VDDEXT1}$, $k \cdot \text{VDDEXT2}$, $k \cdot \text{VDD}$) which is proportional to that voltage (VDDEXT1, VDDEXT2, VDD) using a proportionality factor (k).

5. Circuit according to either of Patent Claims 2 and 3,

in which the voltage converters (1, 2, 3, 4) are designed in such a manner that the voltage (VDDEXT1, VDDEXT2, VDD) which can be applied to their inputs can be converted into a voltage that has been reduced by a particular value.

6. Circuit according to one of Patent Claims 1 to 5, having a voltage input (IN3) which is connected to operating connections (BA) of the comparators and control inputs of the voltage regulators (REG1, REG2).

7. Circuit according to one of Patent Claims 1 to 6, in which the first voltage regulator (REG1) has a first N-channel MOS transistor (7),

in which the second voltage regulator (REG2) has a second N-channel MOS transistor (6), the control outputs of the two transistors (6, 7) being fed back to the control inputs of the two transistors (6, 7).

8. Method for generating a supply voltage (VDD),
 in which a first external supply voltage (VDDEXT1) is applied to a first comparator (CMP1) and to a first voltage regulator (REG1),
 in which a second external supply voltage (VDDEXT2) is applied to a second comparator (CMP2) and to a second voltage regulator (REG2),
 and in which the internally generated supply voltage (VDD) is applied to a supply voltage output (0) which is connected to outputs of the two voltage regulators (REG1, REG2) and is fed back to the two comparators (CMP1, CMP2),
characterized in that
 the first comparator (CMP1) compares the internally generated supply voltage (VDD) or a voltage derived therefrom with the first external supply voltage (VDDEXT1) or a voltage derived therefrom, and switches off the first voltage regulator (REG1) if the first external supply voltage (VDDEXT1) or the voltage derived therefrom is less than the internally generated supply voltage (VDD) or the voltage derived therefrom; and
 the second comparator (CMP2) compares the internally generated supply voltage (VDD) or a voltage derived therefrom with the second external supply voltage (VDDEXT2) or a voltage derived therefrom, and switches off the second voltage regulator (REG2) if the second external supply voltage (VDDEXT2) or the voltage derived therefrom is less than the internally generated supply voltage (VDD) or the voltage derived therefrom.

Revendications

1. Circuit d'alimentation électrique,
 comprenant une première entrée de tension d'alimentation (IN1), laquelle est reliée à un premier comparateur (CMP1) et un premier régulateur de tension (REG1), une première tension d'alimentation externe (VDDEXT1) pouvant être appliquée à la première entrée de tension d'alimentation (IN1),
 comprenant une deuxième entrée de tension d'alimentation (IN2), laquelle est reliée à un deuxième comparateur (CMP2) et un deuxième régulateur de tension (REG2), une deuxième tension d'alimentation externe (VDDEXT2) pouvant être appliquée à la deuxième entrée de tension d'alimentation (IN2),
 comprenant une sortie de tension d'alimentation (0), laquelle est reliée aux sorties des deux régulateurs de tension (REG1, REG2) et rebouclée sur les deux comparateurs (CMP1, CMP2), une tension d'alimentation générée en interne (VDD) pouvant être prélevée sur la sortie de tension d'alimentation (0),
caractérisé en ce que
 le premier comparateur (CMP1) est conçu pour comparer la tension d'alimentation générée en interne (VDD), ou une tension qui en est dérivée, avec la première tension d'alimentation externe (VDDEXT1) ou une tension qui en est dérivée, et
 mettre le premier régulateur de tension (REG1) hors circuit lorsque la première tension d'alimentation externe ou la tension qui en est dérivée est inférieure à la tension d'alimentation générée en interne ou la tension qui en est dérivée ; et
 le deuxième comparateur (CMP2) est conçu pour comparer la tension d'alimentation générée en interne (VDD), ou une tension qui en est dérivée, avec la deuxième tension d'alimentation externe (VDDEXT2) ou une tension qui en est dérivée, et
 mettre le deuxième régulateur de tension (REG2) hors circuit lorsque la deuxième tension d'alimentation externe ou la tension qui en est dérivée est inférieure à la tension d'alimentation générée en interne ou la tension qui en est dérivée.
2. Circuit selon la revendication 1,
 comprenant un premier convertisseur de tension (1) qui est branché entre la première entrée de tension d'alimentation (IN1) et le premier comparateur (CMP1), comprenant un deuxième convertisseur de tension (2) qui est branché entre la deuxième entrée de tension d'alimentation (IN2) et le deuxième comparateur (CMP2).
3. Circuit selon la revendication 1 ou 2, comprenant un troisième convertisseur de tension (3) qui est branché entre la sortie de tension d'alimentation (0) et le premier comparateur (CMP1), comprenant un quatrième convertisseur de tension (4) qui est branché entre la sortie de tension d'alimentation (0) et le deuxième comparateur (CMP2).
4. Circuit selon la revendication 2 ou 3, avec lequel les convertisseurs de tension (1, 2, 3, 4) sont configurés de telle sorte que la tension (VDDEXT1, VDDEXT2, VDD) qui peut être appliquée à leurs entrées peut être convertie en une tension ($k \cdot \text{VDDEXT1}$, $k \cdot \text{VDDEXT2}$, $k \cdot \text{VDD}$) proportionnelle à cette tension (VDDEXT1, VDDEXT2, VDD) avec un facteur de proportionnalité (k).

5. Circuit selon l'une des revendications 2 ou 3, avec lequel les convertisseurs de tension (1, 2, 3, 4) sont configurés de telle sorte que la tension (VDDEXT1, VDDEXT2, VDD) qui peut être appliquée à leurs entrées peut être convertie en une tension réduite d'une valeur définie.

6. Circuit selon l'une des revendications 1 à 5, comprenant une entrée de tension (IN3) qui est reliée aux bornes de fonctionnement (BA) des comparateurs et aux entrées de commande des régulateurs de tension (REG1, REG2).

7. Circuit selon l'une des revendications 1 à 6, avec lequel le premier régulateur de tension (REG1) possède un premier transistor MOS à canal N (7), avec lequel le deuxième régulateur de tension (REG2) possède un deuxième transistor MOS à canal N (6), les sorties de commande des deux transistors (6, 7) étant rebouclées sur les entrées de commande des deux transistors (6, 7).

8. Procédé de génération d'une tension d'alimentation (VDD), selon lequel une première tension d'alimentation externe (VDDEXT1) est appliquée à un premier comparateur (CMP1) et un premier régulateur de tension (REG1), selon lequel une deuxième tension d'alimentation externe (VDDEXT2) est appliquée à un deuxième comparateur (CMP2) et un deuxième régulateur de tension (REG2), et selon lequel la tension d'alimentation générée en interne (VDD) s'applique à une sortie de tension d'alimentation (0), laquelle est reliée aux sorties des deux régulateurs de tension (REG1, REG2) et rebouclée sur les deux comparateurs (CMP1, CMP2),

caractérisé en ce que

le premier comparateur (CMP1) compare la tension d'alimentation générée en interne (VDD), ou une tension qui en est dérivée, avec la première tension d'alimentation externe (VDDEXT1) ou une tension qui en est dérivée, et met le premier régulateur de tension (REG1) hors circuit lorsque la première tension d'alimentation externe (VDDEXT1) ou la tension qui en est dérivée est inférieure à la tension d'alimentation générée en interne (VDD) ou la tension qui en est dérivée ; et

le deuxième comparateur (CMP2) compare la tension d'alimentation générée en interne (VDD), ou une tension qui en est dérivée, avec la deuxième tension d'alimentation externe (VDDEXT2) ou une tension qui en est dérivée, et met le deuxième régulateur de tension (REG2) hors circuit lorsque la deuxième tension d'alimentation externe (VDDEXT2) ou la tension qui en est dérivée est inférieure à la tension d'alimentation générée en interne (VDD) ou la tension qui en est dérivée.

FIG 1

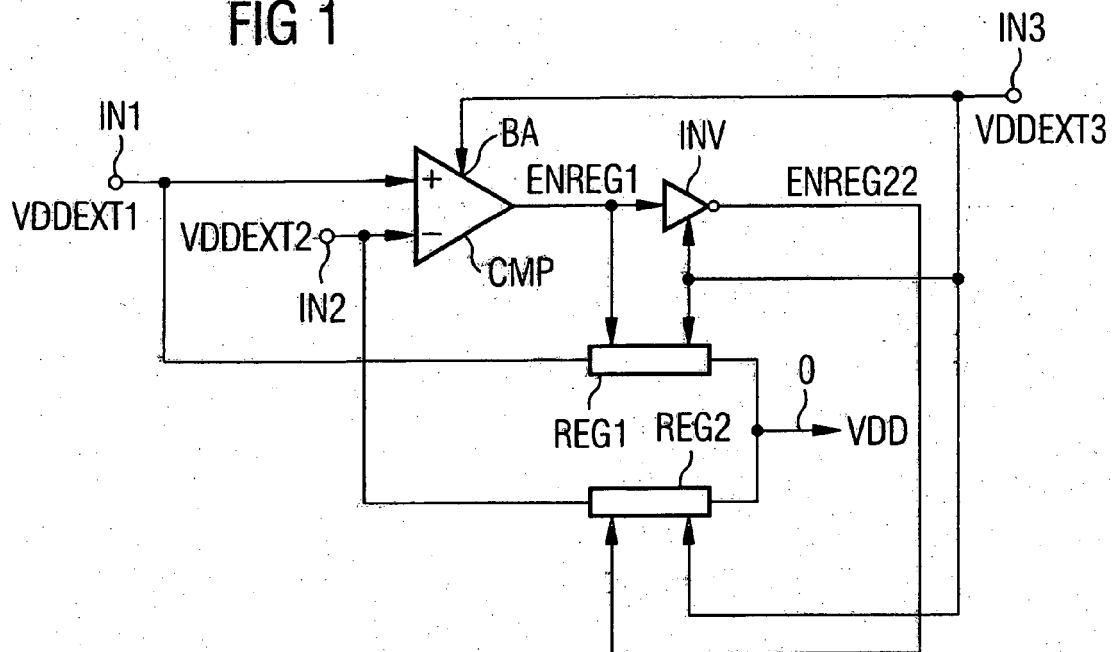


FIG 2

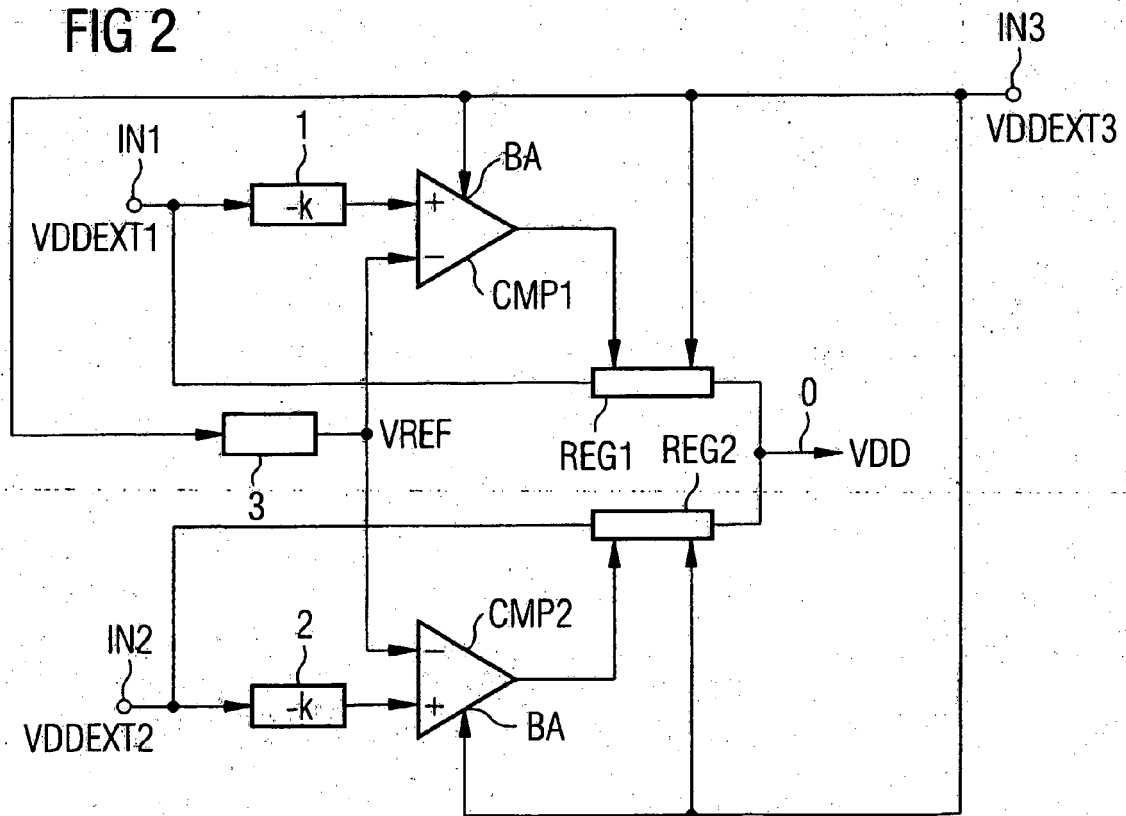


FIG 3

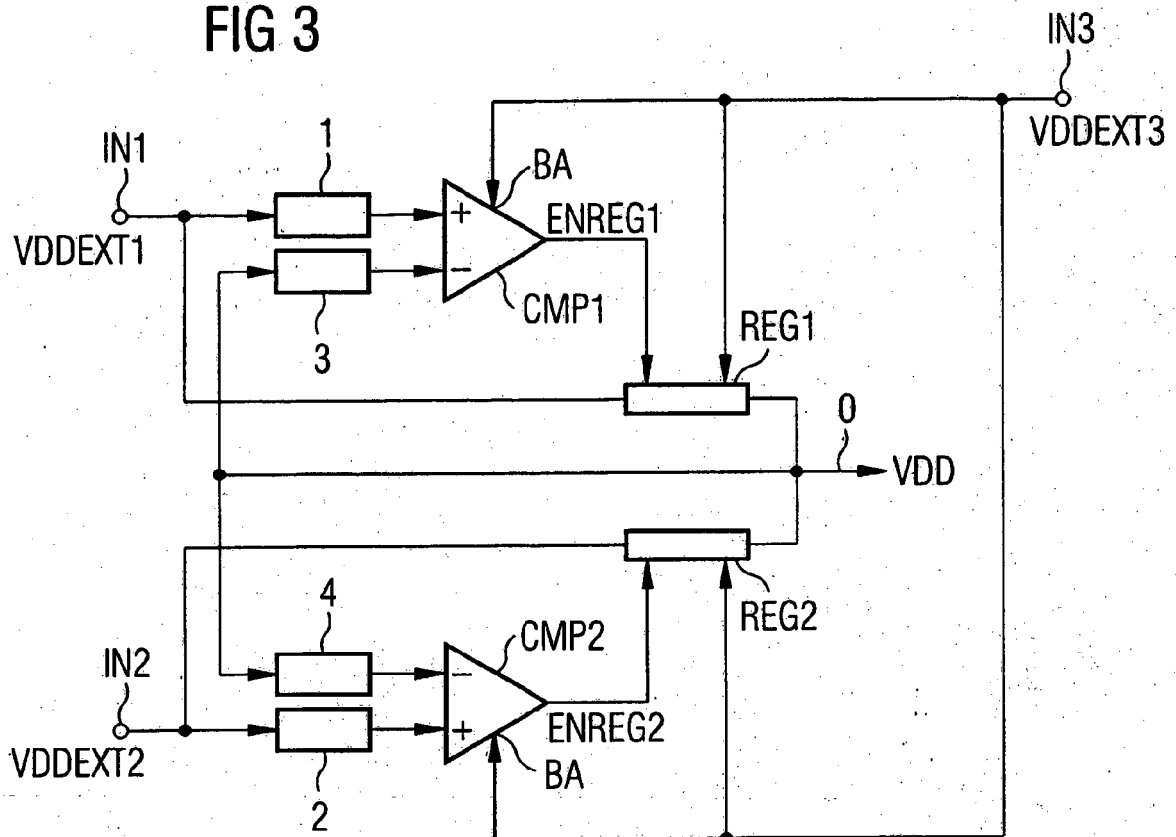
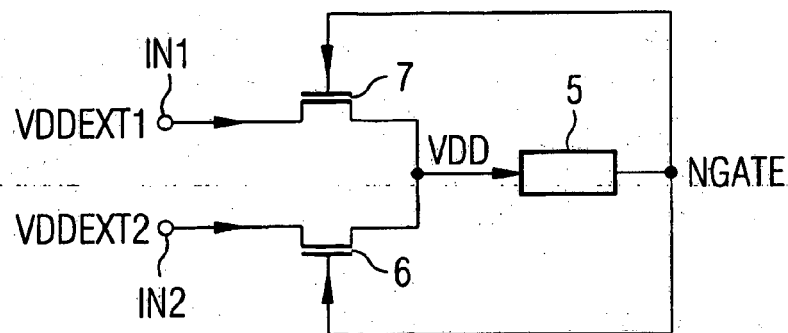


FIG 4



IN DER BESCHREIBUNG AUFGEFÜHRTE DOKUMENTE

Diese Liste der vom Anmelder aufgeführten Dokumente wurde ausschließlich zur Information des Lesers aufgenommen und ist nicht Bestandteil des europäischen Patentdokumentes. Sie wurde mit größter Sorgfalt zusammengestellt; das EPA übernimmt jedoch keinerlei Haftung für etwaige Fehler oder Auslassungen.

In der Beschreibung aufgeführte Patentdokumente

- US 6177783 B1 [0003]