



(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:  
**07.09.2005 Patentblatt 2005/36**

(51) Int Cl.7: **B24B 37/04**

(21) Anmeldenummer: **05004484.1**

(22) Anmeldetag: **01.03.2005**

(84) Benannte Vertragsstaaten:  
**AT BE BG CH CY CZ DE DK EE ES FI FR GB GR**  
**HU IE IS IT LI LT LU MC NL PL PT RO SE SI SK TR**  
Benannte Erstreckungsstaaten:  
**AL BA HR LV MK YU**

- **Speit, Burkhardt**  
**55126 Mainz (DE)**
- **Köhler, Ingo**  
**55218 Ingelheim (DE)**
- **Ruedinger, Bernd**  
**55286 Wörrstadt (DE)**
- **Beier, Wolfram**  
**55270 Essenheim (DE)**

(30) Priorität: **03.03.2004 DE 102004010379**

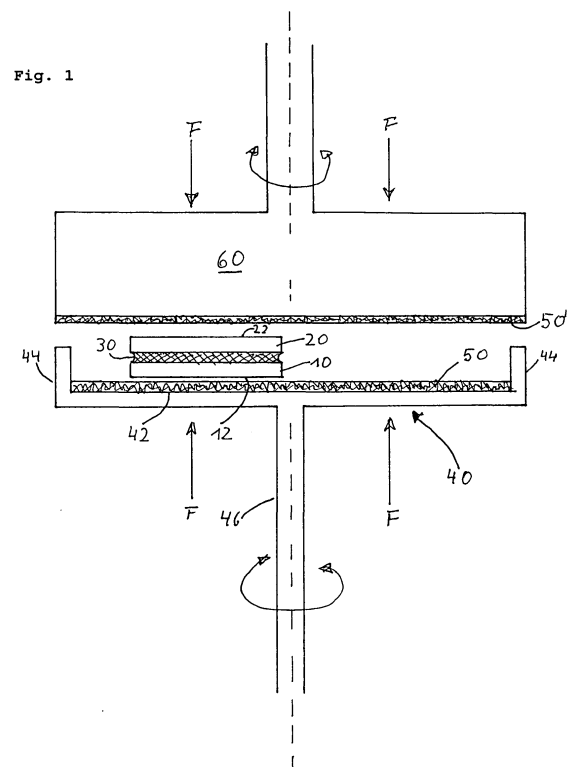
(71) Anmelder: **Schott AG**  
**55122 Mainz (DE)**

(74) Vertreter: **Fuchs Mehler Weiss & Fritzsche**  
**Naupliastrasse 110**  
**81545 München (DE)**

(72) Erfinder:  
• **Blaum, Peter**  
**64331 Weiterstadt (DE)**

(54) **Verfahren zur Herstellung von Wafern mit defektarmen Oberflächen, die Verwendung solcher Wafer and damit erhaltene elektronische Bauteile**

(57) Es wird ein Verfahren zur Herstellung von insbesondere spannungsarmen Waferscheiben mit mindestens einer auf an sich bekannte Weise zu beschichtenden aktiven Oberfläche beschrieben, wobei die aktive Oberfläche arm an Beschichtungsfehler erzeugenden Defekten ist. Das Verfahren umfasst ein Glätten der Oberfläche mittels eines Polierschritts, bei dem die aktive Oberfläche mittels eines Polierelements poliert wird. Dabei wird die Waferoberfläche mit einer sich ändernden Polierrichtung vom Polierwerkzeug derart überstrichen, dass jede Stelle der Oberfläche in jeder Richtung eines 360°-Vollwinkels statistisch gleichmäßig überstrichen wird.



**Beschreibung**

**[0001]** Die Erfindung betrifft spannungsarme Substratwafer mit einer defektarmen, aktiven Oberfläche, ein Verfahren zu ihrer Herstellung sowie ihre Verwendung und damit erhaltene elektronische Bauteile, wie LEDs, Transistoren und Chips.

**[0002]** Elektronische und elektrooptische Halbleiterelemente, wie Laser, Hochgeschwindigkeitstransistoren, LDs, LEDs und andere komplexe Bauelemente umfassen üblicherweise einen dünnen Träger bzw. Wafersubstrat, auf dem insbesondere terrassenförmig übereinander angeordnete Funktionsschichten liegen. Derartige Funktionsschichten sind üblicherweise Halbleiter- bzw. auch Isolations- oder Ausgleichsschichten. Zur Herstellung derartiger Elemente wird üblicherweise derart vorgegangen, dass die Waferscheibe aus einem Block, Zylinder bzw. Stange des jeweiligen Substrats herausgesägt und anschließend geschliffen, geläppt und poliert werden, um eine möglichst ebene und glatte Oberfläche zu erhalten, die ein Maximum an Elastizität bzw. Ebenheit und minimale Rauigkeit aufweist. Das Schleifen sowie Polieren der Wafer wird normalerweise derart durchgeführt, dass das Wafersubstrat in einem Halter befestigt wird, der vorzugsweise um seine Längsachse rotiert und dabei ggf. seine Drehrichtung wechselt, d. h. oszilliert. Dabei wird das Wafersubstrat auf einen ebenfalls ggf. mit wechselnder Drehrichtung rotierenden Schleif- oder Polierteller gedrückt, der mit einem Polierpad ausgestattet ist. Auf diese Weise wird die zu beschichtende Substratoberfläche möglichst gleichmäßig abgetragen und dabei geglättet, wodurch sich gute bis sehr gute Oberflächen erhalten lassen. Erst danach werden die zuvor genannten Funktionsschichten auf den festen, in der Regel sehr dünnen Substratwafer aufgebracht.

**[0003]** Eine Möglichkeit derartige Schichten aufzutragen ist die sogenannte Epitaxie, insbesondere die metallorganische Gasphasenepitaxie (MOCVD = metal organic chemical vapor deposition oder auch MOCVPE = metal organic chemical vapor phase epitaxy). Bei derartigen Verfahren werden die Halbleiterschichten durch Abscheiden von miteinander reagierenden gasförmigen Ausgangsmaterialien auf dem erhitzten Substrat abgeschieden. Dabei sind die Substrat- bzw. Waferscheiben hohen Temperaturen ausgesetzt, welche zu Verwerfungen und zum Verziehen der dünnen Schichten oder Plättchen führen, so dass im ungünstigen Fall kein gleichmäßiges Beschichten mehr möglich ist.

**[0004]** Es hat sich außerdem gezeigt, dass das Abscheiden von Halbleiterschichten auf Wafer sehr temperaturempfindlich ist und insbesondere bei der Herstellung von LEDs bereits geringe Temperaturdifferenzen von 1°C zu einer Wellenlängenverschiebung von ca. 1 nm führen können.

**[0005]** Darüber hinaus hat es sich gezeigt, dass sich Defekte in der Oberfläche, sei es Störungen der Kristallstruktur, Verunreinigungen oder auch Unebenheiten in der Oberfläche sowie auch andere Defekte zu fehlerhaften Stellen im Schichtaufbau führen können, welche die gewünschte elektrische, isolierende und/oder elektrooptische Funktion der Schichten beeinträchtigen. Ein einzelner derartiger oberflächlich sichtbarer Defekt, der auf die Existenz strukturimmanenter, kristallographischer Defekte hinweist, wird als "Pit" bezeichnet. Eine besonders geeignete Methode zum Nachweis dieser typischen Defekte ist die Interferenzmikroskopie (z. B. mittels eines Leica Interferenzmikroskops, 160-fache (16x10) Vergrößerung, Auflösung max. 0,8 µm).

**[0006]** Die Erfindung hat daher zum Ziel Wafersubstrate für die Herstellung von elektronischen und/oder elektrooptischen Halbleiterelementen bereitzustellen, welche gegenüber Temperaturschwankungen bei der Beschichtung mit Epitaxie unempfindlich sind und aus denen sich Halbleiterelemente gewinnen lassen, die in ihren Halbleiterschichten zumindest defektarm und insbesondere an der Oberfläche "Pit"-frei sind.

**[0007]** Dieses Ziel wird mit den in den Ansprüchen definierten Merkmalen erreicht.

**[0008]** Es hat sich nämlich gezeigt, dass mittels einer Endpolitur der zu beschichtenden aktiven Substratoberfläche die Bildung von Pits zumindest drastisch verringert, meist sogar völlig verhindert werden kann. Dabei wird erfindungsgemäß die zu behandelnde bzw. zu polierende Oberfläche einer sich laufend ändernden Polierrichtung unterworfen, und zwar so, dass jede Stelle der Oberfläche im wesentlichen aus jeder Richtung eines 360°Vollwinkels überstrichen wird. Dabei erfolgt der Richtungswechsel so, dass jede Stelle statistisch gesehen aus jeder dieser Richtungen gleichmäßig oft polierend überstrichen wird.

**[0009]** In einer bevorzugten Ausführungsform wird dies dadurch erreicht, dass die zu beschichtenden Substrate frei beweglich zwischen Polierelementen angeordnet sind. Auf diese Weise werden Wafersubstrate erhalten, die bei einer Beschichtung, insbesondere im Epitaxieverfahren, gegenüber Temperaturänderungen mitunter äußerst unempfindlich sind, sondern darüber hinaus auch defektarme und insbesondere defektfreie Bauteile ergeben.

**[0010]** Bei dem erfindungsgemäßen Polierverfahren werden die Wafersubstrate vorzugsweise auf eine Auflage (Auf-lagetisch mit einer Auflagenfläche) gelegt und mit einem Gegenelement auf die Auflage gedrückt. Dabei kann entweder die Auflage, das Gegenelement oder auch beide als Polierwerkzeug ausgebildet sein. Vorzugsweise sind beide als Polierwerkzeuge hergerichtet. Zwischen diesen beiden Elementen (Auflageelement und Gegenelement) können sich die Substrate während des Polierens relativ zum Polierwerkzeug in jeder Richtung frei gleitend bewegen. Diese freie Bewegung schließt sowohl zweidimensionale lineare als auch kurvenförmig verlaufende Bewegungen sowie Rotationen um eine senkrecht zur Waferoberfläche stehende Achse mit ein. Die Auflage weist vorzugsweise eine Begrenzung bzw. einen Rand auf, der die Auflagenfläche begrenzt, auf der das Wafersubstrat aufliegt und auf der sich die Wafer

beim Polieren frei bewegen können ohne dabei von der Auflage herunterzufallen. Die Auflage weist vorzugsweise eine möglichst ebene Fläche auf und ist insbesondere vollkommen planar. Eine bevorzugte Ausführungsform umfasst eine, mindestens eine flächige, löchrige Ausnehmung aufweisende Führungsscheibe, wobei die Ausnehmung einen größeren Durchmesser aufweist als der zu bearbeitende Wafer. Üblicherweise, jedoch nicht notwendigerweise, bildet die Ausnehmung ein die Scheibendicke durchdringendes Loch. Zweckmäßigerweise weist eine solche Führungsscheibe mehrere solcher Ausnehmungen bzw. Löcher auf, die mittels Ausstanzen bzw. Aussägen erhältlich sind. In diese Ausnehmung bzw. Loch wird der zu behandelnde Wafer eingebracht. Dabei wirkt das Loch in der Führungsscheibe als Käfig oder "Carrier" innerhalb dem der oder die Wafer frei beweglich sind. In einer weiteren bevorzugten Ausführungsform ist auch die Führungsscheibe auf der Auflage lose, frei beweglich angeordnet, so dass auch diese sich beim Polier- und Schleifprozess in alle Raumrichtungen bewegen und rotieren kann. Die Führungsscheibe besteht üblicherweise aus Metall und/oder einem Kunststoff.

**[0011]** Erfindungsgemäß wurde nun gefunden, dass durch eine solche Vorgehensweise nicht nur besonders planare Wafersubstratoberflächen erhalten werden, sondern dass dadurch offenbar auch Spannungen im Wafermaterial, insbesondere im oberflächennahen Kristallgefüge beseitigt werden, wie sie z.B. durch mechanische Beanspruchung beim Anfertigen der Wafer, insbesondere beim Zerteilen und Schleifen der Scheibenrohlinge, entstehen und die durch Tempern allein offensichtlich nicht entfernbar sind.

**[0012]** In einer bevorzugten Ausführungsform wird der Wafer in Form eines Laminates poliert. Dazu wird der Wafer auf einen Träger aufgeklebt. Vorzugsweise liegt dann beim Polieren der Träger freibeweglich, gleitend auf der Auflage und die Andruckkräfte der Polierwerkzeuge wirken in einer mehr oder weniger senkrechten Richtung auf die zu behandelnde Waferoberfläche ein. Prinzipiell ist es jedoch auch ohne Weiteres möglich, dass beim Polieren der Wafer mit seiner zu polierenden und später zu beschichtenden aktiven Oberfläche nach unten frei gleitend auf dem Träger angeordnet ist. In einer besonders bevorzugten Ausführungsform wird erfindungsgemäß als Träger ein weiterer Wafer verwendet, so dass sowohl die auf der Auflage angrenzende (äußere) Oberfläche des einen Wafers (Trägerwafer) als auch die gegenüberliegende äußere Oberfläche des anderen (zweiten) Wafers gleichzeitig poliert werden. Geführt werden die Waferlamine freibeweglich in sogenannten Käfigen oder "Carriern", die ebenso wie die Auflagen ständig rotierende Bewegungen absolvieren. In diesem Fall wirkt sowohl die Auflage als auch das darüber liegende Gegen- element als Polierwerkzeug in der Poliervorrichtung.

**[0013]** Das Polieren wird vorzugsweise mit Hilfe eines Poliermittels oder Poliermediums durchgeführt. Als Poliermittel sind prinzipiell alle üblichen Poliermedien verwendbar solange sie keine Kratzer oder andere mechanische Schädigungen in der Waferoberfläche verursachen und eine ausreichende Oberflächenglätte bzw. minimale Oberflächenrau- higkeit erzeugen und dabei eine Ebenheit (flatness) der Waferoberfläche, die beim Zerteilen, Schleifen und Lappen des Wafers erreicht wurde, nicht wieder zerstören, sondern verbessern. Durch das Polieren werden die aus den Schleif- bzw. Lappschritten induzierten Tiefenschädigungen, auch SSD (Sub Surface Damage) genannt, herausgearbeitet ohne störende neue weitere Schädigungen zu erzeugen. Darüber hinaus werden die aus dem Vorpolierprozessschrit- ten erzeugten Tiefenschädigungen entfernt und eine optimale Keimdichte für das epitaktische Beschichten sicherge- stellt. Dabei beträgt eine zweckmäßige Oberflächenrauigkeit üblicherweise maximal 0,3 nm und eine zweckmäßige Ebenheit üblicherweise bis zu maximal 10 µm, vorzugsweise bis zu 5 µm, wobei maximal 2 µm über die gesamte aktive Waferoberfläche von üblicherweise 2" bis 4" Wafers besonders bevorzugt sind.

**[0014]** Im erfindungsgemäßen Verfahren zu verwendende Poliermittel enthalten vorzugsweise Polierkörper. Diese Polierkörper weisen vorzugsweise eine mittlere Teilchengröße mit einem Durchmesser von 10 - 1000 nm auf, wobei Teilchen mit einem Durchmesser von 50 - 500 nm, insbesondere 150 - 300 nm besonders bevorzugt sind. Derartige mittlere Durchmesser bzw. Teilchengrößen werden üblicherweise auf an sich bekannte Weise optisch im Streulicht- verfahren bestimmt. Als Messapparatur bietet sich beispielsweise ein Gerät der Firma "Lambda Physics" (Göttingen, DE), das Gerät "Lambda 900 UV/Vis/IR" mit integrierender Kugel an.

**[0015]** Bevorzugte Poliermittel sind solche, wie sie auch zum Behandeln von Siliziumwafern, Halbleitern, Mikrochips, optischen Elementen sowie Uhrenkristallen und Glaskomponenten verwendet werden. Das erfindungsgemäße Polie- ren wird abrasiv mittels den jeweiligen Schleifkörpern durchgeführt, wodurch eine gewünschte Schichtdicke an der Oberfläche abgetragen wird. Bevorzugte Schleifkörper sind kolloidales Siliziumdioxid, welches in üblichen Industrie- standards als Aufschlämmung erhältlich ist. Ein derartiges Produkt wird beispielsweise von der Firma "Eminess Tech- nologies, Inc." unter der Bezeichnung "Ultra-Sol" ([www.eminess.com/products/us\\_slurry.html](http://www.eminess.com/products/us_slurry.html)) oder auch von der Firma "Rodel" mit dem Markennamen "NALCO" der "Ondeo NALCO Company" angeboten (Naperville, IL, USA) ([www.rodel.com/rodel/products/Substrates](http://www.rodel.com/rodel/products/Substrates)). In einer besonders bevorzugten Ausführungsform werden diese Schleifmittel als Sol verwendet. Die Teilchengrößen variieren zwischen 20 und 300 nm. Das Schleifmittel weist üblicherweise einen pH-Wert von 5 - 11, vorzugsweise 6,5 - 11, und insbesondere 8,5 - 10,5 auf. Ein bevorzugter Puffer zur Einstellung de pH-Wertes ist Bicarbonat.

**[0016]** Das Polieren wird üblicherweise unter Druck durchgeführt. Dabei wird das Polierwerkzeug auf die zu polie- rende Oberfläche gepresst. Derartige Drücke betragen üblicherweise 0,05 - 1 kg/cm<sup>2</sup>, insbesondere 0,1 - 0,6 kg/cm<sup>2</sup>, wobei 0,15 - 0,35 kg/cm<sup>2</sup> besonders bevorzugt ist.

**[0017]** Das Polieren wird üblicherweise mit einer ggf. oszillierenden Rotationsgeschwindigkeit von 5 - 200 U/min, insbesondere 10 - 80 U/min durchgeführt, wobei 20 - 50 U/min besonders bevorzugt sind. Übliche Polierzeiten betragen bis zu 10 Stunden, wobei Polierzeiten bis zu 4, insbesondere bis zu 2,5 Stunden besonders bevorzugt sind. Dabei werden Abtragsdicken von 0,5 - 5 µm/h, insbesondere 0,8 - 3 µm/h, und insbesondere Abtragsraten von 1 - 2 µm/h erreicht. Auf diese Weise ist es möglich, Tiefenschädigungen bis zu 6 µm, insbesondere bis zu 5 µm Tiefe, insbesondere bis zu 4 µm Tiefe abzutragen, ohne dabei einen merklichen Spannungseintrag in den Wafer zu erzeugen was beispielsweise durch Ebenheits- bzw. Planaritätsmessungen mittels handelsüblichen Interferometern nachgewiesen werden kann. Überraschenderweise hat es sich gezeigt, dass mit dem erfindungsgemäßen Verfahren auch Poliermittel verwendet werden können, die sonst nicht für eine Endpolitur für Waferoberflächen empfohlen werden, wie dies beispielsweise beim Poliermittel NALCO 2354 der Fall ist.

**[0018]** Das erfindungsgemäße Polieren wird vorzugsweise bei Temperaturen von unterhalb 100 °C, vorzugsweise unterhalb 50°C durchgeführt, wobei Temperaturen von unterhalb 25°C besonders bevorzugt sind. Besonders bevorzugt ist es, das Polieren bei Raumtemperatur von 20°C durchzuführen, wobei Abweichungen von +/- 8°C, insbesondere +/- 5°C und vorzugsweise +/- 2°C durchaus möglich sind. Die Temperatur, bei der die Wafer poliert werden, ist kritisch, sobald sich die Konsistenz des Schleifmittels, beispielsweise durch Agglomeration der Schleifpartikel und/oder Erhöhung der Viskosität, wesentlich ändert.

**[0019]** Zur Herstellung der erfindungsgemäß bevorzugt zu polierenden Substrate wird ein Wafer auf einen frei beweglichen Träger, insbesondere einen Polierteller oder auch einen weiteren Wafer lösbar verbunden. Dies geschieht üblicherweise mittels eines Klebers. Dabei beträgt die Klebeschichtdicke vorzugsweise 0,5 - 5 µm, wobei 0,8 - 3 µm, und insbesondere 1 - 2 µm besonders bevorzugt ist. Der Kleber ist vorzugsweise durch Erwärmen erweichbar, so dass die zum Polieren verklebten Wafer bzw. Wafer und Träger sich mittels Erhöhung der Temperatur wieder lösen lassen. Dabei weist der Kleber vorzugsweise eine Erweichungstemperatur von unterhalb 150°C, insbesondere unterhalb von 120°C, insbesondere von < 100°C auf. Ganz besonders bevorzugt sind Erweichungstemperaturen unterhalb 80°C, wobei Temperaturen unterhalb 70°C und insbesondere unterhalb 50°C ganz besonders bevorzugt sind. Prinzipiell sollte der Kleber dem erfindungsgemäßen Verfahren derart ausgewählt werden, dass dieser eine Erweichungstemperatur aufweist, die mindestens 10°C, vorzugsweise mindestens 20°C oberhalb der Temperatur aufweist, mit der die Oberfläche poliert wird. Ein bevorzugtes Klebemittel zeigt druck-, scher- und/oder zugelastische Eigenschaften.

**[0020]** Besonders bevorzugt ist Wachs und/oder Kolofonium, wobei Mischungen davon besonders bevorzugt sind. Dabei lässt sich durch das Mischungsverhältnis der Erweichungspunkt der Klebmasse einstellen, wobei der Erweichungspunkt umso niedriger ist, desto mehr Wachs, vorzugsweise Bienenwachs, enthalten ist. Prinzipiell ist es jedoch möglich, sämtliche Wachse zu verwenden, und zwar solange sie die zuvor beschriebenen Eigenschaften der Wiederlösbarkeit durch Erwärmung aufweisen. Erfindungsgemäß verwendbare Wachse können sowohl pflanzliche als auch tierische und/oder Mineralwachse sein, ggf. auch Mischungen hiervon. Zweckmäßige pflanzliche Wachse können Candelilla-, Cornuba-, Japan-, Espartogras-, Kork-, Guaruma-, Reiskeimölwachse sein etc.. Bevorzugte tierische Wachse sind insbesondere Bienenwachs, Walrat, Lanolin sowie Bürzelfett. Zweckmäßige Mineralwachse sind Ceresin-, Petrolatum-, Paraffin- und Mikrowachse sowie fossile Wachse. Derartige Wachse können sowohl natürlich als auch chemisch verändert oder auch vollkommen synthetisch sein. Besonders bevorzugt ist jedoch Bienenwachs, welches einen Schmelzpunkt von 60 - 70°C bzw. 63 - 65°C aufweist, sowie ähnliche Wachse mit einer ähnlichen Zusammensetzung oder ähnlichen Eigenschaften. Hierunter fallen insbesondere Wachsester, die als Alkoholkomponente insbesondere 1-Triacontanol enthalten, welches insbesondere mit Palmitin- und Cerotinsäure verestert ist. Darüber hinaus sind vorzugsweise Wachsester von Hydroxyfettsäuren wie Cerylhydroxypalmitat sowie Derivate hiervon verwendbar.

**[0021]** Der erfindungsgemäß zu verwendende Kleber ist vorzugsweise von dem Wafersubstrat wieder entfernbar. Das Entfernen kann beispielsweise durch ein Verflüssigen beim Erwärmen erreicht werden und/oder auch durch die Verwendung geeigneter den Wafer bzw. die Eigenschaften des Wafers nicht schädigender Lösungsmittel.

**[0022]** Bevorzugte Wafersubstrate sind insbesondere kristalline Wafersubstrate, wobei kristallines Al<sub>2</sub>O<sub>3</sub> (Saphir) und SiC-Kristalle besonders bevorzugt sind. Al<sub>2</sub>O<sub>3</sub>-Kristalle werden üblicherweise mit den an sich bekannten Züchtungsverfahren wie beispielsweise der Czochralskitechnik gewonnen. Es hat sich jedoch gezeigt, dass das erfindungsgemäße Verfahren für jegliche beliebige Wafersubstrate unabhängig von seiner Herstellung und den vorhergehenden Behandlungsschritten ist und zu den gewünschten guten Ergebnissen führt. Mit dem erfindungsgemäßen Verfahren ist es möglich, Wafersubstrate zu erzeugen, die zur Herstellung von elektrischen und/oder elektrooptischen Bauteilen mit Halbleiterschichtsystemen verwendbar sind, welche äußerst defektarm sind und insbesondere eine Pitdichte von < 1000/cm<sup>2</sup>, insbesondere < 500/cm<sup>2</sup>, wobei < 100/cm<sup>2</sup> besonders bevorzugt ist. In vielen Fällen ist es auch möglich, derartige Bausteine mit Pitdichten von < 60/cm<sup>2</sup>, insbesondere < 50/cm<sup>2</sup> und vorzugsweise < 30/cm<sup>2</sup>, insbesondere < 20/cm<sup>2</sup> herzustellen. In den meisten Fällen ist es auch möglich, derartige Bausteine mit Pitdichten < 10/cm<sup>2</sup> und insbesondere defektarm, d. h. < 1 - 2 /cm<sup>2</sup> zu erzeugen.

**[0023]** Ein besonders bevorzugtes erfindungsgemäßes Polierverfahren wird mittels der CMP (chemisch-mechanisches Polieren) durchgeführt. Dabei werden Siliziumkolloide, die nach einer Sol-gel-methode aus Methylsilikaten und 100 - 200 ppm Ammoniumsalzen in einer Alkohol/Wasserlösung zu fein dispersivem Kolloid hydrolisiert wurden, be-

vorzugsweise eingesetzt. Eine übliche Lösung enthält 25% derartiger Kolloide, wobei die Partikelgröße zwischen 550 nm, insbesondere zwischen 250 nm liegt. Eine Bakterienbildung kann beispielsweise durch Zusatz von Wasserstoffperoxid verhindert werden. Derartige Kolloide sind handelsüblich erwerbbar. Dabei ist darauf zu achten, dass eine Agglomeration, beispielsweise durch eine Dehydratation oder Kondensation der Siliziumkolloide vermieden wird, was zur Ausbildung von Kratzern auf den Substratoberflächen führen kann. Bei der Anwendung des CMP-Verfahrens auf Aluminiumoxid reagiert das  $\text{SiO}_2$  mit  $\text{Al}_2\text{O}_3$  zu einem  $\text{Al}_2\text{Si}_2\text{O}_7$  Aluminosilikat, welches weicher ist als der Saphir ( $\text{Al}_2\text{O}_3$ ). Darüber hinaus ist es leicht mittels mechanischem Druck beim Polieren wieder zu entfernen. Die Erfindung betrifft auch die mittels dem erfindungsgemäßen Verfahren erhaltenen Substratwafer sowie deren Verwendung zu Herstellung von elektronischen Bauteilen in der Hochtemperatur- und Hochleistungselektronik, in Lasern und in lichtstarken Leuchtdioden. Die Erfindung betrifft auch die Verwendung derartiger Wafer zur Herstellung von Solarzellen.

**[0024]** Schließlich betrifft die Erfindung auch elektronische Halbleiterbauteile, die eine oder mehrere übereinander auf einem Substrat angeordnete defektarme Schichten aus halbleitenden Materialien umfasst und die mittels dem erfindungsgemäßen Verfahren erhältlich ist. Dies umfasst insbesondere das Herstellen eines Einkristalles sowie gegebenenfalls Tempern des Einkristalles Zerteilen eines solchen Einkristalles zu Wafersubstratscheiben, Schleifen und/oder Läppen und Polieren der Scheiben inklusive der erfindungsgemäßen Endpolitur und Reinigen mindestens einer der Scheibenoberflächen.

Es zeigen

## **[0025]**

Figur 1 eine Vorrichtung, mit der das erfindungsgemäße Polieren durchführbar ist.

Figur 2 ein Vergleich von MOCVD beschichteten LED-(Light Emitting Diodes) Oberflächen, die auf erfindungsgemäß erhaltenen Substraten (Fig. 2a) und handelsüblichen Substraten (Fig. 2b) aufgebracht wurden.

Figur 3 zeigt die Oberflächenqualität einer HEMT- (High Electron Mobility Transistor) Funktionsschicht auf einem erfindungsgemäß erhaltenen Substrat (Fig. 3a), sowie zweier handelsüblicher kommerziell erhältlicher Vergleichssubstrate (Fig. 3b, 2c).

Figur 4 zeigt die Oberflächenqualität bzw. Rauhmigkeit eines handelsüblichen Saphirsubstrates nach Durchführung eines Standardpolierprozesses gemäß dem Stand der Technik (Fig. 4a) und des Wafers nach Durchführung des erfindungsgemäßen Verfahrens (Fig. 4b) als Vergleich.

**[0026]** Eine erfindungsgemäße Vorgehensweise wird in der beiliegenden Figur 1 gezeigt. Dabei wird ein Wafer 10 mit einem Träger 20 mittels eines Klebers 30 verbunden. Das so entstandene Laminat 10, 20, 30 weist äußere Oberflächen 12, 22 sowie innere miteinander verklebte Oberflächen 14, 24 auf, und liegt auf einem um eine Achse 48 rotierenden Polierteller 40 auf. Der Polierteller ist an seinem äußeren Rand mit Wänden 44 versehen die ein Herausfallen des Waferlaminates und/oder der Führungsscheibe verhindern. Dies erfolgt durch eine gezielte Fixierung und Führung der Wafer auf dem Teller und wird vorzugsweise durch Kunststoffscheiben, sogenannte Käfige oder "Carrier" erreicht (nicht dargestellt). Auf seiner inneren Oberfläche 42 enthält der Polierteller ein Poliermittel 50, welches feine Partikel enthält. Der Polierteller kann ggf. auch eine exzentrische Rotation ausführen, wobei jedoch Rotationen mit wechselnden Drehrichtungen, d. h. oszillierende Rotationen bevorzugt sind. Von oben wirkt auf das Waferlaminat eine Anpressplatte 60, die an ihrer unteren Seite 62 ebenfalls ein Schleifmittel 50 aufweist. Die Anpressplatte 60 rotiert bzw. oszilliert ebenfalls um eine Längsachse 66. Die Poliermittel werden vorzugsweise auf ein Tuch (nicht dargestellt) aufgetragen. Derartige Poliertücher bestehen beispielsweise aus handelsüblichen Polyurethantüchern. Zwischen der Anpress- bzw. Polierscheibe 60 und dem Polierteller 40 ist das Laminatkonstrukt 10, 20, 30 innerhalb der Begrenzungswand 44 frei beweglich. Der CMP-Prozess wird vorzugsweise als ein mehrstufiges Verfahren durchgeführt, wobei die Korngröße reduziert wird. Eine übliche Reduzierung der Korngröße reicht von 100 - 10 nm, wobei eine Reduzierung von 600 - 40, insbesondere 500 - 50 nm besonders bevorzugt ist. Üblicherweise wird die beim erfindungsgemäßen Polierverfahren die Korngröße in mindestens zwei Stufen, vorzugsweise drei Stufen reduziert.

**[0027]** Die positiven Auswirkungen o.a. erfindungsgemäßen Polierprozesses bzw. die Ergebnisse nach erfolgter LED- bzw. HEMT-Beschichtung sind in den beiliegenden Figuren 2 und 3 dokumentiert.

**[0028]** Dabei zeigt Figur 2a die Oberfläche einer LED- (Light Emitting Diode) Struktur auf erfindungsgemäß prozessierter Waferoberfläche (vgl. Tabelle 2), Figur 2b die in Tabelle 2 beschriebene Oberfläche eines LEDbeschichteten handelsüblichen Vergleichswafers (Vergleichswafer Nr.3). Figur 3 zeigt interferenzmikroskopische Aufnahmen der in Tabelle 3 beschriebenen HEMT-(High Electron Mobility Transistor) Strukturen, die epitaktisch auf erfindungsgemäß prozessierten Saphirsubstraten (Fig. 3a) und handelsüblichem Vergleichsmaterial (Fig. 3b-c) bei Temperaturen von 50 K oberhalb der vom Hersteller angegebenen optimalen Prozesstemperatur aufgewachsen sind.

**[0029]** Figur 4a zeigt die jeweilige Oberflächenqualität eines handelsüblichen Saphirsubstrats nach Durchführung eines Standard-Polierprozesses, wie dies handelsüblich angeboten wird und Figur 4b des gleichen Wafers nach er-

folgt dem erfindungsgemäßen Polieren.

Das erfindungsgemäß polierte Saphirsubstrat zeigt hierbei die für eine epitaktische Beschichtung besonders bevorzugte, homogen-symmetrische Oberflächenstruktur. Dabei weist die Oberfläche des erfindungsgemäß polierten Substrates nicht nur eine wesentlich geringere Rauigkeit von 0,2 nm, sondern auch eine wesentlich größere Ebenheit von 5 µm über den gesamten Durchmesser von 2 bzw. 4" auf. Demgegenüber zeigt ein Vergleich mit dem Stand der Technik (Spezifikation handelsübliche Substrate) eine Rauigkeit von ca. 0,3 nm und eine Ebenheit von 7-8 µm bei 2" Wafern bzw. bis zu 10 µm bei 4" Wafern über den gesamten Durchmesser.

**[0030]** Die Erfindung soll nun anhand der beiliegenden Beispiele erläutert werden.

**[0031]** Es wurde mittels der Czochralskimethode ein Saphirkristall mit einem Durchmesser von 55 mm und einer Länge von 200 mm gezüchtet und anschließend getempert, wie dies in der nicht vorveröffentlichten DE-A 103 06 801.5 der gleichen Anmelderin beschrieben ist. Anschließend wurde der so erhaltene Einkristall auf an sich bekannte Weise, zu dünnen Scheiben mit einer Dicke von 0,5 mm gesägt und gemäß den üblichen für die Herstellung von Saphirwafern angewandten Verfahren geschliffen und geläppt wie dies z.B. in *F. Schmid et al, US Patent 6,418,921 B1* beschrieben ist. Danach wurden die Wafer einem erfindungsgemäßen Polierverfahren wie folgt unterzogen.

**[0032]** Jeweils zwei Wafersubstrate wurden an jeweils einer Seite miteinander verklebt. Als Klebstoff wurde eine Kolofonium-Bienenwachs-Mischung mit einem Erweichungspunkt von 80°C verwendet, in einer Klebedicke von ca. 2 µm.

**[0033]** Dieses Laminat wurde anschließend in einer Siliziumsuspension mit Korngrößen von 250-300 nm für 1,5 Stunden chemisch-mechanisch vorpoliert und danach in einer weiteren Poliermaschine mit der kolloidalen Siliziumsuspension mit Korngrößen von 80 nm chemisch-mechanisch bei variabler Polierzeit endpoliert. Beide Prozesse fanden bei Prozessdrucken von 0,1 - 0,3 kg/cm<sup>2</sup> und Umdrehungsgeschwindigkeiten der Polierteller von 50 - 150 U/min statt. Dabei wurden die Wafersubstrate mittels verschiedenen Mischungsverhältnissen, die verschiedene Erweichungstemperaturen aufweisen, miteinander verklebt. Die Kleber wurden so eingestellt, dass bei ihrer Erweichungstemperatur für die Trennung eine Kraft von nicht mehr als 1 Kp (pro 5cm-Wafer[entsprechend 20cm<sup>2</sup>]) benötigt wurde.

**[0034]** Als chemisch-mechanisches Poliermittel wurden dabei handelsübliche CMP-Lotionen verwendet, wie sie beispielsweise von Cabot Microelectronics Corporation unter der Bezeichnung NALCO mit den Produktklassifizierungen 2350, 2371 und SS-25 vertrieben werden. Die Polierzeiten für beide Prozesse betrugen dabei bis zu vier Stunden, wobei mittels Abtragsraten von 0,2 - 2,5 µm/h auch noch Tiefenschädigungen bis zu 2 µm Tiefe entfernt wurden, ohne dass dabei ein wesentlicher Spannungseintrag der zur Verformung führt, in den Wafern zu beobachten war, was mittels handelsüblicher Interferometer überprüft wurde. Der tatsächliche Abtrag wurde mittels eines handelsüblichen Weislichtinterferometers (WLJ) der Firma "Spectra/Physics" solange verfolgt, bis der zweite Polierprozess nach Abtrag von mindestens 2 µm beendet war. Die mittels des erfindungsgemäßen Verfahrens erhaltenen Substrate wurden nach MOCVD-Beschichtung mit LED-Schichten bzgl. ihrer Pittdichte charakterisiert.

**[0035]** Die Ergebnisse sind in der folgenden Tabelle 1 angegeben.

Tabelle 1

Erweichungstemperatur (°C) des Klebstoffes	Polierdruck (kg/cm <sup>2</sup> )	Polierzeit (h) für Abtrag von 2 µm	Pittdichte (Anzahl/cm <sup>2</sup> im Zentrum)
60	0,1	2,5	250
80	0,2	1	15
100	0,25	0,75	750
120	0,3	0,5	3500
120	0,25	0,75	3000
50	0,1	2,5	215

**[0036]** Anschließend wurden die erfindungsgemäß prozessierten Wafer mit handelsüblichen Wafern verglichen. Dabei wurden beschichtete Saphirsubstrate mit einer Defektdichte erhalten, wie sie in Tabelle 2 bzw. Fig. 2a - 2b beschrieben sind.

Tabelle 2

Herstellungsverfahren	Pits/cm <sup>2</sup> im Zentrum
Vergleichswafer 1 (handelsüblich)	2300
Vergleichswafer 2 (handelsüblich)	1800

Tabelle 2 (fortgesetzt)

Herstellungsverfahren	Pits/cm <sup>2</sup> im Zentrum
Vergleichswafer 3 (handelsüblich)	2000
Erfindungsgemäßer Wafer	0

[0037] In einem weiteren Versuch wurden die erfindungsgemäß erhaltenen Wafersubstrate mittels einem üblichen Verfahren unter gleichen Bedingungen in einer Multiwafer - MOCVD Anlage mit HEMT-Funktionsschichten beschichtet, wobei jedoch während der Beschichtungszeit die Prozesstemperatur variiert wurde. Die Ergebnisse sind in der Tabelle 3 angegeben. Dabei zeigte sich, dass bei Wafern die mittels dem erfindungsgemäßen Verfahren behandelt wurden die Prozesstemperatur in einem weiten Bereich, d. h. bis zu 50°C schwanken kann, ohne dass dabei Wachstumsfehler entstehen. Bei den Wafern des Standes der Technik führen bereits geringe Änderungen bei der Beschichtung zu einer starken Anzahl von Wachstumsfehlern wie anhand Fig. 3a - 3c und Tabelle 3 dokumentiert. Dieser überraschende Unterschied wird ausschließlich mittels dem erfindungsgemäßen Polierverfahren erreicht. Werden nämlich handelsüblich und kommerziell erhältliche Wafer des Standes der Technik ebenfalls dem erfindungsgemäßen Polierverfahren unterworfen, dann zeigen auch sie eine erfindungsgemäße homogen-symmetrische Oberflächenbeschaffenheit (vgl. Fig. 4a - 4b) und eine ebenso große Unempfindlichkeit gegenüber Temperaturschwankungen wie die für die spezielle Ausführung gezüchteten und getemperten Wafersubstrate

Tabelle 3

Prozessfenster [K]	Wachstumsfehler/ cm <sup>2</sup> erfindungsgemäß	Wachstumsfehler/ cm <sup>2</sup> Vergleichsbeispiel 1	Wachstumsfehler/ cm <sup>2</sup> Vergleichsbeispiel 2	Wachstumsfehler/ cm <sup>2</sup> Vergleichsbeispiel 3
50	0	300	330	303
30	0	200	220	230
20	0	100	107	104
10	0	50	20	50
0	0	0	0	0

### Patentansprüche

1. Verfahren zur Herstellung von insbesondere spannungsarmen Waferscheiben mit mindestens einer auf an sich bekannte Weise zu beschichtenden aktiven Oberfläche, wobei die aktive Oberfläche arm an Beschichtungsfehler erzeugenden Defekten ist, umfassend ein Glätten der Oberfläche mittels eines Polierschritts, bei dem die aktive Oberfläche mittels eines Polierelements poliert wird, **dadurch gekennzeichnet, dass** die Waferoberfläche mit einer sich ändernden Polierrichtung vom Polierwerkzeug derart überstrichen wird, dass jede Stelle der Oberfläche in jeder Richtung eines 360°Vollwinkels statistisch gleichmäßig überstrichen wird.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet, dass** beim Polieren der Wafer, bezogen auf das Polierwerkzeug, frei beweglich angeordnet ist.
3. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** der Wafer beim Polieren frei beweglich in zweidimensionaler Richtung und frei drehbar angeordnet ist.
4. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** der Wafer ein Saphirkristall, oder ein Siliziumcarbidkristall ist.
5. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** mit einem Druck von 0,05 bis 1,0 kg/cm<sup>2</sup> poliert wird.
6. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** der Wafer an dem frei beweglichen Träger mittels einem Adhäsiv befestigt wird.
7. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** das Adhäsiv eine Dicke

von 1 bis 2  $\mu\text{m}$  aufweist.

8. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** der Träger ein zweiter mit seiner Rückseite verklebter Wafer ist und beide an ihren Oberflächen gemeinsam poliert werden.

9. Verfahren nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** als Poliermittel ein kolloidales Silikasil mit einer Teilchengröße von 500 bis 50 nm verwendet wird.

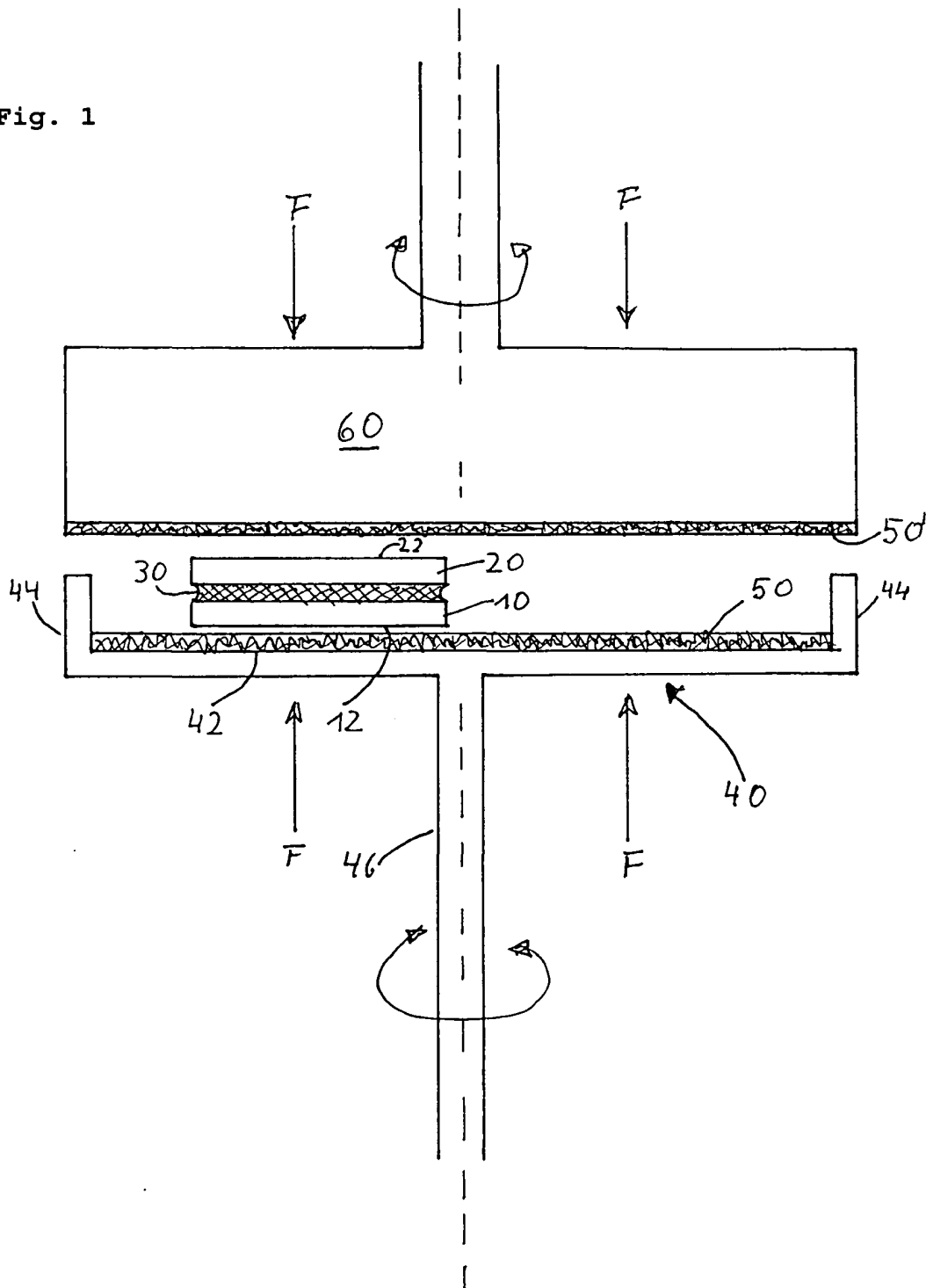
10. Substratwafer für defektfreie Halbleiterbauelemente, erhältlich nach dem Verfahren nach einem der Ansprüche 1 bis 9.

11. Verwendung des Wafers nach Anspruch 10 zur Herstellung von elektronischen Bauteilen in der Hochtemperatur- und Hochenergietechnik, in Lasern und in lichtstarken Leuchtdioden.

12. Elektronisches Halbleiterbauteil, umfassend ein Substrat sowie eine oder mehrere übereinanderliegende darauf angeordnete defektarme Schichten aus halbleitenden Materialien erhältlich durch Herstellen eines Einkristalles und ggf. Tempern des Einkristalles, Zerteilen des Einkristalles zu Scheiben, Schleifen und/oder Läppen und Polieren sowie Tempern der so erhaltenen Scheiben, Endpolieren und Reinigen mindestens einer Scheibenoberfläche, sowie anschließende Beschichtung der Oberfläche mit halbleitenden Materialien, **dadurch gekennzeichnet, dass** das defektarme Halbleiterelement durch ein Polierverfahren nach einem der Ansprüche 1 - 9 erhältlich ist.



Fig. 1



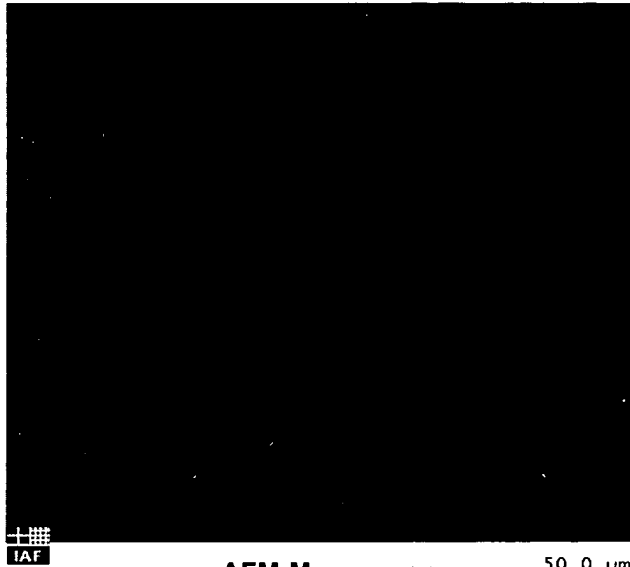


Fig. 2a

AFM-Messungen,  
50μm x 50μm

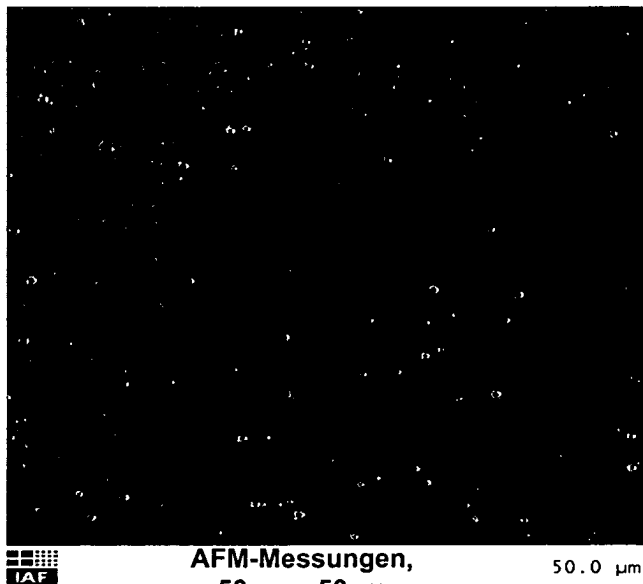


Fig. 2b

AFM-Messungen,  
50μm x 50μm

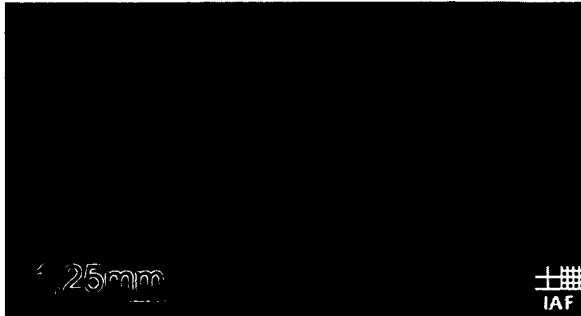


Fig. 3a



Fig. 3b



Fig. 3c

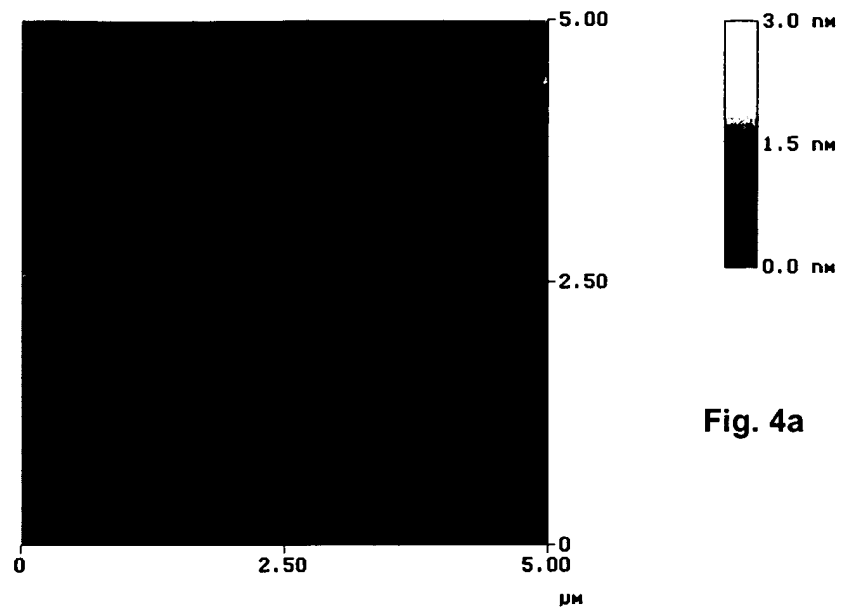


Fig. 4a

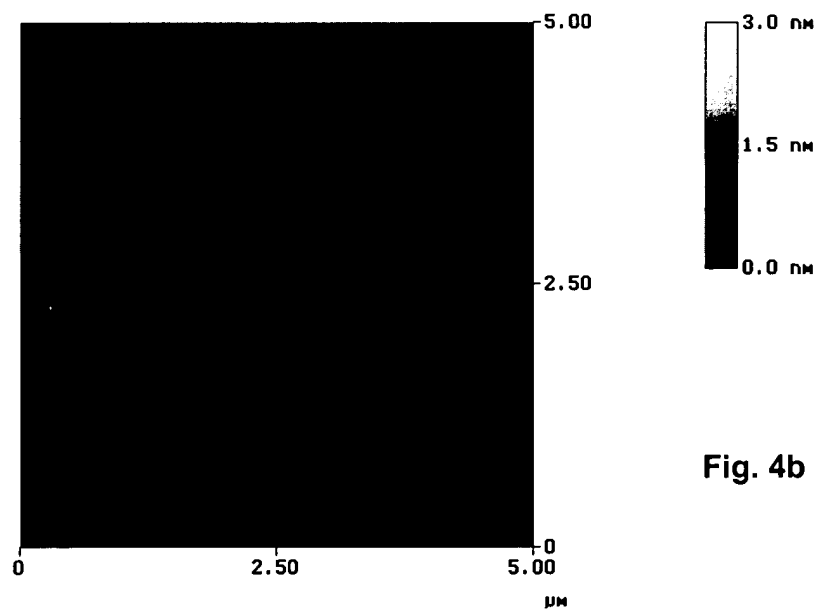


Fig. 4b