



(12) DEMANDE DE BREVET EUROPEEN

(43) Date de publication:
11.10.2006 Bulletin 2006/41

(51) Int Cl.:
H03K 17/16^(2006.01) H02M 1/00^(2006.01)

(21) Numéro de dépôt: 06290271.3

(22) Date de dépôt: 16.02.2006

(84) Etats contractants désignés:
AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
HU IE IS IT LI LT LU LV MC NL PL PT RO SE SI
SK TR
Etats d'extension désignés:
AL BA HR MK YU

(72) Inventeurs:
• Balmeffre, Alexandre
38360 Sassenage (FR)
• Patry, Jean-Luc
38920 Crolles (FR)

(30) Priorité: 04.03.2005 FR 0502222

(74) Mandataire: Bentz, Jean-Paul et al
Novagraaf Technologies,
122, rue Edouard Vaillant
92593 Levallois-Perret Cedex (FR)

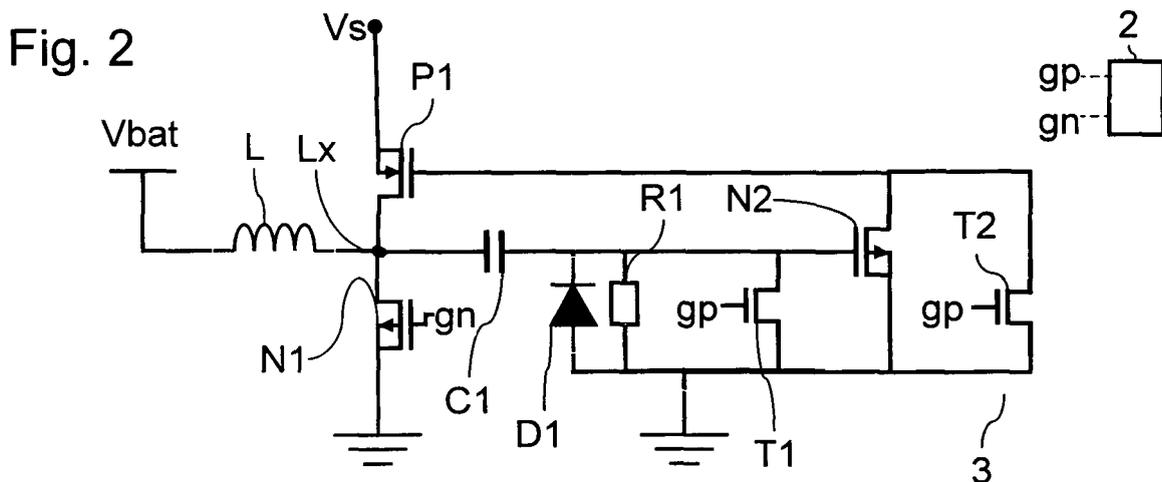
(71) Demandeur: STMicroelectronics SA
92120 Montrouge (FR)

(54) Source d'alimentation à découpage

(57) L'invention propose une source d'alimentation à découpage (3), comprenant :

- une inductance (L) présentant des première et seconde bornes ;
- un noeud de sortie (Vs) ;
- un transistor NMos (N1) dont le drain est connecté à la première borne;
- un transistor PMos (P1) dont le drain est connecté à la première borne;

- un dispositif de commande (2) générant des signaux de commande des transistors NMos et PMos ne rendant pas ces transistors passants simultanément;
- une capacité (C1) présentant une troisième borne connectée à la première borne et une quatrième borne ;
- une résistance (R1) présentant une cinquième borne connectée à la quatrième borne et une sixième borne;
- un transistor NMos (N2), dont le drain est connecté à la grille du transistor PMos (P1) et dont la grille est connectée à la quatrième borne.



Description

[0001] L'invention concerne de façon générale les sources d'alimentation à découpage et en particulier des sources d'alimentation à découpage présentant une inductance dont le niveau de tension est défini par deux commutateurs de commande.

[0002] La figure 1 illustre une source d'alimentation à découpage 1 de l'état de la technique. Cette alimentation à découpage 1 est un convertisseur continu-continu élévateur de tension tel que décrit dans le document FR-2 841 061. La source d'alimentation à découpage 1 présente une inductance L connectée d'une part à une source d'alimentation à courant continu Vbat et d'autre part à un noeud intermédiaire Lx. Un transistor NMos N1 a sa source connectée à la masse et son drain connecté au noeud Lx. Un transistor PMos P1 a son drain connecté au noeud Lx et sa source connectée à la sortie Vs de l'alimentation à découpage 1. Une charge R à alimenter et un condensateur C sont connectés en parallèle entre la sortie Vs et la masse. Un dispositif de commande d'alimentation à découpage 2 est connecté aux grilles des transistors P1 et N1. Le dispositif de commande 2 pilote les transistors P1 et N1 de façon que l'un soit bloqué lorsque l'autre est passant et de façon à éviter que le courant circulant à travers l'inductance devienne négatif. Afin d'éviter que les transistors P1 et N1 soient passants simultanément, lors du blocage d'un transistor, l'autre transistor est maintenu bloqué pendant une durée généralement comprise entre 20 et 100 ns avant d'être rendu passant.

[0003] Durant la phase transitoire où les deux transistors sont bloqués, de l'énergie stockée dans l'inductance est évacuée dans le substrat par l'intermédiaire du transistor PNP parasite intrinsèquement formé par le transistor P1 en technologie CMOS. Cette évacuation de courant dans le substrat grève le rendement énergétique de l'alimentation à découpage. De plus, ce courant peut perturber le fonctionnement d'autres dispositifs intégrés dans le substrat. En outre, lorsque le transistor PNP parasite formé par P1 est conducteur, le noeud intermédiaire Lx subit une surtension qui peut nuire à la fiabilité du transistor N1.

[0004] L'invention vise à résoudre un ou plusieurs de ces inconvénients.

L'invention porte ainsi sur une source d'alimentation à découpage comprenant :

- une inductance présentant des première et seconde bornes ;
- un noeud de sortie;
- un transistor NMos dont la source est connectée à la masse et dont le drain est connecté à la première électrode de l'inductance ;
- un transistor PMos dont le drain est connecté à la première électrode de l'inductance ;
- un dispositif de commande d'alimentation à découpage générant des signaux de commande de com-

mutation des transistors NMos et PMos aptes à ne pas rendre ces transistors passants simultanément;

- une capacité présentant une première borne connectée à la première borne de l'inductance et une seconde borne ;
- une résistance présentant une première borne connectée à la seconde borne de la capacité et une seconde borne connectée à la masse ;
- un transistor NMos de détection, dont la source est connectée à la masse, dont le drain est connecté à la grille du transistor PMos et dont la grille est connectée à la seconde borne de la capacité.

[0005] Selon une variante:

- la seconde borne de l'inductance est connectée à une source d'alimentation à courant continu ;
- la source du transistor PMos est connectée au noeud de sortie.

[0006] Selon encore une variante, au moins un autre noeud de sortie et au moins un autre transistor PMos dont le drain est connecté à la première électrode de l'inductance, dont la source est connectée à l'autre noeud de sortie et dont la grille est connectée au drain du transistor NMos de détection.

[0007] Selon encore une autre variante, la source d'alimentation à découpage comprend en outre un transistor de blocage présentant une première électrode connectée à la masse, une seconde électrode connectée à la grille du transistor NMos de détection et une électrode de commande ; le dispositif de commande d'alimentation à découpage rendant passant le transistor de blocage lorsque le transistor NMos de détection est passant.

[0008] Selon une autre variante, la source d'alimentation à découpage comprend en outre un transistor de commande, présentant une première électrode connectée à la masse, une seconde électrode connectée à la grille du transistor PMos et une électrode de commande ; le dispositif de commande d'alimentation à découpage commandant une conduction simultanée du transistor de commande et du transistor de blocage.

[0009] Lesdits transistors, la capacité et la résistance peuvent être intégrés sur un même substrat.

[0010] D'autres caractéristiques et avantages de l'invention ressortiront clairement de la description qui en est faite ci-après, à titre indicatif et nullement limitatif, en référence aux dessins annexés, dans lesquels :

- la figure 1 illustre une alimentation à découpage élévateur de tension selon l'art antérieur ;
- la figure 2 illustre un exemple d'alimentation à découpage élévateur de tension selon l'invention ;
- la figure 3 est un chronogramme représentant le fonctionnement de l'alimentation à découpage pour rendre passant son transistor PMos.

[0011] L'invention propose de détecter une commuta-

tion de blocage du transistor NMos et de rendre passant le transistor PMos lors de cette détection. En effet, le blocage du transistor NMos crée une surtension au niveau des drains des transistors PMos et NMos. Un circuit RC connecté aux drains des transistors PMos et NMos rend passant un transistor de détection NMos lors de l'apparition de la surtension. Lorsque le transistor de détection est passant, le transistor PMos est également rendu passant.

[0012] L'invention permet de garantir une mise en conduction du transistor PMos dès que le blocage du transistor NMos est détecté. La durée de blocage simultané du transistor NMos et du transistor PMos est ainsi particulièrement réduite. La durée de conduction dans le substrat par l'intermédiaire du transistor parasite est par conséquent également réduite, ce qui accroît le rendement de l'alimentation à découpage et limite d'éventuelles perturbations sur d'autres circuits intégrés. Ces résultats sont en outre obtenus sans faire appel à un circuit comparateur à temps de réponse réduit, qui accroîtrait le coût et les difficultés d'intégration de l'alimentation à découpage.

[0013] La figure 2 représente une source d'alimentation à découpage 3 formant un convertisseur continu-continu élévateur de tension. Une inductance L présente une première électrode connectée à un noeud intermédiaire Lx et une seconde électrode connectée à une source d'alimentation à courant continu Vbat. Un transistor NMos N1 a sa source connectée à la masse et son drain connecté au noeud intermédiaire Lx. Un transistor PMos P1 a sa source connectée à un noeud de sortie Vs et son drain connecté au noeud intermédiaire Lx. Un condensateur C1 a sa première borne connectée au noeud intermédiaire Lx et sa seconde borne connectée à la grille d'un transistor NMos N2. La source du transistor N2 est connectée à la masse et son drain est connecté à la grille du transistor P1. Une diode D1, une résistance R1 et un transistor T1 sont connectés en parallèle entre la grille du transistor N2 et la masse. Un transistor T2 présente une première électrode connectée à la masse et une seconde électrode connectée à la grille du transistor P1. Un dispositif de commande d'alimentation à découpage 2 génère des signaux de commande gp et gn. Ces signaux de commande sont prévus pour commander les commutations des transistors N1 et P1, afin de définir le niveau de tension sur le noeud de sortie Vs, tout en évitant que les transistors N1 et P1 soient passants simultanément. Le signal gn est appliqué sur la grille du transistor N1 et le signal gp est appliqué sur les électrodes de commande des transistors T1 et T2.

[0014] Le fonctionnement de l'alimentation à découpage 3 lors du blocage du transistor N1 est illustré à la figure 3.

[0015] Avant l'instant t1, le transistor N1 est passant, sa grille étant polarisée par le signal gn au niveau haut. Le signal gp est au niveau bas et ainsi les transistors T1 et T2 sont bloqués. Le transistor N2 est bloqué par le niveau bas appliqué sur sa grille (signal GN2). Le tran-

sistor P1 est bloqué par le niveau haut appliqué sur sa grille (signal GP1).

[0016] A l'instant t1, le dispositif de commande 2 génère un front descendant du signal gn, bloquant le transistor N1. Une surtension est alors générée sur le noeud intermédiaire Lx. Un courant traverse alors le condensateur C1 et la résistance R1. La tension GN2 s'élève alors et rend le transistor N2 passant. La tension Gp1 chute alors et le transistor P1 devient passant. Ainsi, une surtension sur le noeud intermédiaire Lx rend le transistor P1 passant.

[0017] Afin de rapidement bloquer le transistor N2 tout en maintenant le transistor P1 passant, un front montant du signal gp est généré à l'instant t2. Les transistors T1 et T2 sont ainsi rendus passants. La grille de N2 est alors connectée à la masse et le transistor N2 se bloque. Le transistor T2 passant maintient le transistor P1 passant.

[0018] Les inventeurs ont déterminé que l'invention permettait d'obtenir une durée séparant le blocage de N1 et la mise en conduction de P1 inférieure à 5ns. Pendant la durée séparant la mise en conduction de P1 et l'instant t2, la puissance dissipée dans le transistor N2 est nettement inférieure à la puissance dissipée dans le substrat dans l'art antérieur. Le rendement de l'alimentation à découpage est ainsi amélioré.

[0019] L'invention est particulièrement adaptée pour une source d'alimentation à découpage présentant plusieurs sorties. On peut ainsi prévoir que le convertisseur élévateur de tension illustré précédemment présente plusieurs noeuds de sortie. Chaque noeud de sortie est connecté à la source d'un transistor PMos respectif, le drain de ce transistor étant connecté au noeud intermédiaire Lx. Le drain du transistor N2 est connecté à la grille de chaque transistor PMos. Une surintensité sur le noeud intermédiaire Lx permet ainsi de rendre passant l'ensemble des transistors PMos associés aux noeuds de sortie.

[0020] L'homme du métier peut constater que la solution de l'invention peut être mise en oeuvre avec des composants usuels, qui peuvent facilement être intégrés dans le même substrat que les transistors de l'alimentation à découpage.

[0021] Bien que l'exemple décrit traite uniquement d'un convertisseur élévateur de tension, l'homme du métier parviendra aisément à former un convertisseur abaisseur de tension sur la base de l'enseignement précédent.

Revendications

1. Source d'alimentation à découpage (3), comprenant :

- une inductance (L) présentant des première et seconde bornes ;
- un noeud de sortie (Vs) ;
- un transistor NMos (N1) dont la source est connectée à la masse et dont le drain est connecté à la première borne de l'inductance ;

- un transistor PMos (P1) dont le drain est connecté à la première borne de l'inductance ;
- un dispositif de commande d'alimentation à découpage (2) générant des signaux de commande de commutation des transistors NMos et PMos aptes à ne pas rendre ces transistors passants simultanément;

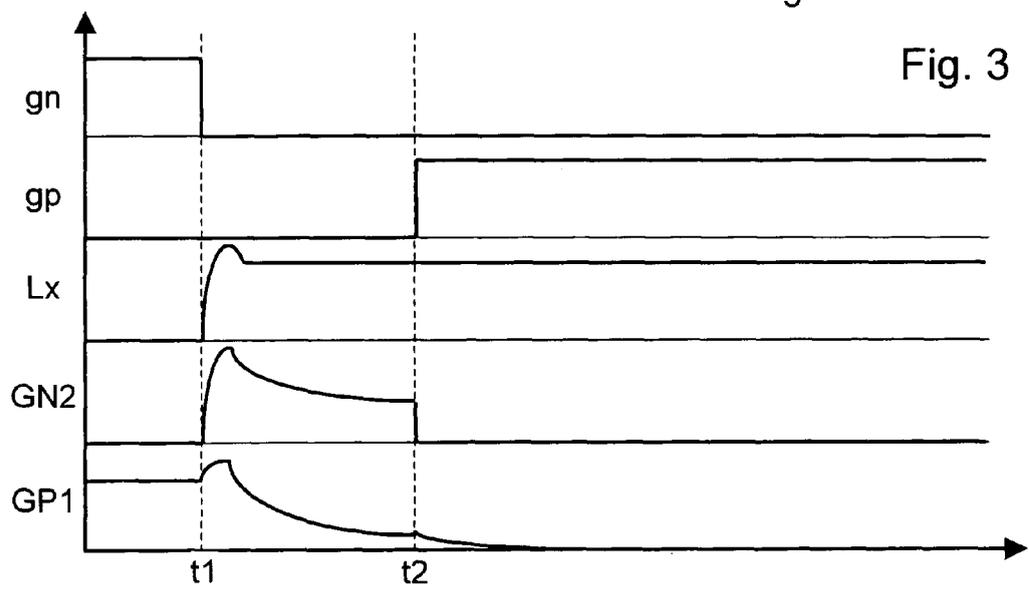
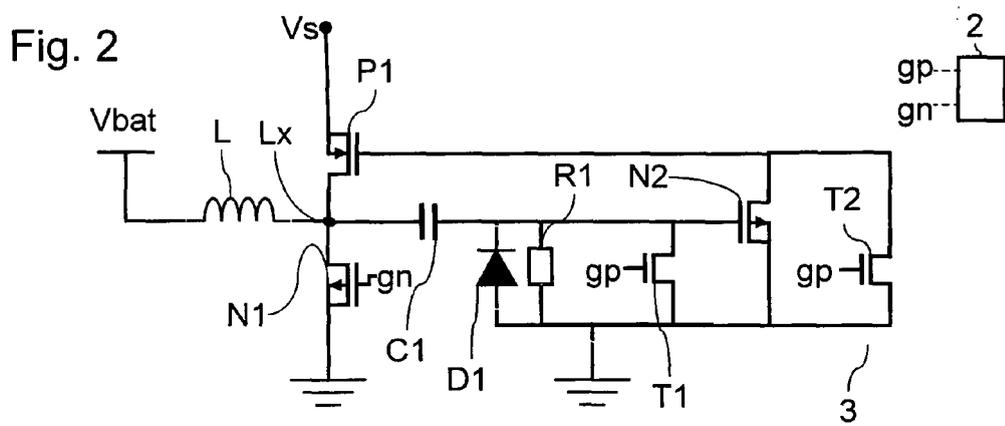
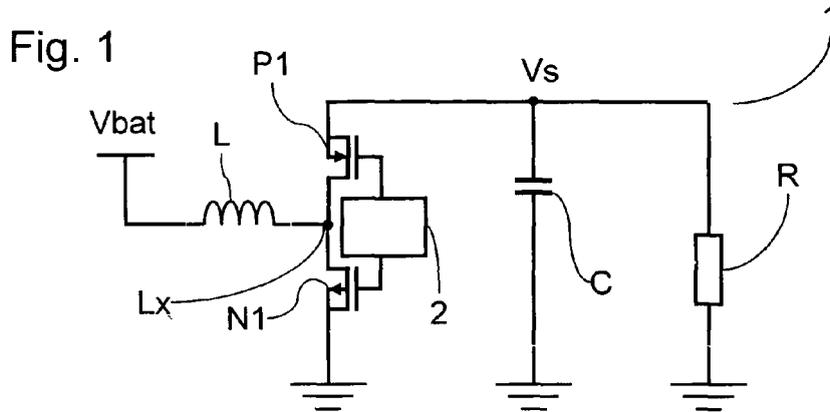
caractérisé en ce qu'il comprend en outre :

- une capacité (C1) présentant une première borne connectée à la première borne de l'inductance (L) et une seconde borne ;
 - une résistance (R1) présentant une première borne connectée à la seconde borne de la capacité (C1) et une seconde borne connectée à la masse ;
 - un transistor NMos de détection (N2), dont la source est connectée à la masse, dont le drain est connecté à la grille du transistor PMos (P1) et dont la grille est connectée à la seconde borne de la capacité.
2. Source d'alimentation à découpage (3) selon la revendication 1, dans laquelle:
- la seconde borne de l'inductance (L) est connectée à une source d'alimentation à courant continu (Vbat) ;
 - la source du transistor PMos (P1) est connectée au noeud de sortie (Vs).
3. Source d'alimentation à découpage (3) selon la revendication 2, comprenant en outre au moins un autre noeud de sortie et au moins un autre transistor PMos dont le drain est connecté à la première électrode de l'inductance (L), dont la source est connectée à l'autre noeud de sortie et dont la grille est connectée au drain du transistor NMos de détection (N2).
4. Source d'alimentation à découpage selon l'une quelconque des revendications précédentes,
- comprenant en outre un transistor de blocage (T1) présentant une première électrode connectée à la masse, une seconde électrode connectée à la grille du transistor NMos de détection (N2) et une électrode de commande ;
 - le dispositif de commande d'alimentation à découpage rendant passant le transistor de blocage (T1) lorsque le transistor NMos (N2) de détection est passant.
5. Source d'alimentation à découpage (3) selon la revendication 4,
- comprenant en outre un transistor de comman-

de (T2), présentant une première électrode connectée à la masse, une seconde électrode connectée à la grille du transistor PMos (P1) et une électrode de commande ;

- le dispositif de commande d'alimentation à découpage (2) commandant une conduction simultanée du transistor de commande (T2) et du transistor de blocage (T1).

6. Source d'alimentation à découpage (3) selon l'une quelconque des revendications précédentes, dans laquelle lesdits transistors, la capacité et la résistance sont intégrés sur un même substrat.





DOCUMENTS CONSIDERES COMME PERTINENTS			
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	Revendication concernée	CLASSEMENT DE LA DEMANDE (IPC)
A,D	FR 2 841 061 A (STMICROELECTRONICS SA) 19 décembre 2003 (2003-12-19) * abrégé * * alinéa [0044] * * figures *	1-6	INV. H03K17/16 H02M1/00
A	----- US 2004/207372 A1 (YOSHIKAWA NORIAKI) 21 octobre 2004 (2004-10-21) * abrégé * * alinéas [0047], [0056], [0057], [0070] * * figure 5 *	1-6	
A	----- US 2004/070377 A1 (BAI YUMING ET AL) 15 avril 2004 (2004-04-15) * alinéa [0005] * * alinéas [0036] - [0039] * * figure 5 *	1-6	
			DOMAINES TECHNIQUES RECHERCHES (IPC)
			H03K H02M
Le présent rapport a été établi pour toutes les revendications			
Lieu de la recherche		Date d'achèvement de la recherche	Examineur
La Haye		29 août 2006	Marannino, E.
CATEGORIE DES DOCUMENTS CITES			
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire		T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant	

**ANNEXE AU RAPPORT DE RECHERCHE EUROPEENNE
RELATIF A LA DEMANDE DE BREVET EUROPEEN NO.**

EP 06 29 0271

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche européenne visé ci-dessus.

Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

29-08-2006

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
FR 2841061	A	19-12-2003	EP 1372252 A1	17-12-2003
			US 2004027098 A1	12-02-2004

US 2004207372	A1	21-10-2004	JP 3670653 B2	13-07-2005
			JP 2004328812 A	18-11-2004

US 2004070377	A1	15-04-2004	AUCUN	

EPO FORM P0460

Pour tout renseignement concernant cette annexe : voir Journal Officiel de l'Office européen des brevets, No.12/82