

(19)



(11)

EP 1 860 920 A1

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
28.11.2007 Patentblatt 2007/48

(51) Int Cl.:
H05B 33/08 (2006.01)

(21) Anmeldenummer: 06010545.9

(22) Anmeldetag: 22.05.2006

(84) Benannte Vertragsstaaten:
**AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
 HU IE IS IT LI LT LU LV MC NL PL PT RO SE SI
 SK TR**
 Benannte Erstreckungsstaaten:
AL BA HR MK YU

(71) Anmelder: **Patent-Treuhand-Gesellschaft für
 elektrische
 Glühlampen mbH
 81543 München (DE)**

(72) Erfinder: **Siegmond, Thomas, Dr.
 83624 Otterfing (DE)**

(54) **Beleuchtungsrichtung mit einer Lichtquelle und einer Tastvorrichtung und Verfahren zum Betreiben einer derartigen Beleuchtungsrichtung**

(57) Die vorliegende Erfindung betrifft eine Beleuchtungsrichtung mit einer Lichtquelle und einer Tastvorrichtung, die einen Taster, einen Anschluss für eine Versorgungsspannung und ein D-Flip-Flop (10) umfasst, wobei das D-Flip-Flop (10) einen Set-Eingang, einen Reset-Eingang, einen Clock-Eingang, einen Daten-Eingang, einen Q-Ausgang und einen Qbar-Ausgang aufweist, wobei die Lichtquelle am Q-Ausgang oder am Qbar-Ausgang angeschlossen ist, wobei sie weiterhin

umfasst: ein erstes Zeitglied (C2, R6) mit einer ersten Zeitkonstante (τ_1), das einerseits über den Taster (T3) mit dem Anschluss (U_V) für die Versorgungsspannung und andererseits mit dem Clock-Eingang verbindbar ist; ein zweites Zeitglied (R7, C3) mit einer zweiten Zeitkonstante (τ_2), das zwischen den Qbar-Ausgang und den Daten-Eingang gekoppelt ist; wobei die zweite Zeitkonstante (τ_2) größer ist als die erste Zeitkonstante (τ_1). Sie betrifft überdies ein Verfahren zum Betreiben einer derartigen Beleuchtungsrichtung.

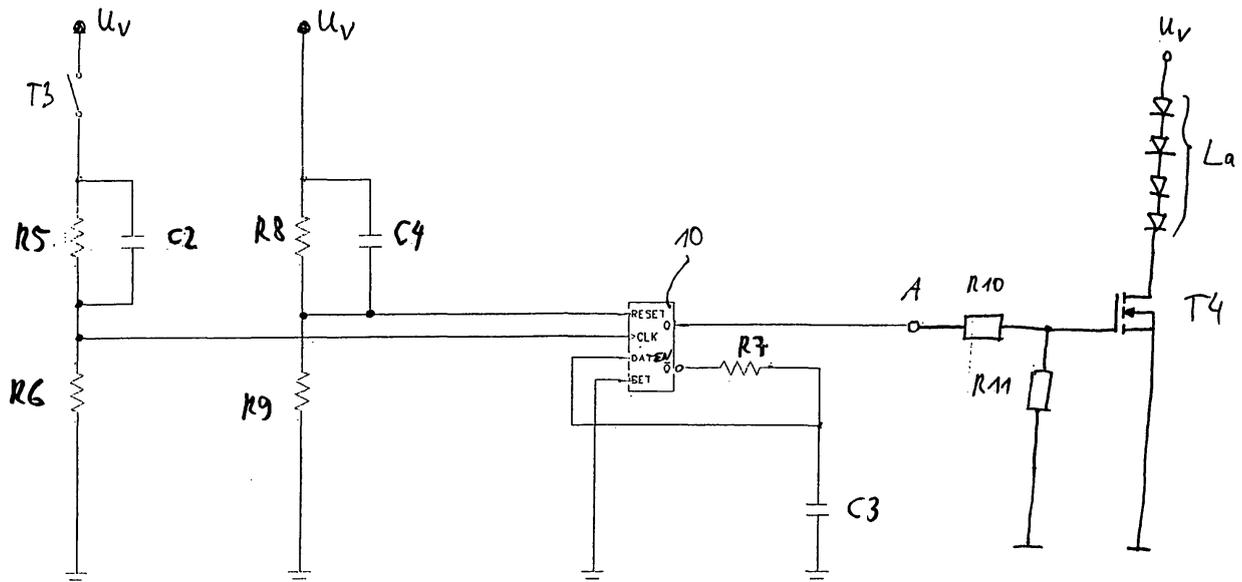


Fig. 3

EP 1 860 920 A1

Beschreibung

Technisches Gebiet

[0001] Die vorliegende Erfindung betrifft eine Beleuchtungs-
5 vorrichtung mit einer Lichtquelle und einer Tastvor-
richtung, die einen Taster, einen Anschluss für eine Ver-
sorgungsspannung und ein D-Flip-Flop umfasst, wobei
das D-Flip-Flop einen Set-Eingang, einen Reset-Ein-
10 gang, einen Clock-Eingang, einen Daten-Eingang, einen
Q-Ausgang und einen Qbar-Ausgang aufweist, wobei,
die Lichtquelle am Q-Ausgang oder am Qbar-Ausgang
angeschlossen ist. Sie betrifft überdies ein Verfahren
zum Betreiben einer derartigen Beleuchtungs-
15 vorrichtung.

Stand der Technik

[0002] In modernen Leuchten kommen zunehmend
20 flache Folientastvorrichtungen und flache Taster zum
Einsatz, mit denen beispielsweise die Lichtquelle ge-
schaltet oder gedimmt werden soll. Ein Problem hierbei
stellt die Entprellung der Tastvorrichtung dar.

[0003] Zwei aus dem Stand der Technik bekannte, für
25 derartige Aufgaben eingesetzte Tastvorrichtungen sind
in den Figuren 1 und 2 dargestellt.

[0004] Fig. 1 zeigt eine Tastvorrichtung, die einen Ta-
30 ster T1, insbesondere einen Wechselschalter, umfasst
sowie zwei Pull-Up-Widerstände R1, R2 und zwei über
Kreuz gekoppelte NAND-Gatter, die zusammen ein R/S-
FlipFlop bilden. Die nicht dargestellte Lichtquelle ist an
den Ausgang A zu koppeln, beispielsweise direkt oder
über einen Schalttransistor oder ein elektronisches
35 Schaltelement. Der wesentliche Nachteil dieser in Fig. 1
dargestellten Tastvorrichtung besteht darin, dass der Ta-
ster T1 mehrpolig, d.h. als Umschalter, ausgebildet wer-
den muss, was für eine Vielzahl von Anwendungen zu
teuer ist.

[0005] Die in Fig. 2 dargestellte Tastvorrichtung ver-
40 wendet zur Entprellung ein RC-Glied, das die Widerstän-
de R3, R4 und den Kondensator C1 umfasst. Weiterhin
verwendet werden ein Taster T2 sowie ein Inverter I1.
Zur Dimensionierung des RC-Glieds muss die Prellzeit
des Tasters T2 bekannt sein. Das RC-Glied muss auf
den Taster T2 und die Schaltschwellen des Inverters I1
45 abgestimmt sein, damit die Entprellung zuverlässig funk-
tioniert. Ist nämlich das RC-Glied zu knapp, d.h. mit zu
geringer Zeitkonstante, dimensioniert, schaltet die Tast-
vorrichtung bei einem Prellen nochmals. Bei einer zu
langsamen Dimensionierung ergibt sich eine uner-
wünschte Totzeit. Da der Kondensator C1 analog aufge-
50 laden wird, führt eine Änderung der Versorgungsspan-
nung U_v zu einer Änderung der Ladezeit und damit der
Zeitabstimmung des RC-Glieds. Die Auslegung für
schnelle Schaltvorgänge, die sich durch Verwendung eines
klein dimensionierten Kondensators C auszeichnet,
reagiert empfindlich auf HF-Einkopplungen über die
55 Schalterzuleitungen und infolge einer Verschiebung der

Triggerschwelle auf Spannungseinbrüche der Versor-
gungsspannung U_v , beispielsweise bei Lastwechseln.

Darstellung der Erfindung

[0006] Der vorliegenden Erfindung liegt deshalb die
5 Aufgabe zugrunde, die eingangs genannte Beleuch-
tungs-
vorrichtung derart weiterzubilden, dass sie die
Nachteile des Standes der Technik vermeidet und sich
10 insbesondere durch eine kostengünstige Realisierung
sowie dadurch auszeichnet, dass eine zuverlässige Ent-
prellung unabhängig von der Prellzeit sichergestellt wer-
den kann. Eine weitere Aufgabe der Erfindung besteht
darin, ein entsprechendes Verfahren zum Betreiben ei-
15 ner eingangs genannten Beleuchtungs-
vorrichtung zur Verfügung zu stellen.

[0007] Diese Aufgaben werden gelöst einerseits durch
eine Beleuchtungs-
20 vorrichtung mit den Merkmalen von
Patentanspruch 1, andererseits durch ein Verfahren mit
den Merkmalen von Patentanspruch 9.

[0008] Der Erfindung liegt die Erkenntnis zugrunde,
dass diese Aufgaben gelöst werden können, wenn ein
erstes Zeitglied mit einer ersten Zeitkonstante und ein
zweites Zeitglied mit einer zweiten Zeitkonstante ver-
25 wendet werden, wobei die zweite Zeitkonstante größer
ist als die erste Zeitkonstante. Das erste Zeitglied wird
einerseits über den Taster mit dem Anschluss für die
Versorgungsspannung und andererseits mit dem Clock-
Eingang verbunden. Das zweite Zeitglied wird zwischen
30 den Qbar-Ausgang und den Daten-Eingang gekoppelt.
Befindet sich das D-Flip-Flop im zurückgesetzten Zu-
stand, wird durch ein Drücken des Tasters über das erste
Zeitglied ein pulsartiges Spannungssignal erzeugt, das
an den Clock-Eingang des D-Flip-Flops gelegt wird.
35 Durch die erste ansteigende Flanke dieses Signals wird
das D-Flip-Flop getriggert, d. h. der Pegel am Daten-
Eingang wird zeitlich synchron zum Puls am Clock-Ein-
gang abgefragt und der Q-Ausgang wird auf den Pegel
am Daten-Eingang geschaltet. Da beim D-Flip-Flop im
40 zurückgesetzten Zustand der Q-Ausgang auf Low und
der Qbar-Ausgang entsprechend auf High liegen, wird
das High-Signal des Qbar-Ausgangs über das zweite
Zeitglied an den Daten-Eingang des D-Flip-Flops ange-
legt. In diesem "zurückgesetzten" Zustand des D-Flip-
45 Flops löst der erste Impuls am Clock-Eingang einen Um-
schaltvorgang des D-Flip-Flops aus, bei dem sich die
Signale am Q-Ausgang und Qbar-Ausgang ändern. Der
Q-Ausgang geht auf High, der Qbar-Ausgang auf Low.
Der Daten-Eingang bleibt zunächst infolge der zweiten
50 Zeitkonstante auf dem vorherigen Pegel (High). Wäh-
rend dieser, durch das zweite Zeitglied bestimmten Zeit-
spanne können weitere Spannungsimpulse, die am
Clock-Eingang eintreffen, das D-Flip-Flop nicht noch-
mals umschalten, da der Daten-Eingang noch immer auf
55 High liegt. Erst wenn der Daten-Eingang auf Low geht,
d. h. nach Ablauf der zweiten Zeitkonstante, kann ein
erneuter Schaltvorgang des D-Flip-Flops durchgeführt
werden.

[0009] Durch die erfindungsgemäße Maßnahme werden sämtliche durch Tasterprellen, HF-Störungen, Spannungseinbrüche oder Lastwechsel hervorgerufene Impulsflanken am Clock-Eingang wirksam unterdrückt. Durch die Verwendung eines schlichten Tasters - im Gegensatz zu einem mehrpoligen Taster mit Umschaltkontakt - ergibt sich eine einfache und kostengünstige Dimensionierung. Die Entprellung ist überdies unabhängig von der Impedanz des Tasters. Sie ist unempfindlich gegenüber der Höhe der Versorgungsspannung, was insbesondere für batteriebetriebene Systeme aber auch bei Versorgung aus Stromquellen mit höherer Ausgangsimpedanz, beispielsweise kleine Steckernetzteile, von außerordentlicher Bedeutung ist. Schließlich ist die erfindungsgemäße Realisierung unabhängig von den Schwellen des verwendeten D-Flip-Flops. Denn die erste Flanke von Low nach High am Clock-Eingang triggert das D-Flip-Flop. Nachfolgende Trigger werden während der Zeitdauer der zweiten Zeitkonstante nicht mehr akzeptiert. Ab dem ersten Trigger am Clock-Eingang ist damit eine Verschiebung der Schwelle durch den Lastwechsel für nachfolgende Impulse ohne Auswirkung auf den Schaltzustand des D-Flip-Flops.

[0010] Eine besonders bevorzugte Ausführungsform zeichnet sich dadurch aus, dass die zweite Zeitkonstante mindestens das 10-fache, insbesondere mindestens das 50-fache, der ersten Zeitkonstante beträgt. Diese Variante stellt besonders lange sicher, dass der Daten-Eingang solange auf dem High-Pegel bleibt, bis alle durch das Drücken des Tasters erzeugten Prellimpulse am Clock-Eingang des D-Flip-Flops sicher abgeklungen sind.

[0011] Bevorzugt ist zum Zurücksetzen des D-Flip-Flops ein drittes Zeitglied mit einer dritten Zeitkonstante vorgesehen, das zwischen den Anschluss für die Versorgungsspannung und den Reset-Eingang gekoppelt ist. Besonders bevorzugt ist, wenn die dritte Zeitkonstante mindestens das 10-fache, insbesondere mindestens das 50-fache, der ersten Zeitkonstante beträgt. Dies stellt sicher, dass nach einer Abschaltung oder Unterbrechung der Versorgungsspannung bei einer erneuten Inbetriebnahme sofort ein neuer Reset-Impuls generiert werden kann.

[0012] Bevorzugt ist mindestens ein Zeitglied, noch bevorzugt alle Zeitglieder, als RC-Glied und/oder LR-Glied ausgeführt. RC-Glieder bzw. LR-Glieder sind kostengünstig zu realisieren und einfach zu dimensionieren.

[0013] Bevorzugt umfasst mindestens ein Zeitglied einen ersten und einen zweiten ohmschen Widerstand in Serienschaltung, wobei dem ersten ohmschen Widerstand ein Kondensator parallelgeschaltet ist und der Verbindungspunkt zwischen dem ersten und dem zweiten ohmschen Widerstand den Ausgang und der von diesem Verbindungspunkt abgekehrte Verbindungspunkt zwischen dem ersten ohmschen Widerstand und dem Kondensator den Eingang des jeweiligen Zeitglieds darstellt.

[0014] Weiterhin bevorzugt ist der Set-Eingang mit ei-

nem Bezugspotential, insbesondere mit dem Massepotential, gekoppelt.

[0015] Weitere vorteilhafte Ausführungsformen ergeben sich aus den Unteransprüchen.

5 **[0016]** Die im Vorhergehenden mit Bezug auf die erfindungsgemäße Beleuchtungsvorrichtung genannten Vorteile sowie die erwähnten bevorzugten Ausführungsformen und deren Vorteile gelten entsprechend, soweit anwendbar, für das erfindungsgemäße Verfahren.

10

Kurze Beschreibung der Zeichnung(en)

[0017] Im Nachfolgenden wird nunmehr ein Ausführungsbeispiel einer erfindungsgemäßen Beleuchtungsvorrichtung unter Bezugnahme auf die beigefügten Zeichnungen näher beschrieben. Es zeigen:

15 Fig. 1 eine erste aus dem Stand der Technik bekannte, in einer Beleuchtungsvorrichtung verwendete Tastvorrichtung;

20

Fig. 2 eine zweite aus dem Stand der Technik bekannte, in einer Beleuchtungsvorrichtung verwendete Tastvorrichtung;

25

Fig. 3 ein Ausführungsbeispiel einer erfindungsgemäßen Beleuchtungsvorrichtung mit einer Lichtquelle und einer Tastvorrichtung;

30

Fig. 4 den zeitlichen Verlauf der Signale am Clock-Eingang, am Daten-Eingang und am Q-Ausgang bei einem Einschaltvorgang nach einem Reset;

35

Fig. 5 den zeitlichen Verlauf der Signale am Clock-Eingang, am Daten-Eingang und am Q-Ausgang bei einem Ausschaltvorgang;

40

Fig. 6 den zeitlichen Verlauf der Signale am Clock-Eingang, am Daten-Eingang und am Q-Ausgang bei einem Einschaltvorgang und Tasterprellen in vergrößerter Darstellung; und

45

Fig. 7 den zeitlichen Verlauf der Signale am Clock-Eingang, am Daten-Eingang und am Q-Ausgang bei einer durch Tasterprellen ausgelösten steigenden Flanke in vergrößerter Darstellung.

Bevorzugte Ausführung der Erfindung

50

[0018] Fig. 3 zeigt ein Ausführungsbeispiel einer erfindungsgemäßen Beleuchtungsvorrichtung in schematischer Darstellung. Sie umfasst einen Taster T3, der zwischen den Versorgungsspannungsanschluss U_v und ein erstes Zeitglied geschaltet ist, das die Widerstände R5, R6 und den Kondensator C2 umfasst und mit dem eine erste Zeitkonstante τ_1 realisiert ist. Dabei sind der Widerstand R5 und der Kondensator C2 parallelgeschaltet,

55

wobei die am Widerstand R6 abfallende Spannung dem Clock-Eingang eines D-Flip-Flops 10 zugeführt wird. Das D-Flip-Flop weist darüber hinaus einen Reset-Eingang, einen Daten-Eingang, einen Set-Eingang, einen Q-Ausgang sowie einen Qbar-Ausgang auf. Der Qbar-Ausgang ist über ein zweites Zeitglied, das den Widerstand R7 und den Kondensator C3 umfasst, die zusammen eine zweite Zeitkonstante τ_2 bilden, mit dem Daten-Eingang verbunden. Der Set-Eingang liegt auf einem Bezugspotential, vorliegend Masse. Der Q-Ausgang stellt einen Anschluss A zum Anschließen der Lichtquelle La dar. Vorliegend ist der Ausgang A über einen Spannungsteiler, der die Widerstände R10 und R11 umfaßt, und das Gate eines Transistor T4 gekoppelt. Der Source-Anschluß des Transistors T4 ist mit dem Masseanschluß verbunden, während zwischen dem Drain-Anschluß und der Versorgungsspannung U_V die Lichtquelle La angeordnet ist, die vorliegend vier in Serie geschaltete LEDs umfasst. Anstelle des dargestellten Anschlusses der Lichtquelle La über ein elektronisches Schaltelement, vorliegend einen Transistor, könnte die Lichtquelle auch direkt an den Ausgang A gekoppelt sein. Der Reset-Eingang ist über ein drittes Zeitglied, das die Widerstände R8 und R9 sowie den Kondensator C4 umfasst und eine dritte Zeitkonstante τ_3 bildet, mit dem Versorgungsanschlusses U_V verbunden.

Zur Funktionsweise:

[0019] Zunächst ist das D-Flip-Flop 10 bei Inbetriebnahme der Beleuchtungsvorrichtung zurückzusetzen. Dazu wird mit Hilfe der Bauelemente R8, C4 und R9 beim Einschalten der Versorgungsspannung ein einzelner Reset-Impuls generiert: Der zunächst entladene Kondensator C4 wird über den Widerstand R9 einmalig mit der Zeitkonstante $\tau_3 = C4 * R9$ aufgeladen. Der Ladestrom generiert am Widerstand R9 einen Spannungsabfall, der als Signal am Reset-Eingang des D-Flip-Flops 10 anliegt und diesen zurücksetzt. Am Q-Ausgang des zurückgesetzten D-Flip-Flops 10 liegt ein Low-Signal an, am Qbar-Ausgang entsprechend ein High-Signal. Nach Beendigung der Aufladung des Kondensators C4 stellt sich am Reset-Eingang eine niedrige Spannung entsprechend dem Spannungsteiler aus den Widerständen R8 und R9 ein, beispielsweise $0,1 * U_V$. Wenn dieser Low-Pegel am Reset-Eingang anliegt, wird der Clock-Eingang des D-Flip-Flops 10 freigegeben.

[0020] Bei Abschaltung oder Unterbrechung der Versorgungsspannung am Versorgungsanschlusses U_V wird der Kondensator C4 über den Widerstand R8 mit einer vierten Zeitkonstante $\tau_4 = C4 * R8$ zügig entladen, so dass bei erneuter Inbetriebnahme sofort ein neuer Reset-Impuls generiert werden kann.

[0021] Nach dem Zurücksetzen des D-Flip-Flops kann nunmehr ein Schaltvorgang des D-Flip-Flops 10 bei Drücken des Tasters T3 stattfinden. Im Einzelnen: Zunächst wird beim Drücken des Tasters T3 der Kondensator C2 über den Widerstand R6 mit der Zeitkonstante

$\tau_1 = C2 * R6$ aufgeladen. Durch den wegen des Tasterprellens pulsformigen Ladestrom über dem Widerstand R6, fällt an diesem Widerstand eine pulsformige Spannung ab, die am Clock-Eingang des D-Flip-Flops 10 anliegt. Die erste ansteigende Flanke dieses Signals triggert das D-Flip-Flop 10, d. h. der Pegel am Daten-Eingang wird zeitlich synchron zum Impuls am Clock-Eingang abgefragt und der Q-Ausgang wird auf den Pegel am Daten-Eingang geschaltet. Da nach dem Zurücksetzen des D-Flip-Flops der Q-Ausgang auf Low und der Qbar-Ausgang auf High liegt und nach $\tau_3 = R7 * C3$ am Daten-Eingang der High-Pegel des Qbar-Ausgangs anliegt, schaltet das D-Flip-Flop nach dem ersten Clock-Impuls (Einschaltvorgang) am Clock-Eingang und die Pegel der Ausgänge ändern sich: Der Q-Ausgang wird high und der Qbar-Ausgang wird low. Besonders von Bedeutung ist hierbei, dass der Daten-Eingang zunächst auf dem vorherigen Pegel (High) bleibt, da sich der Kondensator C3 erst über den Widerstand R7 mit der Zeitkonstante τ_2 entladen muss. Während dieser Zeitspanne können nunmehr Spannungsimpulse, die am Clock-Eingang eintreffen, das D-Flip-Flop nicht wieder umschalten, da der Daten-Eingang noch immer auf dem High-Pegel liegt. Durch die infolge der Zeitkonstante τ_2 verzögerte Pegeländerung am Daten-Eingang werden sämtliche durch Tasterprellens, HF-Störungen, Spannungseinbrüche oder Lastwechsel hervorgerufene Impulsflanken am Clock-Eingang wirksam unterdrückt.

[0022] Erst wenn nach der Zeitkonstante τ_2 der Pegel des Daten-Eingangs auf den Pegel am Qbar-Ausgang geht (vorliegend ist der Qbar-Ausgang auf Low), führt eine ansteigende Signalfanke am Clock-Eingang (Ausschaltvorgang) zum Umschalten des D-Flip-Flops 10. Der Pegel am Q-Ausgang ändert sich auf Low, der am Qbar-Ausgang auf High. Der Daten-Eingang bleibt zunächst auf dem vorherigen Pegel (Low), da sich der Kondensator C3 erst über R7 aufladen muss.

[0023] Während dieser Zeitspanne können Spannungsimpulse, die am Clock-Eingang eintreffen, das D-Flip-Flop 10 nicht wieder umschalten. Durch die verzögerte Pegeländerung am Daten-Eingang infolge der Aufladung des Kondensators C3 über den Widerstand R7 werden sämtliche durch Tasterprellens, HF-Störungen, Spannungseinbrüche oder Lastwechsel hervorgerufene Impulsflanken am Clock-Eingang wirksam unterdrückt. Dabei ist die Entprellung unabhängig von der Impedanz des Tasters T1. Dies hat seine Ursache darin, dass die "ON"-Impedanz R_i des Tasters T1 klein ist, beispielsweise 30Ω , im Vergleich zum Widerstand R6, beispielsweise $10 \text{ k}\Omega$. Damit wird die Aufladung von C2, die der Summe aus $R1 + R6$ proportional ist, nur wenig von dem zusätzlichen Widerstand von R_i beeinflusst (10030Ω anstelle von 10000Ω). Die Entprellung ist überdies unempfindlich gegenüber der Höhe der Versorgungsspannung. Die Schaltschwelle des Clock-Eingangs des D-Flip-Flops muss durch einen Impuls, ausgelöst durch einen Schaltvorgang des Tasters, mindestens einmal überschritten werden, damit das Flip-Flop dann - beim ersten

derartigen Impuls - schaltet. Durch die Dimensionierung von R5, C2, R6 ist gewährleistet, dass dieser durch den Taster ausgelöste Impuls immer eine hinreichend hohe Amplitude hat, um einen Schaltvorgang des D-Flip-Flops auszulösen, auch wenn die Versorgungsspannung U_V in einem weiten Bereich, beispielsweise zwischen 8 V und 18 V Gleichspannung, variiert.

[0024] Erst wenn nach der Zeitkonstante τ_2 auf den Pegel des Qbar-Ausgangs gegangen wird (in diesem Fall ist der Qbar-Ausgang auf High, was den Zustand nach dem Zurücksetzen des D-Flip-Flops entspricht), führt eine ansteigende Signalfanke am Clock-Eingang (Einschaltvorgang) zum Umschalten des D-Flip-Flops 10.

[0025] Bedeutend für die vorliegende Erfindung ist, dass die erste Zeitkonstante $\tau_1 = C_2 * R_6$ kleiner ist als die zweite Zeitkonstante $\tau_2 = C_3 * R_7$. Die dritte Zeitkonstante $\tau_3 = C_4 * R_9$ liegt bevorzugt im Bereich zwischen 10 und 50 ms, damit kurze Spikes auf der Gleichstrom-Versorgung keinen RESET auslösen. In einem bevorzugten Ausführungsbeispiel beträgt τ_1 0,1 ms, τ_2 10 ms, τ_3 10 ms, τ_4 100 ms, R10 100 Ω und R11 1 M Ω .

[0026] Die Figuren 4 bis 7 zeigen die zeitlichen Verläufe der Signale am Clock-Eingang U_{Cl} , am Daten-Eingang U_D sowie am Q-Ausgang U_Q für ein Ausführungsbeispiel einer erfindungsgemäßen Beleuchtungsvorrichtung, wobei die zeitliche Auflösung in den Figuren 4 und 5 20,0 ms, in den Figuren 6 und 7 10,0 μ s beträgt. Fig. 4 zeigt den zeitlichen Verlauf der genannten drei Signale bei einem Einschaltvorgang nach einem Reset. Im zeitlichen Verlauf der Spannung U_{Cl} ist zunächst zum Zeitpunkt t_1 der durch Drücken des Tasters T3 erzeugte Impuls zu erkennen. Dieser führt zu einem Umschalten des D-Flip-Flops, wie am zeitlichen Verlauf der Spannung U_Q zu erkennen. Die nicht dargestellte Spannung am Qbar-Ausgang ändert sich in umgekehrter Weise, d. h. während U_Q von Low auf High geht, geht U_{Qbar} von High auf Low. Die Änderung der Spannung U_{Qbar} am Ausgang Qbar wird infolge der durch den Kondensator C3 und dem Widerstand R7 bestimmten Zeitkonstante τ_2 nur verzögert an den Daten-Eingang weitergegeben, wie durch den zeitlichen Verlauf der Spannung U_D gut zu erkennen.

[0027] Fig. 5 zeigt den zeitlichen Verlauf der genannten Signale bei einem Ausschaltvorgang des D-Flip-Flops 10. Im zeitlichen Verlauf der Spannung U_{Cl} am Clock-Eingang ist wiederum zum Zeitpunkt t_1 das Drücken des Tasters T3 zu erkennen. Daraufhin schaltet das D-Flip-Flop 10; die Spannung U_Q am Q-Ausgang geht von High auf Low. Die Spannung am Qbar-Ausgang ändert sich in umgekehrter Weise, d. h. sie geht von Low auf High. Diese Änderung wird wiederum durch den Kondensator C3 und den Widerstand R7 festgelegte Zeitkonstante τ_2 nur verzögert an den Daten-Eingang weitergegeben, wie durch den zeitlichen Verlauf der Spannung U_D gut zu erkennen.

[0028] Wie bereits erwähnt, zeigen die Figuren 6 und 7 den zeitlichen Verlauf der genannten Signale in deutlich größerer Auflösung, jeweils bei einem Einschaltvorgang.

Die Auflösung ist so groß, dass die Verkleinerung der Amplitude der Spannung U_D kaum zu erkennen ist (was jedoch im Hinblick auf die Darstellung in den Figuren 6 und 7 ohne Relevanz ist). Zunächst zu Fig. 6: Fig. 6 zeigt deutlich, dass ein Tasterprellen, d. h. mehrere aufeinanderfolgende Impulse am Clock-Eingang, siehe den Verlauf der Spannung U_{Cl} , zuverlässig nicht zu einem entsprechenden Schalten des D-Flip-Flops führen. Dies ist daran zu erkennen, dass sich die Spannung U_Q am Q-Ausgang trotz der Folge von Impulsen am Clock-Eingang nach einer ersten Änderung nicht nochmals ändert. Die Ursache liegt darin, dass zum Zeitpunkt der wiederholten Impulse am Clock-Eingang der Daten-Eingang noch immer auf High liegt, siehe die entsprechende Amplitude der Spannung U_D .

[0029] Fig. 7 zeigt ein weiteres Beispiel: Hier ist darauf hinzuweisen, dass im zeitlichen Verlauf der Spannung U_{Cl} am Clock-Eingang eine deutlich ausgeprägte zweite ansteigende Flanke zum Zeitpunkt t_2 auftritt. Wie am zeitlichen Verlauf der Spannung U_Q am Q-Ausgang zu erkennen ist, führt diese zweite ansteigende Flanke nicht zu einem erneuten Umschalten des D-Flip-Flops 10. Ursache ist wiederum, dass zum Zeitpunkt t_2 des Auftretens der zweiten ansteigenden Flanke die Spannung U_D am Signaleingang des D-Flip-Flops noch immer auf High ist.

Patentansprüche

1. Beleuchtungsvorrichtung mit einer Lichtquelle und einer Tastvorrichtung, die einen Taster, einen Anschluss für eine Versorgungsspannung und ein D-Flip-Flop (10) umfasst, wobei das D-Flip-Flop (10) einen Set-Eingang, einen Reset-Eingang, einen Clock-Eingang, einen Daten-Eingang, einen Q-Ausgang und einen Qbar-Ausgang aufweist, wobei die Lichtquelle am Q-Ausgang oder am Qbar-Ausgang angeschlossen ist,

dadurch gekennzeichnet,
dass sie weiterhin umfasst:

- ein erstes Zeitglied (C2, R6) mit einer ersten Zeitkonstante (τ_1), das einerseits über den Taster (T3) mit dem Anschluss (U_V) für die Versorgungsspannung und andererseits mit dem Clock-Eingang verbindbar ist;
- ein zweites Zeitglied (R7, C3) mit einer zweiten Zeitkonstante (τ_2), das zwischen den Qbar-Ausgang und den Daten-Eingang gekoppelt ist;

wobei die zweite Zeitkonstante (τ_2) größer ist als die erste Zeitkonstante (τ_1).

2. Beleuchtungsvorrichtung nach Anspruch 1, **dadurch gekennzeichnet,**
dass die zweite Zeitkonstante (τ_2) mindestens das 10-fache, insbesondere mindestens das 50-fache,

- der ersten Zeitkonstante (τ_1) beträgt.
3. Beleuchtungsvorrichtung nach einem der Ansprüche 1 und 2,
dadurch gekennzeichnet, 5
dass sie ein drittes Zeitglied (C4, R9) mit einer dritten Zeitkonstante (τ_3) umfasst, das zwischen den Anschluss für die Versorgungsspannung und den Reset-Eingang gekoppelt ist. 10
 4. Beleuchtungsvorrichtung nach Anspruch 3,
dadurch gekennzeichnet,
dass die dritte Zeitkonstante (τ_3) mindestens das 10-fache, insbesondere mindestens das 50-fache, der ersten Zeitkonstante (τ_1) beträgt. 15
 5. Beleuchtungsvorrichtung nach einem der Ansprüche 3 oder 4,
dadurch gekennzeichnet,
dass dritte Zeitkonstante (τ_3) mindestens 10 ms, bevorzugt zwischen 10 ms und 50 ms, beträgt. 20
 6. Beleuchtungsvorrichtung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, 25
dass mindestens ein Zeitglied als RC-Glied (C2, R6; C4, R9; C3, R7) und/oder LR-Glied ausgeführt ist.
 7. Beleuchtungsvorrichtung nach einem der vorhergehenden Ansprüche, 30
dadurch gekennzeichnet,
dass mindestens ein Zeitglied einen ersten (R5; R8) und einen zweiten ohmschen Widerstand in Serienschaltung (R5, R6; R8, R9) umfasst, wobei dem ersten ohmschen Widerstand (R5; R8) ein Kondensator (C2; C4) parallelgeschaltet ist und der Verbindungspunkt zwischen dem ersten (R5; R8) und dem zweiten ohmschen Widerstand (R6; R9) den Ausgang und der von diesem Verbindungspunkt abgekehrte Verbindungspunkt zwischen dem ersten ohmschen Widerstand (R5; R8) und dem Kondensator (C2; C4) den Eingang des jeweiligen Zeitglieds darstellt. 35 40
 8. Beleuchtungsvorrichtung nach einem der vorhergehenden Ansprüche, 45
dadurch gekennzeichnet,
dass der Set-Eingang mit einem Bezugspotential, insbesondere mit dem Massepotential, gekoppelt ist. 50
 9. Verfahren zum Betreiben einer Beleuchtungsvorrichtung mit einer Lichtquelle und einer Tastvorrichtung, die einen Taster, einen Anschluss für eine Versorgungsspannung und ein D-Flip-Flop (10) umfasst, wobei das D-Flip-Flop (10) einen Set-Eingang, einen Reset-Eingang, einen Clock-Eingang, einen Daten-Eingang, einen Q-Ausgang und einen Qbar-

Ausgang aufweist, wobei die Lichtquelle am Q-Ausgang oder am Qbar-Ausgang angeschlossen ist, **gekennzeichnet durch** folgende Schritte:

- a) Drücken des Tasters, um den Anschluss für die Versorgungsspannung über ein erstes Zeitglied (C2, R6) mit einer ersten Zeitkonstante (τ_1) mit dem Clock-Eingang zu verbinden;
- b) Koppeln des Signals am Qbar-Ausgang über ein zweites Zeitglied (R7, C3) mit einer zweiten Zeitkonstante (τ_2), die größer ist als die, erste Zeitkonstante (τ_1), an den Daten-Eingang.

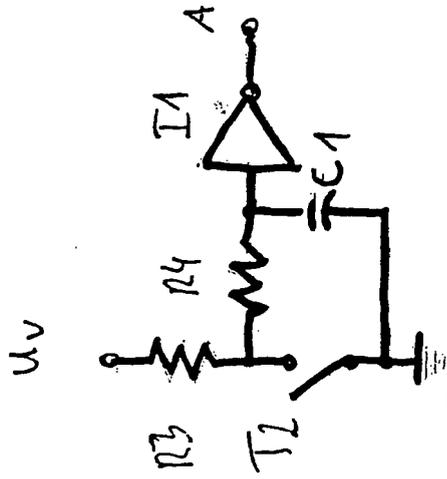


Fig. 2 (SdT)

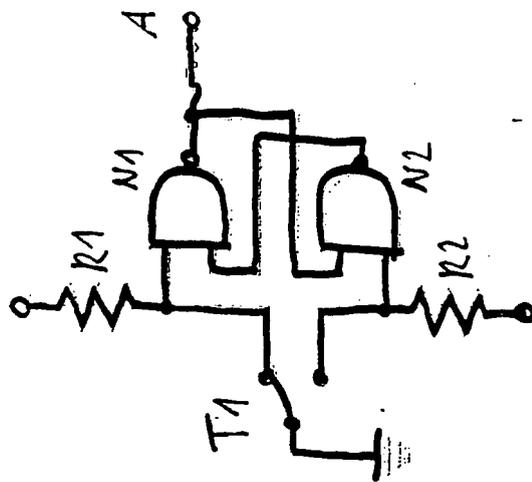


Fig. 1 (SdT)

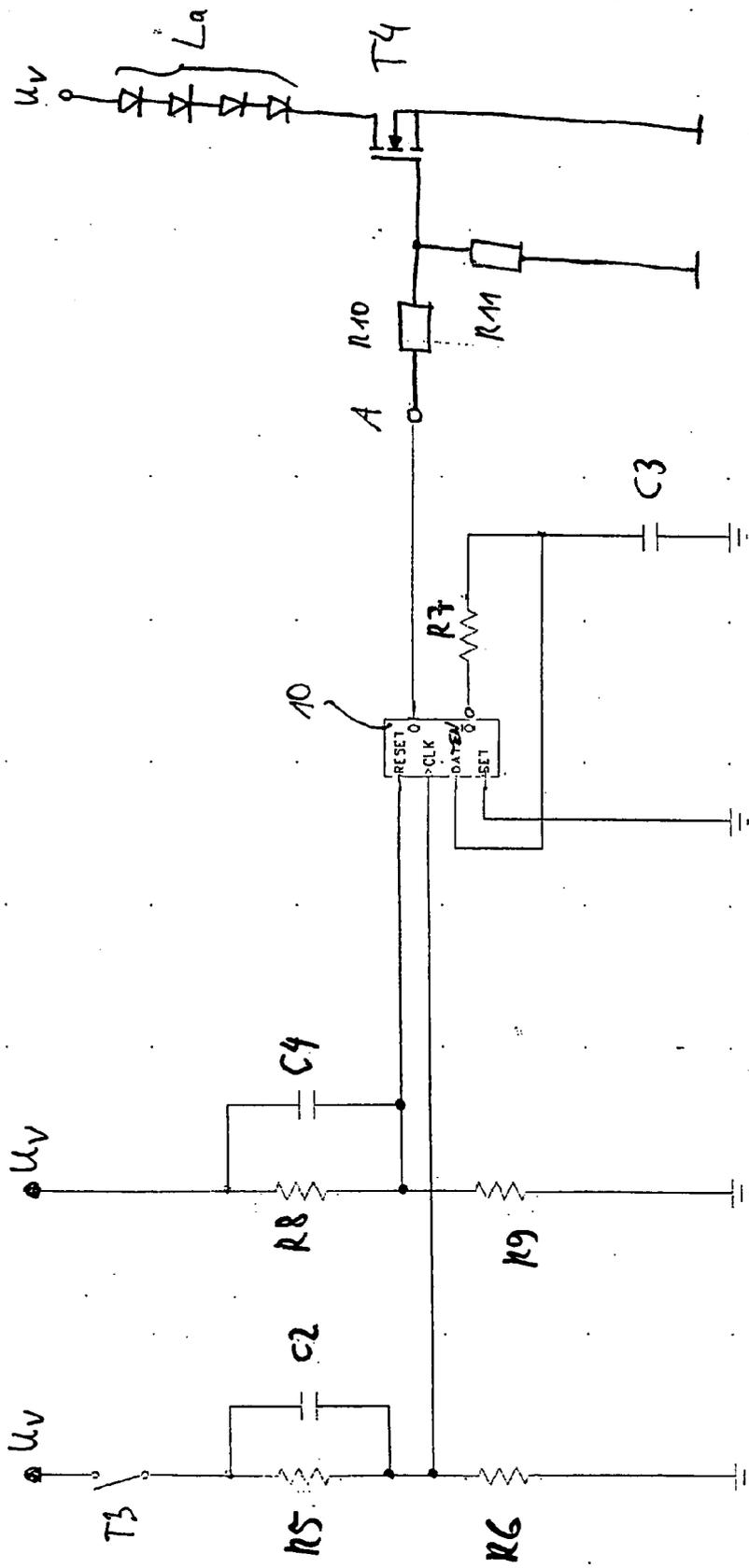


Fig. 3

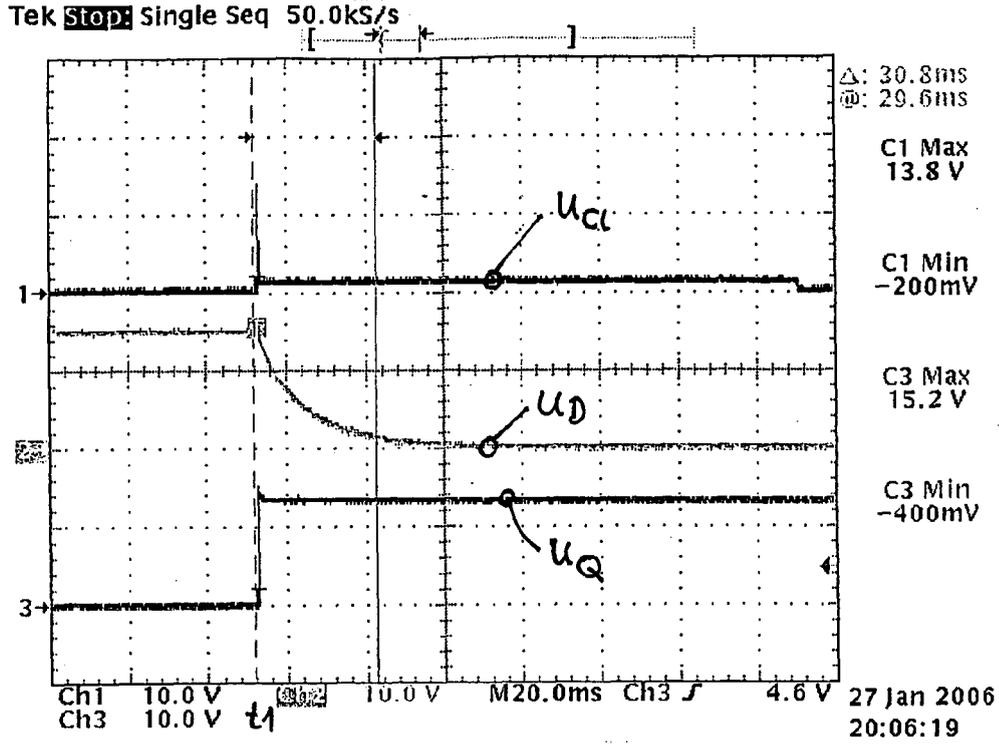


Fig. 4

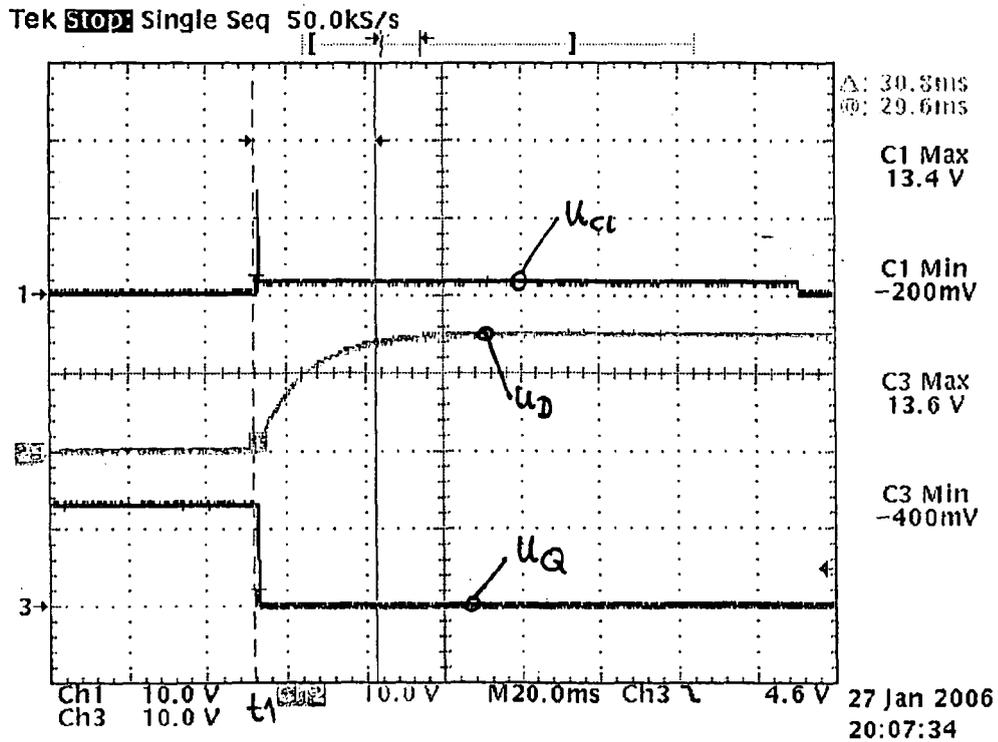


Fig. 5

Tek **STOP** Single Seq 100MS/s

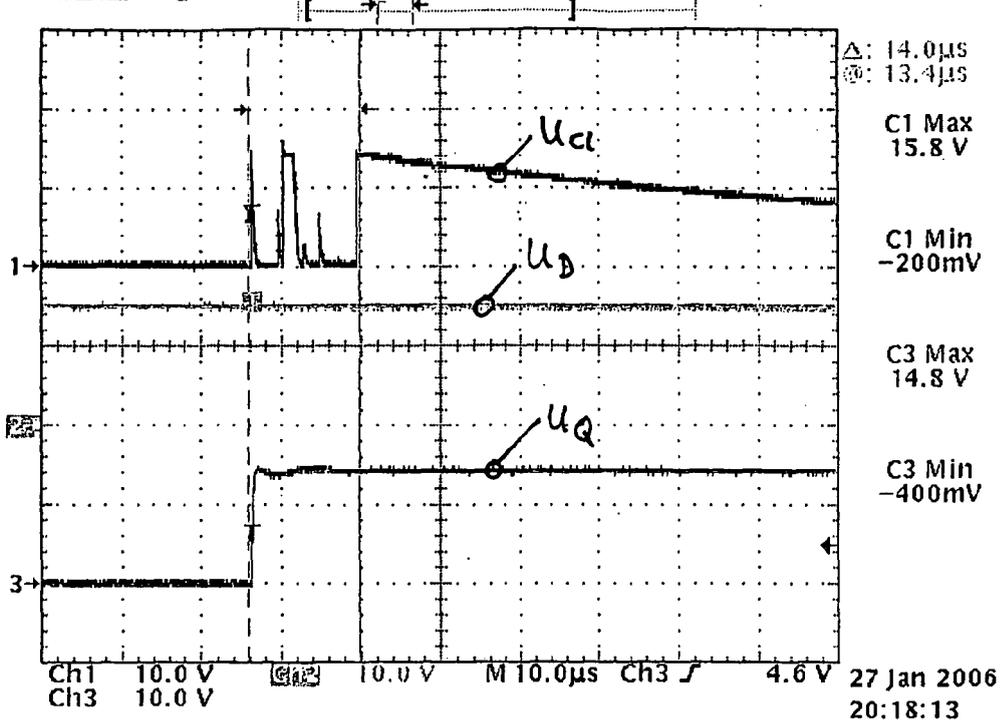


Fig. 6

Tek **STOP** Single Seq 100MS/s

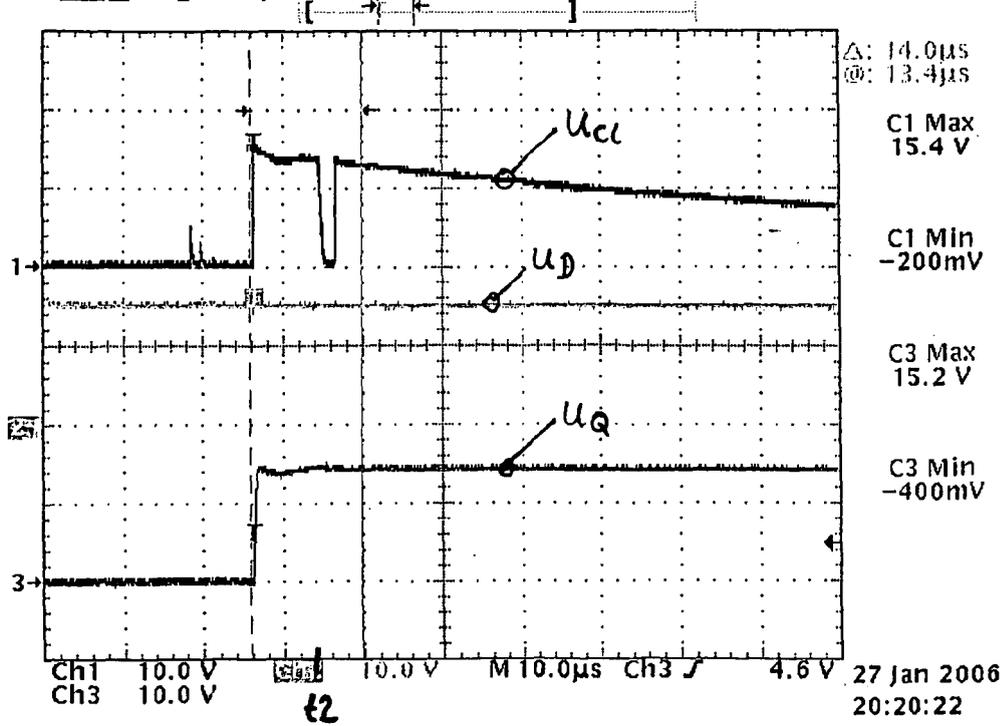


Fig. 7



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 06 01 0545

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (IPC)
A	JACK G. GANSSE: "A GUIDE TO DEBOUNCING" August 2004 (2004-08), THE GANSSE GROUP, BALTIMORE, MD, XP002407146 * Seite 10 - Seite 16; Abbildungen 1-3 * -----	1,9	INV. H05B33/08
A	RON MANCINI: "Examining Switch-debounce Circuits" EDN MAGAZINE, 21. Februar 2002 (2002-02-21), XP002407142 www.ednmag.com * Seite 22 * -----	1,9	
A	DD 263 401 A1 (ZEISS JENA VEB CARL [DD]) 28. Dezember 1988 (1988-12-28) -----	1,9	
A	MC14490: "Hex Contact Bounce Eliminator" August 2000 (2000-08), SEMICONDUCTOR COMPONENTS INDUSTRIES LLC, DENVER, COLORADO, USA, XP002407147 -----		
A	MAX6816: "15kV ESD-Protected, Single/Dual/Octal CMOS Switch Debouncers" Dezember 2005 (2005-12), MAXIM INTEGRATED PRODUCTS, SUNNYVALE, CALIFORNIA, USA, XP002407148 -----		
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			RECHERCHIERTE SACHGEBIETE (IPC) H05B
Recherchenort Den Haag		Abschlußdatum der Recherche 13. November 2006	Prüfer Albertsson, Gustav
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	

EPO FORM 1503 03.02 (P04C03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
 ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 06 01 0545

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentdokumente angegeben.
 Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
 Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

13-11-2006

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DD 263401	A1	KEINE	

EPO FORM P0461

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82