



(11) **EP 1 930 992 B1**

(12) **EUROPÄISCHE PATENTSCHRIFT**

(45) Veröffentlichungstag und Bekanntmachung des
Hinweises auf die Patenterteilung:
05.10.2011 Patentblatt 2011/40

(51) Int Cl.:
H01R 12/73 (2011.01) **H01R 13/64** (2006.01)

(21) Anmeldenummer: **07023314.3**

(22) Anmeldetag: **01.12.2007**

(54) **Blockiervorrichtung gegen Fehlsteckungen bei Leiterplattensteckverbindern**

Blocking device to prevent misplacements in printed circuit board connectors

Dispositif de blocage contre les mauvais enfonçages pour connecteurs enfichables de cartes de circuits imprimés

(84) Benannte Vertragsstaaten:
**AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
HU IE IS IT LI LT LU LV MC MT NL PL PT RO SE
SI SK TR**

(30) Priorität: **08.12.2006 DE 202006018590 U**

(43) Veröffentlichungstag der Anmeldung:
11.06.2008 Patentblatt 2008/24

(73) Patentinhaber: **Harting Electronics GmbH & Co.
KG
32339 Espelkamp (DE)**

(72) Erfinder: **Havermann, Gert
49134 Wallenhorst (DE)**

(56) Entgegenhaltungen:
**DE-A1- 2 119 709 US-A- 3 533 045
US-B1- 6 385 053**

EP 1 930 992 B1

Anmerkung: Innerhalb von neun Monaten nach Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents im Europäischen Patentblatt kann jedermann nach Maßgabe der Ausführungsordnung beim Europäischen Patentamt gegen dieses Patent Einspruch einlegen. Der Einspruch gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist. (Art. 99(1) Europäisches Patentübereinkommen).

Beschreibung

Beschreibung

[0001] Die Erfindung betrifft eine Blockiervorrichtung gegen Fehlsteckungen von Tochterleiterplatten auf einer Mutterleiterplatte, insbesondere, wenn mehrere Tochterleiterplatten zu einer Steckeinheit zusammengefasst sind und auf der Mutterleiterplatte mindestens zwei Leiterplattensteckverbinder kontaktieren.

[0002] Eine derartige Vorrichtung wird benötigt, um zu verhindern, dass auf einer Mutterleiterplatte, die mit einer großen Anzahl von gleichartigen Leiterplattensteckverbindern besetzt ist, eine oder mehrere Tochterleiterplatten die wiederum zu einer Steckeinheit zusammengefasst sind, nicht in Bereiche auf der Mutterleiterplatte gesteckt wird, die für diese Konfiguration nicht vorgesehen sind und dabei eventuell Systemausfälle verursachen.

Stand der Technik

[0003] Bei umfangreichen Backplanesystemen - also großen Mutterleiterplatten - mit gleichartigen Leiterplattensteckverbindern, die einem MicroTCA-System zugeordnet sind, können zwei verschiedene Arten von Modulsteckverbindern gesteckt werden. Das eine System ist unter dem Namen "Advanced Mezzanine Card" (AMCs) bekannt, während eine weiteres unter "Mezzanines with Auxiliary Connections" (Multitongue-AMCs) bekannt ist, das auch MicroTCA-Carrier-Hub-Module aufnimmt (MCH).

[0004] Die Multitongue-AMC - Module sind Kartenrandsteckverbinder mit angefügten Leiterplatten, bei denen auf der Leiterkarte eine derartig große Anzahl von Signalkontakten vorgesehen ist, so dass zur Weiterleitung der Signale mindestens zwei separate Steckbereiche auf der Mutterleiterplatte notwendig sind.

[0005] Werden darüber hinaus zwei Tochterleiterplatten zusammengefasst, so können drei oder vier Steckbereiche erforderlich sein, die über eine gleiche Anzahl von Leiterplattensteckverbindern ihre Signale auf die Backplane übertragen.

[0006] Dabei können die zusammengefassten Tochterleiterplatten als Kartenrandstecker über deren Leiterbahnenenden direkt gesteckt werden oder mittels eines so genannten Mehrfach-Leiterplatten-Steckaufsatzes in die Leiterplattensteckverbinder auf der Mutterleiterplatte gesteckt werden.

[0007] Dieser Mehrfach-Leiterplatten-Steckaufsatz wird separat gefertigt, mit den Leiterplatten verbunden und kontaktiert die Leiterplattensteckverbinder auf der Backplane.

[0008] Da die Leiterplattensteckverbinder auf der Mutterleiterplatte für die AMCs und die Multitongue-AMCs jedoch die gleichen sind, aber eine unterschiedliche Kontaktbelegung aufweisen, muss sichergestellt werden, dass Fehlsteckungen bzw. Steckungen in nicht zulässigen Leiterplattensteckerbereichen vermieden werden.

[0009] US 3,533,045 zeigt eine Blockiervorrichtung gemäß dem Oberbegriff von Anspruch 1.

Aufgabenstellung

[0010] Der Erfindung liegt daher die Aufgabe zugrunde, dass eine aus mehreren Tochterleiterplatten bestehende Steckeinheit nicht in Bereiche auf der Mutterleiterplatte steckbar sind, die für diese Steckeinheit nicht vorgesehen sind.

[0011] Diese Aufgabe wird dadurch gelöst, dass zwischen zwei in einem regulären Steckabstand angeordneten Leiterplattensteckverbindern ein Blockierblock eingefügt ist, dass an dem Blockierblock Rastlaschen vorgesehen sind, dass die Leiterplattensteckverbinder auf ihren Längsseiten fensterartige Ausnehmungen aufweisen, in denen die Rastlaschen des Blockierblockes einrasten, wobei der Blockierblock eine Steckung der als Steckeinheit zusammengefassten Tochterleiterplatten auf der Mutterleiterplatte verhindert.

[0012] Eine vorteilhafte Ausgestaltung der Erfindung ist in den Ansprüchen 2-6 angegeben.

[0013] Für die Übertragung einer großen Anzahl von Signalen von einer oder mehrerer Tochterleiterplatten steckbar auf eine Mutterleiterplatte, sind prinzipiell zwei Kontaktierungsmöglichkeiten vorgegeben, einmal eine direkte Steckung der Leiterbahnenenden der Tochterleiterplatte in einen Leiterplattensteckverbinder auf der Mutterleiterplatte, und eine Steckung unter Inanspruchnahme eines zusätzlichen Steckverbinders, der mit der Tochterleiterplatte fest verbunden ist und dann in den Leiterplattensteckverbinder gesteckt wird.

[0014] Wenn die Anzahl der nebeneinander oder in Sandwichkarten übereinander angeordneten Signalkontakte nicht mehr von einem Steckverbinder übertragen werden kann, wird ein Verbund mehrerer gestaffelter Steckverbinder, hier als Mehrfach-Leiterplatten-Steckaufsatz bezeichnet, genutzt.

[0015] Da bei vielen Anwendungsfällen auf größeren Mutterleiterplatten auch gleichartige Leiterplattensteckverbinder eine unterschiedliche Kontaktbelegung aufweisen, besteht die Gefahr, dass Tochterleiterplatten an einem falschen Steckplatz gesteckt, zu kompletten Systemausfällen führen können.

[0016] Zu einer Blockierung derartiger Steckbereiche ist vorgesehen, in die Zwischenräume des regulären Steckabstandes der Leiterplattensteckverbinder, ein Blockierelement einzufügen, das eine Fehlsteckung der Tochterleiterplatten-Steckeinheit verhindert.

[0017] Dazu sind vorteilhafterweise die Leiterplattensteckverbinder auf der Backplane oder Mutterleiterplatte an ihren Längsseiten mit fensterartigen Ausnehmungen versehen, die durch Längsrippen und diese kreuzende Querrippen gebildet werden.

[0018] Weiterhin weisen die vorgesehenen Blockierelemente vorteilhafterweise flexible Rastlaschen auf, die beim Einfügen zwischen zwei Leiterplattensteckverbindern an den Längsrippen verrasten und damit ein Stek-

ken der Steckeinheit mit den verhindern.

[0019] Vorsehbar sind dabei unterschiedliche Größen für die Kodierblöcke, die auch zwischen unterschiedlich voneinander entfernten angeordneten Leiterplattensteckverbinder einfügbar sind.

Ausführungsbeispiel

[0020] Ein Ausführungsbeispiel der Erfindung ist in der Zeichnung dargestellt und wird im folgenden näher erläutert. Es zeigen:

- Fig. 1 einen Leiterplattensteckverbinder,
- Fig. 2a eine isometrische Darstellung eines Blockierblockes,
- Fig. 2b eine Draufsicht auf den Blockierblock,
- Fig. 3 eine Draufsicht auf mehrere Leiterplattensteckverbinder mit dazwischen angeordneten Blockierblöcken,
- Fig. 4 eine Schnittansicht aus der Fig. 3, und
- Fig. 5 die Kodierung einer Steckeinheit mittels des Blockierblockes.

[0021] Die Fig. 1. zeigt eine Seitenansicht eines Leiterplattensteckverbinders 3 auf seine Längsseite, wobei hier vier fensterartige Ausnehmungen 4 erkennbar sind.

[0022] Die fensterartigen Ausnehmungen 4 sind als Vertiefungen ausgebildet, die durch mehrere senkrechte Querrippen 6 und sie kreuzende waagrechte Längsrippen 5 geformt sind.

[0023] In den Fig. 2a, 2b ist ein erfindungsgemäßer Blockierblock dargestellt.

[0024] Dabei zeigt die Fig. 2a eine isometrische Darstellung und die Fig. 2b eine Draufsicht des Blockierblockes.

[0025] Der Blockierblock 10 weist eine quaderförmige Grundform auf und ist als Hohlkörper ausgeführt. Beidseitig seiner Längsseiten 11 sind jeweils zwei nach außen abstehende, dreiseitig freistehende Rastlaschen 15 ausgebildet, die durch eine mittige Strebe 13 getrennt sind.

[0026] Weiterhin ist an jeder der Rastlaschen 15, beidseitig der mittigen Strebe 13, eine teilweise keilförmige Ausnehmung 16 vorgesehen.

[0027] In diesem Bereich ist die mittige Strebe 13 um eine Stufe 14 gegenüber dem übrigen Niveau der Längsseite 11 zurückgenommen.

[0028] Weiterhin sind an den vier Eckseiten Vorsprünge 17 angeformt, die beim Einfügen eines Blockierblockes zwischen zwei Leiterplattensteckverbinder 3 oberhalb der waagrechten Längsrippen 5 positioniert bleiben, während die Rastlaschen 15 unterhalb der Längsrippen 5 in einer der fensterartigen Ausnehmungen 4 verrasten. (Siehe dazu auch Fig. 3)

[0029] Um einen verrasteten Blockierblock wieder entfernen zu können, ist ein Teil der beiden an die mittige Strebe 13 angrenzenden Rastlaschen 15 keilförmig ausgenommen. Da die mittige Strebe 13 hier zurückgenom-

men ist, entsteht ein Steckschlitz 18, in den ein entsprechendes Werkzeug, z. B. die Spitze eines Schraubendrehers, bis zu der Stufe 14 eingesetzt werden kann, so dass jeweils zwei benachbarte Rastlaschen 15 zurückgebogen und der Blockierblock entfernt werden kann.

[0030] Die Fig. 3 zeigt eine Draufsicht auf mehrere parallel angeordnete Leiterplattensteckverbinder 3 zwischen denen jeweils ein Blockierblock 10 eingesetzt wurde. Dabei ist es prinzipiell unerheblich, an welcher der vier möglichen fensterartigen Ausnehmungen ein Blockierblock 10 eingesetzt wird, um die Steckung einer bestimmten Steckkartenversion zu unterbinden.

[0031] In der Fig. 4 sind in einer Schnittansicht mehrere der aus der Fig. 3 nebeneinander beabstandete und auf einer Mutterleiterplatte 1 angeordnete Leiterplattensteckverbinder 3 dargestellt, wobei zwischen den Steckverbindern Blockierblöcke 10 eingefügt sind.

[0032] Dabei ist deutlich erkennbar, wie die Enden der Rastlaschen 15 an den waagrechten Längsrippen 5 verrastet sind.

[0033] Hieraus wird ersichtlich, wie ein eingefügter Blockierblock 10 die Steckung eine mehrere Tochterleiterplatten umfassende Steckeinheit 20 wirksam verhindert.

[0034] Wobei die Tochterleiterplatten 2 zur direkten Steckung als Kartenrandstecker ausgeführt sein können oder in einem Mehrfach-Leiterplatten-Steckaufsatz 20 zusammengeführt sind.

[0035] Eine einzelne Tochterleiterplatte kann hier natürlich problemlos gesteckt werden.

[0036] Mittels der in den Leiterplattensteckverbindern 3 eingeformten Fenster 4 und mindestens einem Blockierblock 10 ist jedoch auch eine Kodierung einer Steckeinheit 20 möglich, wie dies in der Fig. 5 dargestellt ist.

[0037] Dabei sind bei der hier gezeigten Steckeinheit 20 drei Tochterleiterplatten 2 zusammengefasst, die für eine direkte Steckung in die Leiterplattensteckverbinder 3 vorgesehen sind, wobei die mittlere Tochterleiterplatte eine Ausnehmung 24 aufweist.

[0038] Auf der skizzierten Mutterleiterplatte 1 sind zwei Leiterplattensteckverbinder 3 und ein zwischen diesen verrasteter Blockierblock 10 angeordnet.

[0039] Diese Steckeinheit kann problemlos gesteckt werden, da der Blockierblock 10 exakt in die Ausnehmung 24 der mittleren Tochterleiterplatte hineinpasst. Dabei ist bei dieser Steckeinheit sichergestellt, dass die mittlere Tochterleiterplatte ihre Signale über die beiden begrenzenden Leiterplatten weiterleitet.

[0040] Somit kann nur diese eine Steckeinheit gesteckt werden - trotz der eigentlich blockierenden Aufgabe des Blockierblockes, die gegeben wäre, wenn die mittlere Tochterleiterplatte keine Ausnehmung aufweisen würde.

Patentansprüche

1. Blockiervorrichtung gegen Fehlsteckungen von

Tochterleiterplatten (2) auf einer Mutterleiterplatte (1), insbesondere, wenn mehrere Tochterleiterplatten (2) zu einer Steckeinheit (20) zusammengefasst sind und auf der Mutterleiterplatte (1) mindestens zwei Leiterplattensteckverbinder (3) kontaktieren, wobei zwischen zwei in einem regulären Steckabstand angeordneten Leiterplattensteckverbindern (3) ein Blockierblock (10) eingefügt ist, wobei an dem Blockierblock (10) Rastlaschen (15) vorgesehen sind,

dadurch gekennzeichnet, dass die Leiterplattensteckverbinder (3) auf ihren Längsseiten fensterartige Ausnehmungen (4) aufweisen, in denen die Rastlaschen (15) des Blockierblockes (10) einrasten, wobei der Blockierblock (10) eine Fehlstekung der als Steckeinheit (20) zusammengefassten Tochterleiterplatten (2) auf der Mutterleiterplatte (1) verhindert.

2. Blockiervorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** die fensterartigen Ausnehmungen (4) auf den Längsseiten der Leiterplattensteckverbinder (3) mittels Längsrippen (5) und sie kreuzende Querrippen (6) gebildet werden.
3. Blockiervorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** die Rastlaschen (15) des Blockierblockes (10) bereichsweise eine keilförmige Ausnehmung (16) aufweisen.
4. Blockiervorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** zwischen den Rastlaschen (15) eine mittlere Strebe (13) mit einer Stufe (14) vorgesehen ist.
5. Blockiervorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** ein verrasteter Blockierblock (10) mittels eines flachen Werkzeuges, welches in die keilförmigen Ausnehmungen (16) der beiden Rastlaschen (15) eingefügt wird, durch ein Zurückbiegen der Rastlaschen entgegen den Längsrippen (5) der Leiterplattensteckverbinder (3) entriegelbar ist.
6. Blockiervorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** der Blockierblock (10) in Zusammenhang mit einer oder mehreren Ausnehmungen (24) an der Steckseite an mindestens einer der Tochterleiterplatten (2) einer Steckeinheit (20) zu deren Kodierung vorgesehen ist.

Claims

1. A blocking device to prevent mismatching of daughterboards (2) on a motherboard (1), in particular if a plurality of daughterboards (2) is combined into a plug-in unit (20) and contacts at least two printed

circuit board connectors (3) on the motherboard (1), a blocking block (10) being inserted between two printed circuit board connectors (3) arranged at a regular plug-in spacing,

the blocking block (10) having latching tongues (15) provided thereon,

characterized in that the printed circuit board connectors (3) have, on the longitudinal sides thereof, window-like recesses (4) in which the latching tongues (15) of the blocking block (10) lock into place, the blocking block (10) preventing a mismatching of the daughterboards (2) combined as a plug-in unit (20) on the motherboard (1).

2. The blocking device according to claim 1, **characterized in that** the window-like recesses (4) on the longitudinal sides of the printed circuit board connectors (3) are formed by means of longitudinal ribs (5) and transverse ribs (6) intersecting them.
3. The blocking device according to claim 1, **characterized in that** the latching tongues (15) of the blocking block (10) have a wedge-shaped recess (16) in a portion.
4. The blocking device according to claim 1, **characterized in that** a central strut (13) having a step (14) is provided between the latching tongues (15).
5. The blocking device according to claim 1, **characterized in that** a latched blocking block (10) can be unlocked by bending back the latching tongues contrary to the longitudinal ribs (5) of the printed circuit board connectors (3) by means of a flat tool which is inserted into the wedge-shaped recesses (16) of the two latching tongues (15).
6. The blocking device according to claim 1, **characterized in that** the blocking block (10), in connection with one or more recesses (24) on the plug-in side on at least one of the daughterboards (2) of a plug-in unit (20), is provided for the coding thereof.

Revendications

1. Dispositif de blocage contre des mauvais enfichages de cartes filles (2) de circuits imprimés sur une carte mère (1) de circuits imprimés, en particulier lorsque plusieurs cartes filles (2) sont réunies pour former une unité d'enfichage (20) et mettent en contact au moins deux connecteurs enfichables (3) de cartes de circuits imprimés sur la carte mère (1), un bloc de blocage (10) étant inséré entre deux connecteurs enfichables (3) agencés à une distance d'enfichage régulière, des pattes d'enclenchement (15) étant prévues sur le bloc de blocage (10),

caractérisé en ce que les connecteurs enfichables (3) présentent sur leurs grands côtés des évidements (4) en forme de fenêtres dans lesquels s'enclenchent les pattes d'enclenchement (15) du bloc de blocage (10), le bloc de blocage (10) empêchant un mauvais enfichage des cartes filles (2) réunies sous forme d'unité d'enfichage (20) sur la carte mère (1).

2. Dispositif de blocage selon la revendication 1, **caractérisé en ce que** les évidements (4) en forme de fenêtres sont formés sur les grands côtés des connecteurs enfichables (3) de cartes de circuits imprimés au moyen de nervures longitudinales (5) et de nervures transversales (6) qui les croisent. 5 10 15
3. Dispositif de blocage selon la revendication 1, **caractérisé en ce que** les pattes d'enclenchement (15) du bloc de blocage (10) présentent localement un évidement (16) en biseau. 20
4. Dispositif de blocage selon la revendication 1, **caractérisé en ce qu'une** entretoise (13) médiane avec un gradin (14) est prévue entre les pattes d'enclenchement. 25
5. Dispositif de blocage selon la revendication 1, **caractérisé en ce qu'un** bloc de blocage (10) enclenché peut être déverrouillé au moyen d'un outil plat qui est inséré dans les évidements (16) en biseau des deux pattes d'enclenchement (15), en recourbant les pattes d'enclenchement à l'encontre des nervures longitudinales (5) des connecteurs enfichables (3) des cartes de circuits imprimés. 30 35
6. Dispositif de blocage selon la revendication 1, **caractérisé en ce que** le bloc de blocage (10) est prévu en rapport avec un ou plusieurs évidements (24) sur le côté d'enfichage, sur au moins une des cartes filles (2) d'une unité d'enfichage (20), pour effectuer son codage. 40

45

50

55

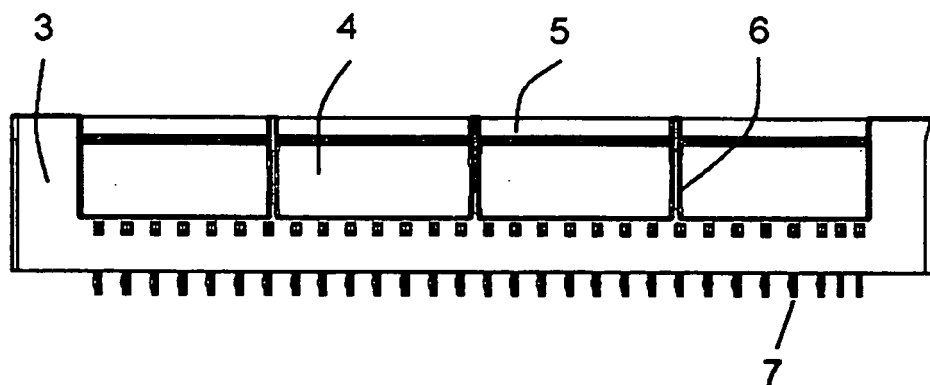


Fig. 1

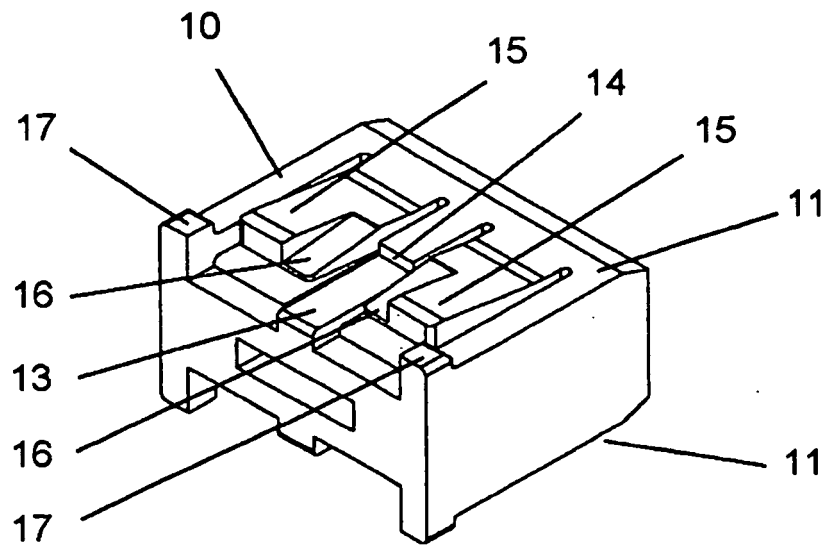


Fig. 2a

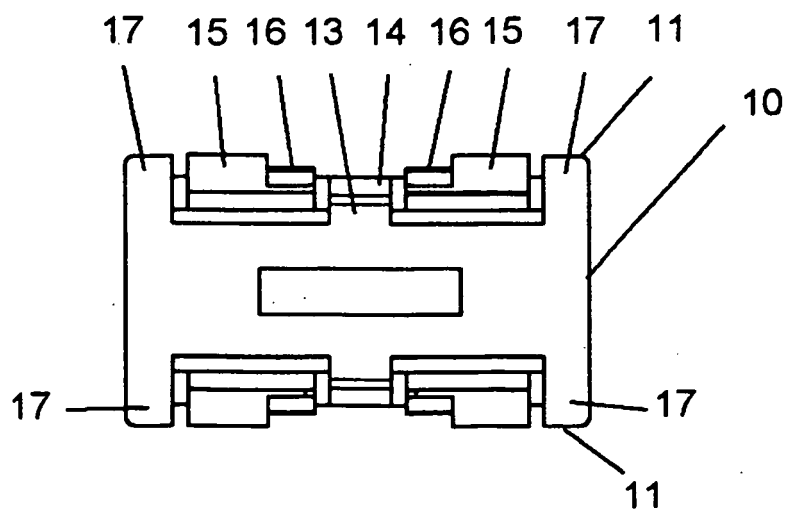


Fig. 2b

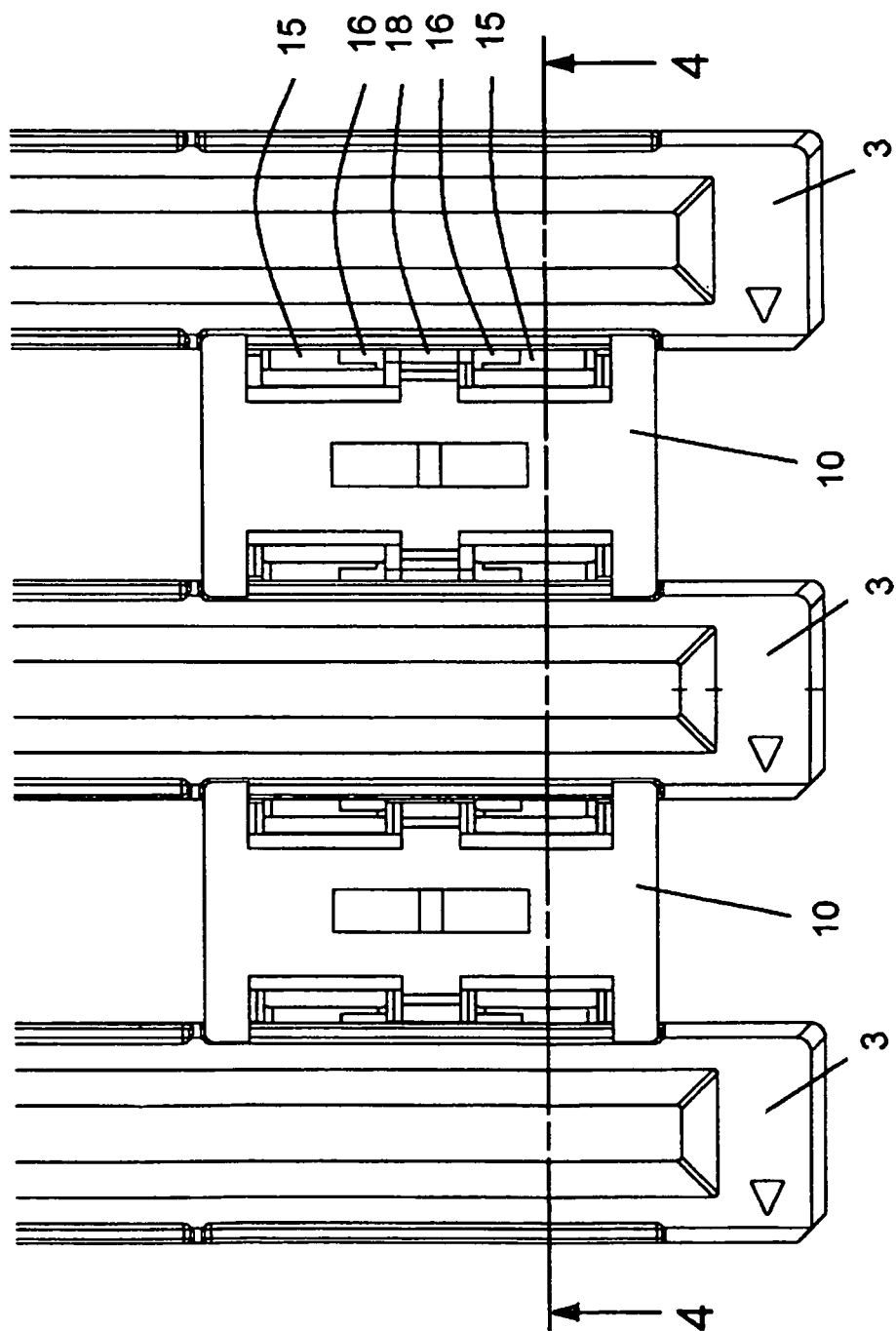


Fig. 3

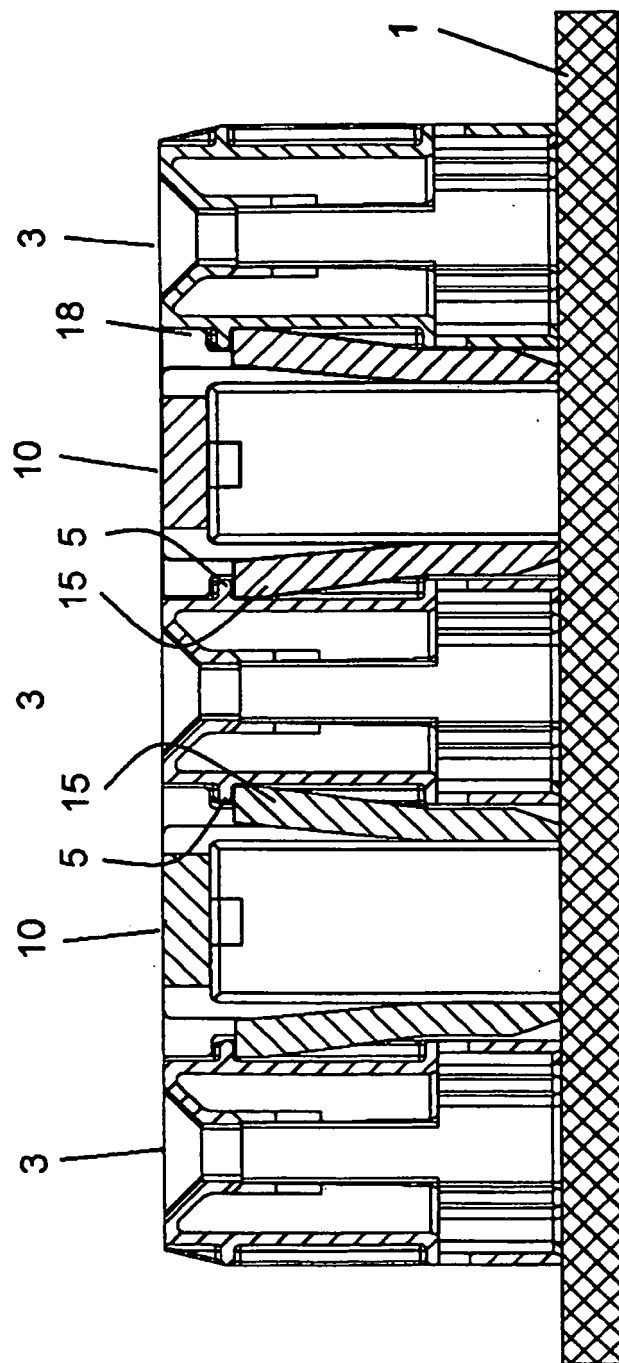


Fig. 4

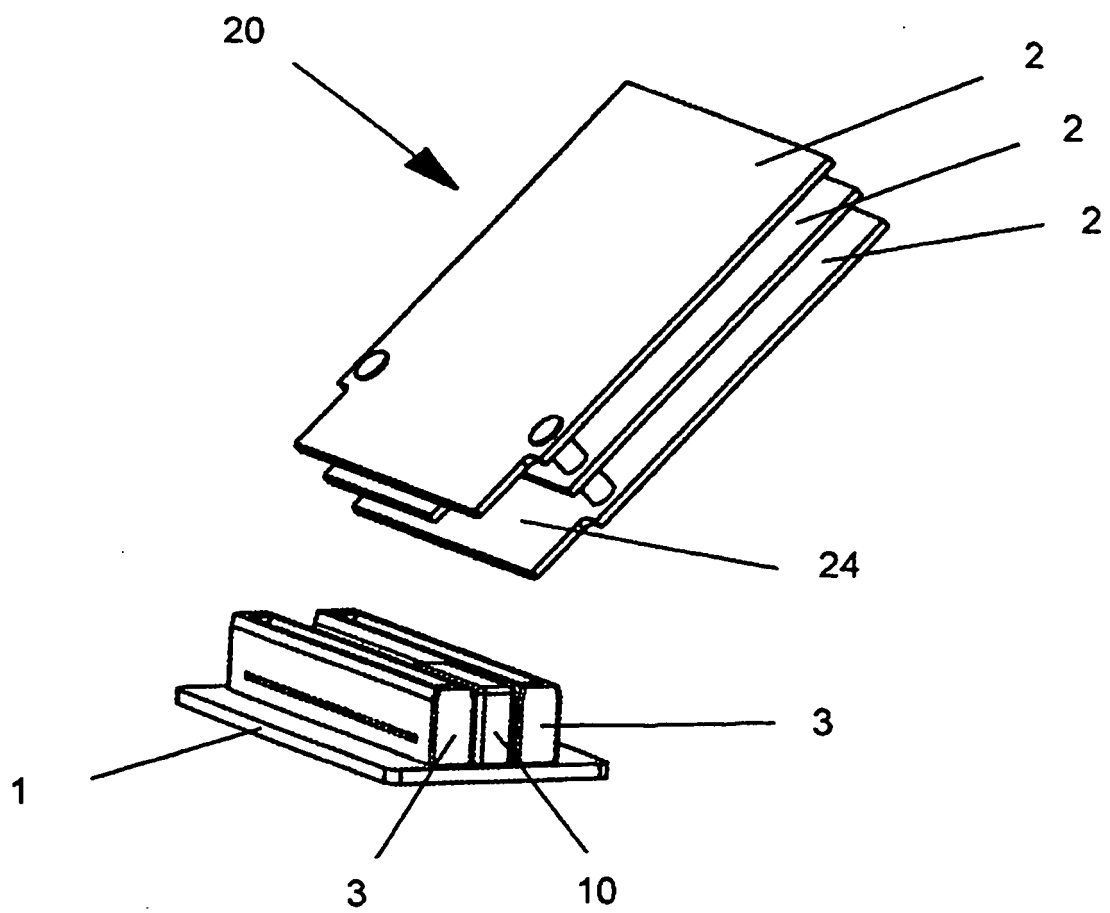


Fig. 5

IN DER BESCHREIBUNG AUFGEFÜHRTE DOKUMENTE

Diese Liste der vom Anmelder aufgeführten Dokumente wurde ausschließlich zur Information des Lesers aufgenommen und ist nicht Bestandteil des europäischen Patentdokumentes. Sie wurde mit größter Sorgfalt zusammengestellt; das EPA übernimmt jedoch keinerlei Haftung für etwaige Fehler oder Auslassungen.

In der Beschreibung aufgeführte Patentdokumente

- US 3533045 A [0009]