

(19)



(11)

EP 2 196 887 A1

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:

16.06.2010 Patentblatt 2010/24

(51) Int Cl.:

G05F 1/59 (2006.01)(21) Anmeldenummer: **08170710.1**(22) Anmeldetag: **04.12.2008**

(84) Benannte Vertragsstaaten:

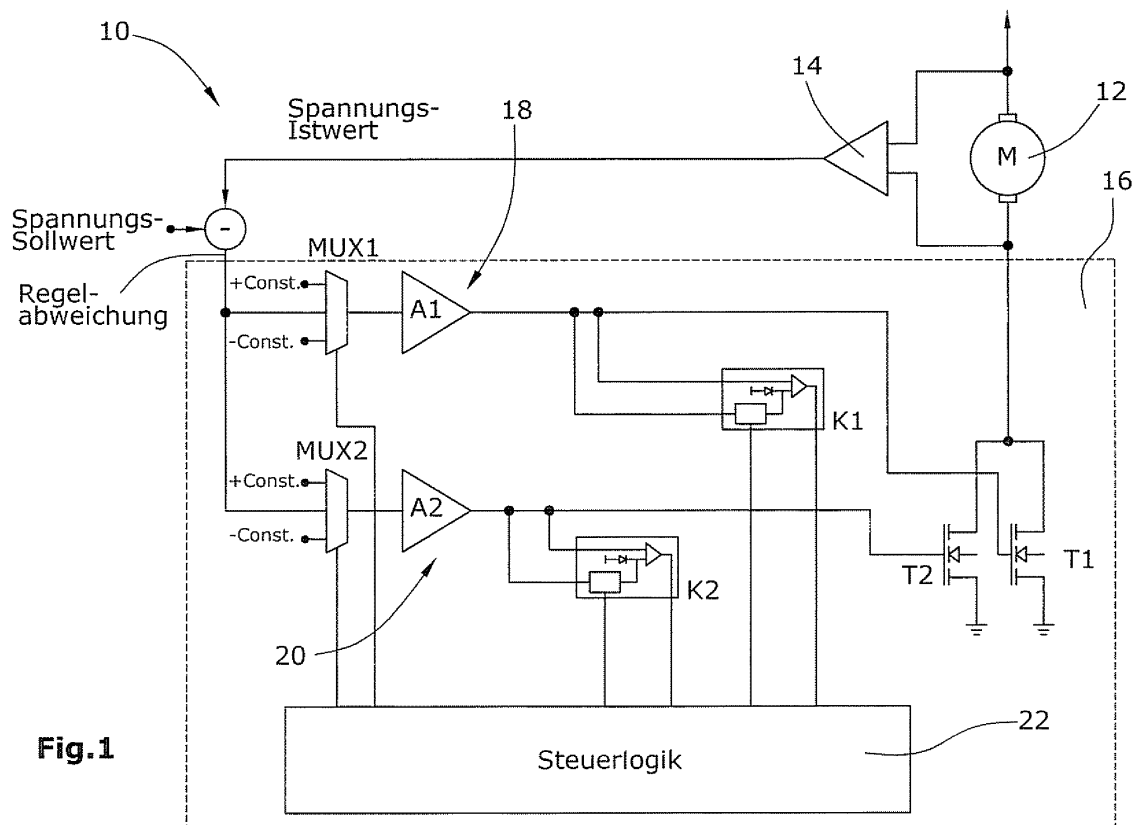
**AT BE BG CH CY CZ DE DK EE ES FI FR GB GR
HR HU IE IS IT LI LT LU LV MC MT NL NO PL PT
RO SE SI SK TR**

Benannte Erstreckungsstaaten:

AL BA MK RS(71) Anmelder: **ELMOS Semiconductor AG****44227 Dortmund (DE)**(72) Erfinder: **Feucht, Christian****44359, Dortmund (DE)**(74) Vertreter: **von Kreisler Selting Werner****Deichmannhaus am Dom****Bahnhofsvorplatz 1****50667 Köln (DE)****(54) Vorrichtung zum Treiben einer Last**

(57) Die Vorrichtung zum Treiben einer Last ist mit mindestens zwei Transistoren (T1,T2) versehen, deren Lastzweige parallel geschaltet und mit der Last verbindbar sind. Die Vorrichtung weist mindestens zwei Ansteuerereinheiten (A1,A2) zur Erzeugung von Ansteuersignalen zur Ansteuerung der Transistoren (T1,T2) auf, wobei jedem Transistor (T1,T2) eine Ansteuerereinheit (18,20) zugeordnet ist. Ferner ist die Vorrichtung mit einer Steuereinrichtung (22) zur sequentiellen Freigabe der Ansteuerung jeweils eines der Transistoren (T1,T2) durch die dem anzusteuern Transistor (T1,T2) zugeordnete Ansteuerereinheit (18,20) für im wesentlichen gleich lange Ansteuerintervalle (T) innerhalb eines Zyklus versehen.

zugeordnet ist. Ferner ist die Vorrichtung mit einer Steuereinrichtung (22) zur sequentiellen Freigabe der Ansteuerung jeweils eines der Transistoren (T1,T2) durch die dem anzusteuern Transistor (T1,T2) zugeordnete Ansteuerereinheit (18,20) für im wesentlichen gleich lange Ansteuerintervalle (T) innerhalb eines Zyklus versehen.

**Fig.1****EP 2 196 887 A1**

Beschreibung

[0001] Die Erfindung betrifft eine Vorrichtung zum Treiben einer Last mit mindestens zwei parallel geschalteten Treibertransistoren.

[0002] Bei einer Vielzahl von Anwendungsfällen ist es üblich, den Strom durch einen elektrischen Verbraucher (Last) mit Hilfe eines Halbleiterschalters (beispielsweise eines MOS-Transistors) zu steuern. Dabei entsteht in dem Schalter elektrische Verlustleistung, die in Form von Wärme abgeführt wird. Transistoren, die hohen Verlustleistungen standhalten müssen, sind kostenintensiver als Transistoren, die für kleinere, maximal zulässige Verlustleistungen ausgelegt sind. Auch steigt mit zunehmender Verlustleistung der Aufwand, der beispielsweise für die Kühlung des Transistors betrieben werden muss.

[0003] Daher geht man mitunter dazu über, einen elektrischen Verbraucher durch zwei oder mehrere Transistoren anzusteuern, deren Lastzweige parallel geschaltet sind. Dies hat den Vorteil, dass jeder einzelne Transistor für eine geringere maximal zu erwartende Verlustleistung ausgelegt sein muss. Voraussetzung hierfür ist allerdings, dass darauf geachtet wird, dass durch die parallel geschalteten Transistoren im wesentlichen die gleichen Treiberströme fließen (Symmetrierung). Die Parallelschaltung mehrerer Transistoren hat darüber hinaus den Vorteil, dass bei Ausfall eines Transistors die Last immer noch betrieben werden kann (gegebenenfalls in verringertem Maße).

[0004] Zur im wesentlichen symmetrischen Aufteilung des Treiberstroms einer Last durch zwei parallel geschaltete Transistoren ist es bekannt, die Teilströme durch beide Transistoren jeweils zu regeln, wobei der eine Regelkreis dem anderen Regelkreis folgt (Master-Slave-Anordnung). Derartige Systeme sind beispielsweise in EP-A-1 422 819, EP-A-0 354 098, US-A-3 675 114 und DE-A-35 38 584 beschrieben.

[0005] Aufgabe der Erfindung ist es, eine Vorrichtung zum Treiben einer Last zu schaffen, bei der auf regelungstechnisch einfache Art und Weise der Treiberstrom symmetrisch auf mehrere parallel geschaltete Zweige mit Halbleiter-Schaltern aufgeteilt wird und Maßnahmen zur Verhinderung einer Zerstörung infolge eines in einem der Zweige fließenden, zu hohen Stroms getroffen sind.

[0006] Zur Lösung dieser Aufgabe wird mit der Erfindung eine Vorrichtung zum Treiben einer Last vorgeschlagen, die versehen ist mit

- mindestens zwei Transistoren, deren Lastzweige (d. h. steuerbaren Strompfade) parallel geschaltet und mit der Last verbindbar sind,
- mindestens zwei Ansteuerseinheiten zur Erzeugung von Ansteuersignalen zur Ansteuerung der Transistoren, wobei jedem Transistor eine Ansteuerseinheit zugeordnet ist, und
- einer Steuereinrichtung zur sequentiellen Freigabe der Ansteuerung jeweils eines der Transistoren durch die dem anzusteuern den Transistor zugeord-

neten Ansteuerseinheit für im wesentlichen gleich lange Ansteuerintervalle innerhalb eines Zyklus.

[0007] Wesensmerkmal der Erfindung ist die zyklische sequentielle Aufschaltung der Treibertransistoren der Parallelschaltung, so dass die mittlere Verlustleistung in sämtlichen Transistoren im Wesentlichen gleich ist.

[0008] Erfindungsgemäß wird die Aktivierung und Deaktivierung der Ansteuerung der Transistoren durch deren Ansteuerseinheiten von einer übergeordneten Steuereinrichtung gesteuert, und zwar derart, dass die Transistoren in einer vorbestimmten Reihenfolge zeitlich jeweils einzeln angesteuert werden. Diese Maßnahme wird zunächst einmal dann getroffen, wenn die Parallelschaltung lediglich zwei Transistoren aufweist. Auch bei drei oder mehreren Transistoren können diese einzeln sequentiell und zyklisch aufgeschaltet werden. Wie die Aktivierung und Deaktivierung der Transistoren erfolgt, ist für die Erfindung zunächst einmal von untergeordneter Bedeutung. So wäre es beispielsweise auch denkbar, wenn in Reihe zu jedem Transistor ein EIN/AUS-Schalter geschaltet ist, wobei dann die Steuereinrichtung auf diese Schalter einwirkt, um die Versorgung der Last mit Strom durch die einzelnen Transistoren sequentiell und zyklisch freizugeben.

[0009] Da die Transistoren ein gewisses Einschalt- und Ausschaltverhalten zeigen, ist es zweckmäßig, gegen Ende des Ansteuerintervalls eines aktuell ansteuerbaren Transistors diesen zu deaktivieren, während gleichzeitig der nächste anzusteuern den Transistor eingeschaltet wird. Während dieser Phase des Übergangs zwischen zwei Ansteuerintervallen sind also kurzzeitig zwei Transistoren angesteuert.

[0010] Die Aufschaltung des nächsten anzusteuern den Transistors und die Deaktivierung des aktuell angesteuerten Transistors erfolgt zweckmäßigerweise durch eine gesteuerte Änderung der Ansteuersignale für diese beiden Transistoren, was entweder durch die Steuereinrichtung direkt oder aber indirekt über die Ansteuerseinheiten der Transistoren erfolgt.

[0011] Lasttreiber sind im Allgemeinen Bestandteil eines Regelkreises zur Regelung des Laststroms auf einen vorgegebenen Sollwert, wobei diesem Regelkreis weitere Regelkreise überlagert sein können. Die Ansteuerseinheiten der Transistoren weisen also Regler auf oder aber den Ansteuerseinheiten der Transistoren ist ein gemeinsamer Regler vorgeschaltet. Im letztgenannten Fall wird also das Reglerausgangssignal zyklisch und sequentiell den einzelnen Transistoren zugeführt, wobei es in den Übergangsphasen zweier Ansteuerintervalle für unterschiedliche Transistoren wiederum zur temporären gleichzeitigen Ansteuerung zweier Transistoren kommt.

[0012] Zweckmäßigerweise ist jede Ansteuerseinheit eines Transistors mit einem Regler versehen, an dessen Eingang das Differenzsignal aus dem Sollwert für den Laststrom und dem Istwert des Laststroms anliegt und an dessen Ausgang das Ansteuersignal für den betreffenden Transistor zur Regelung des Istwerts des Last-

stroms auf den Sollwert ausgegeben wird. Dabei wird jeweils nur dem Regler der Ansteuereinheit des aktuell angesteuerten Transistors das Differenzsignal zugeführt. Die Regler der Ansteuereinheiten der anderen Transistoren sind beispielsweise inaktiv geschaltet.

[0013] Wird nun im Rahmen der erfindungsgemäßen zyklischen und sequentiellen Freigabe der Ansteuerung jeweils eines der Transistoren oder einer Gruppe von Transistoren von einem Transistor auf den anderen Transistor umgeschaltet, so wird vor der Deaktivierung eines Transistors dessen letztes Ansteuersignal zweckmäßigerweise abgespeichert, um diesen Transistor bei der nächsten Ansteuerung wiederum mit dem abgespeicherten Ansteuersignal anzusteuern.

[0014] Alternativ kann durch gezielte Aufschaltung des Differenzsignals auf den Eingang des Reglers der dem nächsten anzusteuernenden Transistor zugeordneten Ansteuereinheit eine andere Ansteuerstrategie verfolgt werden. Hierbei wird jedem Regler der Ansteuereinheiten jeweils zur Verringerung des Ansteuersignals anstelle des Sollwerts für den Laststroms oder des Differenzsignals ein das Ansteuersignal auf Null ausregelnder konstanter erster Vorgabewert und zur Vergrößerung des Ansteuersignals ein das Ansteuersignal auf einen nahe dem Istwert des Laststroms liegenden konstanten zweiten Vorgabewert zugeführt. Bei einer derartigen Vorgehensweise ist es ferner von Vorteil, wenn zum Umschalten der Ansteuerung des aktuell ansteuerbaren Transistors auf die Ansteuerung des nächsten anzusteuernenden Transistors im Regler der Ansteuereinheit des aktuell ansteuerbaren Transistors anstelle des Differenzsignals oder des Sollwerts für den Laststrom der erste Vorgabewert und dem Regler der Ansteuereinheit des nächsten anzusteuernenden Transistors der zweite Vorgabewert zugeführt wird, wobei dem Regler der Ansteuereinheit des nächsten anzusteuernenden Transistors danach anstelle des zweiten Vorgabewerts das Differenzsignal zuführbar ist, sobald das Ansteuersignal für den aktuell ansteuerbaren Transistors um einen vorgebbaren Wert abgefallen ist. Auf diese Weise wird also der Differenzwert zyklisch und sequentiell auf die Regler der Ansteuereinheiten der Transistoren der Parallelschaltung "übergeblendet".

[0015] Die zuvor beschriebene gesteuerte Reduzierung und Vergrößerung der Ansteuersignale in der Übergangsphase zwischen dem endgültigen Abschalten/Deaktivieren des einen Transistors und Einschalten/Aktivieren des nächsten Transistors kann auch durch Beeinflussung dieser Ansteuersignale hinter den Reglern erfolgen, ohne dass am Eingang der Regler verschiedene Signale aufgeschaltet werden.

[0016] Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Zeichnung näher erläutert. Im einzelnen zeigen dabei:

Fig. 1 schematisch und als Blockschaltbild die Treiberstufe eines Regelkreises zur Regelung des Betriebsstroms für beispielsweise einen Fahr-

zeuggebläsemotor und

Fig. 2 den Verlauf der Signale an einzelnen Punkten der Schaltung gemäß Fig. 1.

5

[0017] In Fig. 1 ist ein Ausführungsbeispiel eines Spannungsreglers 10 mit zwei parallel geschalteten Treibertransistoren T1 und T2 gezeigt, die derart geregelt werden, dass die mittleren Verlustleistungen in beiden Transistoren im wesentlichen gleich ist.

10

[0018] Der Spannungsregler 10 dient in diesem Ausführungsbeispiel der Regelung eines Gebläsemotors 12, dessen Ist-Motorspannung durch ein Signal am Ausgang eines Messgliedes 14 repräsentiert wird. Das Differenzsignal aus Istwert und Sollwert wird dem Eingang einer Treiberstufe 16 zugeführt, die die beiden parallel geschalteten Transistoren T1 und T2 aufweist.

15

[0019] Die gleichmäßige Aufteilung der Verlustleistung auf die beiden Transistoren T1 und T2 wird erreicht, indem abwechselnd jeweils nur einer der beiden Transistoren T1,T2 leitet. Bei gleicher Dauer der jeweiligen Phasen (Ansteuerintervalle), in der der jeweilige Transistor T1,T2 leitet, teilt sich die mittlere Verlustleistung somit auch gleichmäßig auf beide Transistoren T1,T2 auf.

20

[0020] Die Treiberstufe 16 weist also die beiden (Leistungs-)Transistoren T1,T2 auf, die in diesem Ausführungsbeispiel jeweils von einem Regelverstärker A1 bzw. A2 als Ansteuereinheit 18,20 angesteuert werden. Die Regelverstärker A1,A2, die einen I-Anteil und damit eine integrierende Charakteristik aufweisen, erhalten ihr Eingangssignal von jeweils einem Multiplexer MUX1,MUX2, der optional eine positive Konstante, eine negative Konstante oder das Differenzsignal aus dem Spannungssoll- und Spannungsiswert, also die Regelabweichung, an den Eingang des betreffenden Regelverstärkers schalten kann. Die Ausgänge der Regelverstärker A1,A2 sind mit jeweils einem Abtastkomparator K1,K2 verbunden, der feststellt, ob die Ausgangsspannung, d.h. das Ausgangssignal der Regelverstärker A1,A2 gegenüber dem Wert zu einem Abtastzeitpunkt um einen als Referenzwert zugeführten Betrag abgefallen ist. Dazu weist jeder Abtastkomparator neben dem eigentlichen Komparator auch ein Sample/Hold-Glied auf. Zur Steuerung der Abtastkomparatoren, zur Auswertung der Signale der Abtastkomparatoren K1,K2 und zur Umschaltung der Multiplexer MUX1,MUX2 dient eine Steuereinrichtung 22.

25

30

35

40

45

50

55

[0021] Um einen konstanten Laststrom auch während der Umschaltphasen zu gewährleisten, kann beispielsweise das nachfolgend beschriebenen Verfahren verwendet werden, das die Transistoren derart steuert, dass zu jedem Zeitpunkt die Motorspannung (und damit der Motorstrom) exakt auf den Sollwert geregelt ist. Dazu erfolgt in diesem Ausführungsbeispiel eine gezielte wechselweise Umschaltung der Ansteuerung der Transistoren T1 und T2 zwischen einem Regelbetrieb und einem Steuerbetrieb in den nachfolgend aufgeführten vier Phasen:

Phase 1

[0022] In dieser Phase liegt am Regelverstärker A1 über den Multiplexer MUX1 die Regelabweichung an. Der Regelverstärker A2 erhält über den Multiplexer MUX2 eine negative Konstante, so dass die Ausgangsspannung gemäß der integrierenden Charakteristik des Regelverstärkers abfällt, bis am Ausgang der niedrigste Wert des Aussteuerbereichs (beispielsweise 0 V) anliegt. Diese Situation ist in Fig. 2 zu erkennen, die zeigt, dass in der Phase 1 der Transistor T1 aufgesteuert und der Transistor T2 ausgeschaltet ist.

[0023] In der Phase 1 wird also die Motorspannung vom Regelverstärker A1 und dem zugehörigen Leistungstransistor T1 geregelt, während der Transistor T2 (nach einer weiter unten noch zu beschreibenden Übergangsphase) keinen Strom mehr leitet.

[0024] Die Treiberstufe 16 verbleibt für eine vorgebbare Zeitdauer in der Phase 1; gegen Ende dieser Zeitdauer tastet der Abtastkomparator K1, gesteuert von der Steuereinrichtung 22, das Ausgangssignal des Regelverstärkers A1 ab und anschließend schaltet das System in die Phase 2.

Phase 2

[0025] In dieser Phase erhält nun der Regelverstärker A2 über den Multiplexer MUX2 eine positive Konstante, so dass die Ausgangsspannung am Regelverstärker A2 infolge der integrierenden Charakteristik des Regelverstärkers A2 ansteigt. Damit beginnt der Transistor T2, seinerseits einen Strom zu leiten. Dieser Strom addiert sich zum Strom des Transistors T1, dessen Strom verringert wird, so dass der Gesamtstrom (Laststrom) durch den Motor 12 konstant bleibt. Die damit einhergehende Verringerung der Ansteuerspannung des Regelverstärkers A1 wird vom Abtastkomparator K1 am Ende der Phase 2 erkannt, woraufhin die Treiberstufe 16 in die Phase 3 umschaltet.

Phase 3

[0026] In dieser Phase erhält nun der Regelverstärker A2 über den Multiplexer MUX2 (durch entsprechende Steuerung durch die Steuereinrichtung 22) die Regelabweichung. Der Regelverstärker A1 empfängt nun, ebenfalls durch die Steuereinrichtung 22 gesteuert über seinen Multiplexer MUX1 die negative Konstante, so dass die Ausgangsspannung am Regelverstärker A1 infolge der integrierenden Charakteristik des Regelverstärkers abfällt, bis am Ausgang des Regelverstärkers schließlich der niedrigste Wert des Aussteuerbereichs (beispielsweise 0 V) ansteht. In der Phase 3 wird die Motorspannung also vom Regelverstärker A2 und dem zugehörigen Leistungstransistor T2 geregelt, während der Transistor T1 nach der zuvor beschriebenen Übergangsphase keinen Strom mehr leitet. Das System verbleibt für eine Zeitdauer T in der Phase 3, bis der Abtastkomparator K2,

gesteuert durch die Steuereinrichtung 22, das Ausgangssignal des Regelverstärkers A2 abtastet und die Treiberstufe 16 in die Phase 4 umschaltet.

Phase 4

[0027] Der Regelverstärker A1 erhält nun über den Multiplexer MUX1 (wiederum gesteuert durch die Steuereinrichtung 22) eine positive Konstante, so dass die Ausgangsspannung am Regelverstärker infolge des integrierenden Verhaltens des Regelverstärkers ansteigt. Damit fließt im Transistor T1 ein ansteigender Strom, der sich zum Strom durch den Transistor T2 addiert, womit der Strom durch den zu regelnden Motor 12 ansteigt. Da der Regelverstärker A2 die Regelabweichung empfängt, steuert nun dieser Regelverstärker A2 den Transistor T2 zur Verringerung seines Laststroms, so dass der Gesamtstrom konstant bleibt. Die Ansteuerspannung für den Transistor T2 verringert sich also, was durch den Abtastkomparator K2 am Ende der Phase 4 erkannt wird, woraufhin die Treiberstufe 16 wieder in die oben beschriebene Phase 1 umschaltet.

[0028] Die zuvor beschriebenen Schaltung ist erweiterbar auf n Spannungsregelkreise, d.h. auf mehr als zwei parallel geschaltete Transistoren mit zugehörigen Regelverstärkern.

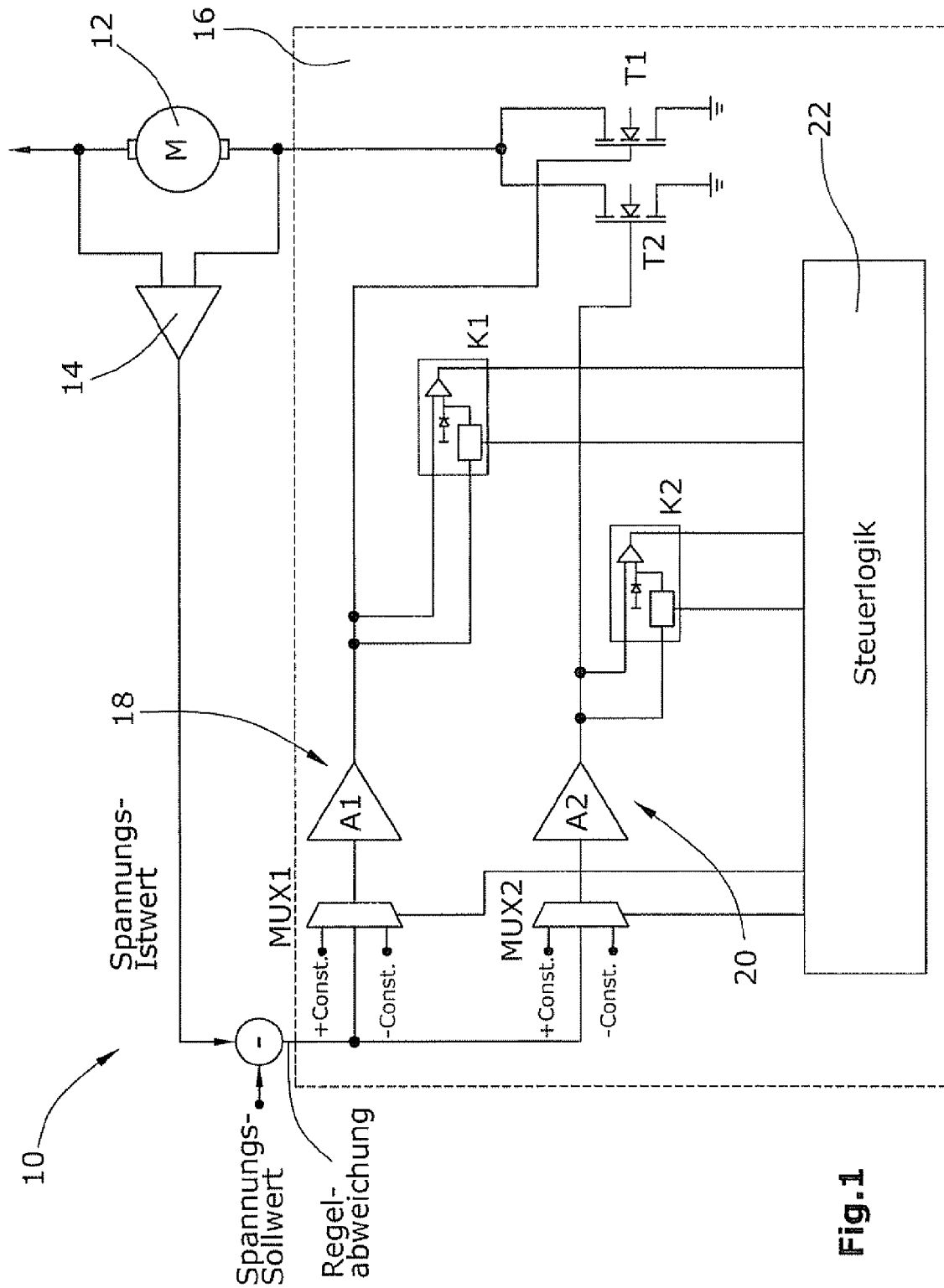
[0029] Das erfindungsgemäße Konzept lässt sich auch als Digitalschaltung realisieren. Dazu wird die Istwertspannung (in diesem Beispiel Motorspannung) digitalisiert, während die Funktionen der Regelverstärker, der Multiplexer und der Komparatoren digital realisiert und die Transistoren über Digital-AnalogWandler angesteuert werden. Schließlich sei noch erwähnt, dass die Abtastkomparatoren auch durch einen gemeinsamen Komparator mit Eingangsmultiplexer ersetzt werden können.

Patentansprüche

1. Vorrichtung zum Treiben einer Last, mit

- mindestens zwei Transistoren (T1,T2), deren Lastzweige parallel geschaltet und mit der Last verbindbar sind,
- mindestens zwei Ansteuereinheiten (A1,A2) zur Erzeugung von Ansteuersignalen zur Ansteuerung der Transistoren (T1,T2), wobei jedem Transistor (T1,T2) eine Ansteuereinheit (18,20) zugeordnet ist, und
- einer Steuereinrichtung (22) zur sequentiellen Freigabe der Ansteuerung jeweils eines der Transistoren (T1,T2) durch die dem anzusteuern den Transistor (T1,T2) zugeordneten Ansteuereinheit (18,20) für im wesentlichen gleich lange Ansteuerintervalle (T) innerhalb eines Zyklus.

2. Vorrichtung nach Anspruch 1, **dadurch gekennzeichnet, dass** gegen Ende des Ansteuerintervalls für einen aktuell ansteuerbaren Transistor (T1,T2) und vor Beginn des Ansteuerintervalls für den nächsten anzusteuernenden Transistor (T2,T1) das Ansteuersignal für den aktuell ansteuerbaren Transistor (T1,T2) automatisch abfällt und das Ansteuersignal für den nächsten anzusteuernenden Transistor (T2,T1) ansteigt. 5
3. Vorrichtung nach Anspruch 1 oder 2, **dadurch gekennzeichnet, dass** die Ansteuereinheiten (18,20) jeweils einen Regler (A1,A2) zum Empfang eines Differenzsignals aus einem vorgebbaren Sollwert und dem Istwert eines Laststroms und zum Ausgeben eines Ansteuersignals zur Regelung des Istwerts des Laststroms auf den Sollwert an die Transistoren (T1,T2) aufweisen und dass jeweils nur dem Regler (A1,A2) der Ansteuereinheit (18,20) des aktuell ansteuerbaren Transistors (T1,T2) das Differenzsignal zuführbar ist. 10 15 20
4. Vorrichtung nach Anspruch 3, **dadurch gekennzeichnet, dass** zum Ende des Ansteuerintervalls (T) für den aktuell ansteuerbaren Transistor (T1,T2) hin der Wert des von dessen Ansteuereinheit (18,20) ausgegebenen Ansteuersignals abspeicherbar ist und zu Beginn des nächsten Ansteuerintervalls (T6) zur Ansteuerung dieses Transistors (T1,T2) hin dessen Ansteuersignal den abgespeicherten Wert aufweist. 25 30
5. Vorrichtung nach Anspruch 3, **dadurch gekennzeichnet, dass** den Reglern (A1,A2) der Ansteuereinheiten (18,20) jeweils zur Verringerung der Ansteuersignale anstelle des Sollwerts für den Laststrom oder anstelle des Differenzsignals ein das Ansteuersignal auf Null ausregelnder konstanter erster Vorgabewert und zur Vergrößerung des Ansteuersignals ein konstanter zweiter Vorgabewert zuführbar ist, der das Ansteuersignal für den Transistor (T1,T2) auf einen dem Istwert des Laststroms entsprechenden Wert regelt. 35 40
6. Vorrichtung nach Anspruch 5, **dadurch gekennzeichnet, dass** zum Umschalten der Ansteuerung des aktuell ansteuerbaren Transistors (T1,T2) auf die Ansteuerung des nächsten anzusteuernenden Transistors (T2,T1) das dem Regler (A1,A2) der Ansteuereinheit (18,20) des aktuell ansteuerbaren Transistors (T1,T2) anstelle des Differenzsignals oder anstelle des Sollwerts für den Laststrom der erste Vorgabewert und dem Regler (A2,A1) der Ansteuereinheit (20,18) des nächsten anzusteuernenden Transistors (T2,T1) der zweite Vorgabewert zuführbar ist und dass dem Regler (A2,A1) der Ansteuereinheit (20,18) des nächsten anzusteuernenden Transistors (T2,T1) anstelle des zweiten Vorgabewerts 45 50 55
- anschließend das Differenzsignal zuführbar ist, sobald das Ansteuersignal für den aktuell ansteuerbaren Transistor (T1,T2) um einen vorgebbaren Wert (ΔV) abgefallen ist.



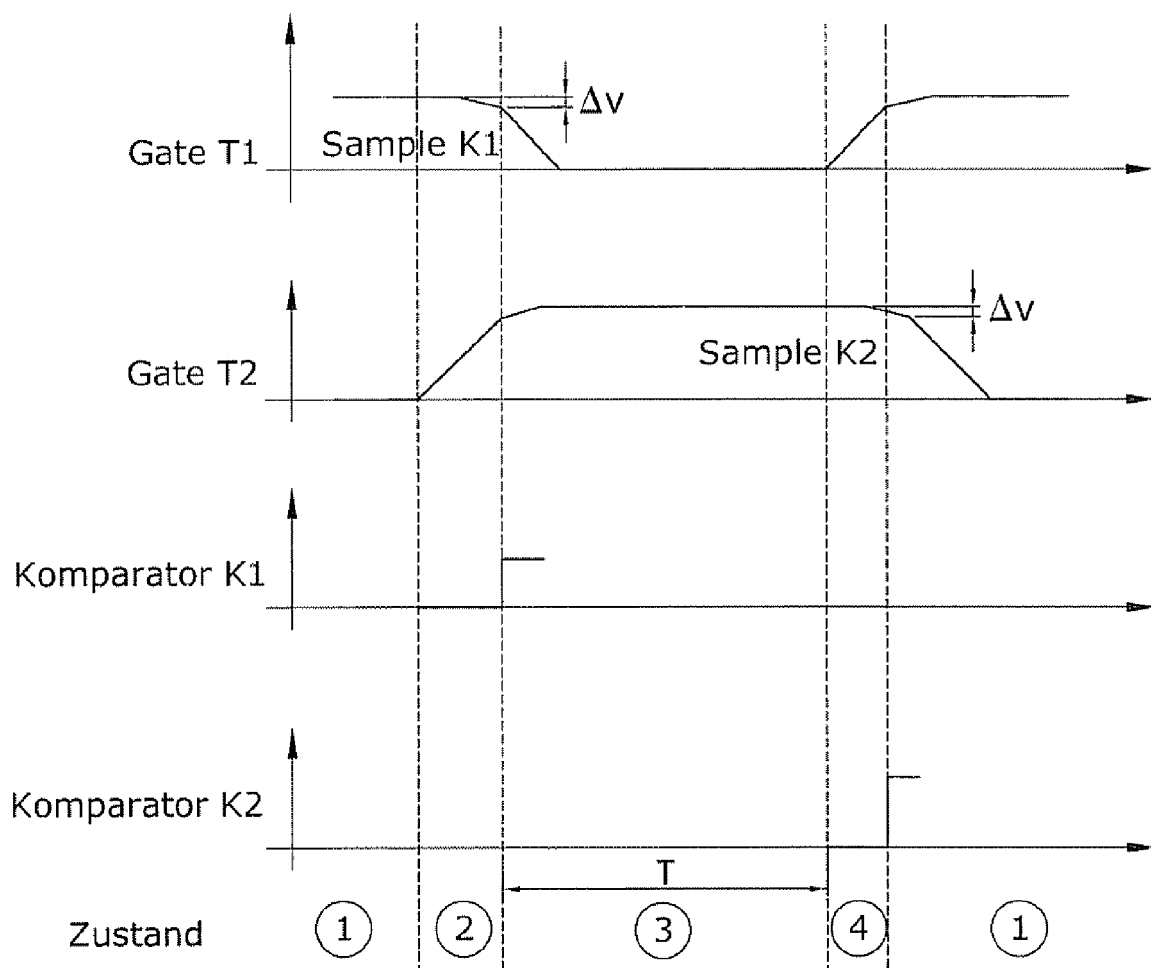


Fig.2



EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 08 17 0710

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (IPC)
5 X A	JP 11 122805 A (NIPPON DENKI HOME ELECTRONICS) 30. April 1999 (1999-04-30) * das ganze Dokument * -----	1 2-6	INV. G05F1/59
			RECHERCHIERTE SACHGEBIETE (IPC)
			H02P G05F
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort Den Haag		Abschlußdatum der Recherche 20. April 2010	Prüfer Schobert, Daniel
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			

 2
EPO FORM 1503 03.82 (P04C03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
 ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 08 17 0710

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentdokumente angegeben.
 Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
 Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

20-04-2010

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
JP 11122805 A	30-04-1999	JP 3339383 B2	28-10-2002

EPO FORM P0461

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82

IN DER BESCHREIBUNG AUFGEFÜHRTE DOKUMENTE

Diese Liste der vom Anmelder aufgeführten Dokumente wurde ausschließlich zur Information des Lesers aufgenommen und ist nicht Bestandteil des europäischen Patentdokumentes. Sie wurde mit größter Sorgfalt zusammengestellt; das EPA übernimmt jedoch keinerlei Haftung für etwaige Fehler oder Auslassungen.

In der Beschreibung aufgeführte Patentdokumente

- EP 1422819 A [0004]
- EP 0354098 A [0004]
- US 3675114 A [0004]
- DE 3538584 A [0004]