



(11)

EP 3 242 146 A1

(12)

DEMANDE DE BREVET EUROPEEN

(43) Date de publication:
08.11.2017 Bulletin 2017/45

(51) Int Cl.:
G01S 11/08 (2006.01) **H04L 27/10** (2006.01)
H04B 1/69 (2011.01)

(21) Numéro de dépôt: **16168392.5**

(22) Date de dépôt: **04.05.2016**

(84) Etats contractants désignés:
AL AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HR HU IE IS IT LI LT LU LV MC MK MT NL NO PL PT RO RS SE SI SK SM TR
Etats d'extension désignés:
BA ME
Etats de validation désignés:
MA MD

(71) Demandeur: **The Swatch Group Research and Development Ltd.**
2074 Marin (CH)

(72) Inventeur: **Casagrande, Arnaud**
2014 Bôle (CH)

(74) Mandataire: **Giraud, Eric et al**
ICB
Ingénieurs Conseils en Brevets SA
Faubourg de l'Hôpital 3
2001 Neuchâtel (CH)

(54) **PROCÉDÉ ET SYSTÈME DE COMMUNICATION DE SIGNAUX A HAUTE SENSIBILITÉ ET A DÉMODULATION SYNCHRONE**

(57) Le procédé de communication de signaux à haute sensibilité et à démodulation synchrone entre un émetteur (2) et un récepteur (3) comprend une première phase de synchronisation suivie par une phase de modulation et démodulation des données. Pour ce faire, l'émetteur transmet un signal chirp pseudo-périodique au récepteur, où une conversion de fréquence du signal chirp est effectuée dans un mélangeur (33) par un signal oscillant (So) à fréquence constante d'un oscillateur local (34)

pour fournir un signal intermédiaire, qui est filtré et échantillonné pour une unité logique (37). Dans l'unité logique, il est prévu un ensemble (38) de m paires de blocs DFT déphasées l'une de l'autre et fonctionnant en parallèle. Une unité de traitement (39) reçoit le résultat des paires de l'ensemble pour déterminer des erreurs de fréquence et de phase entre l'émetteur et le récepteur sur la base de deux pics détectés par une des paires au-dessus d'un seuil pour synchroniser le récepteur.

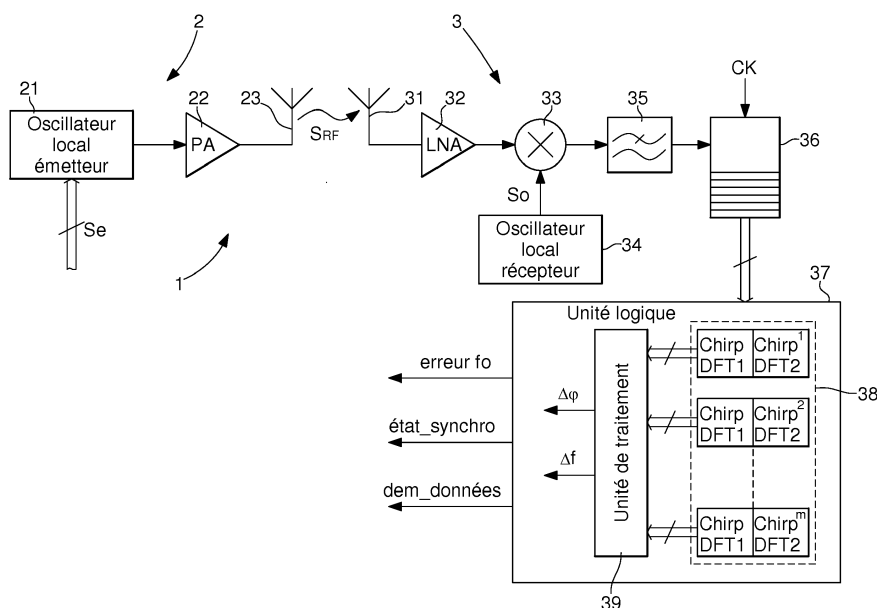


Fig. 3

DescriptionDomaine de l'invention

[0001] L'invention concerne un procédé de communication de signaux à haute sensibilité et à démodulation synchrone.

[0002] L'invention concerne également un système de communication pour la mise en oeuvre du procédé de communication de signaux à haute sensibilité et à démodulation synchrone.

Arrière-plan de l'invention

[0003] Dans un système de communication de données ou commandes, il peut être recherché de réaliser une communication à bas débit en utilisant un étalement du spectre de transmission. Ceci permet d'optimiser la résistance du système de communication à différents perturbateurs. De préférence, le système de communication peut se baser sur une modulation à étalement du spectre du type "chirp". Le signal chirp est par définition un signal pseudo-périodique modulé en fréquence autour d'une fréquence porteuse. Généralement, la fréquence de ce signal chirp varie linéairement par rapport à la fréquence porteuse entre une valeur basse et une valeur haute de la bande de fréquences. Une première demi-période de ce signal peut être avec une pente positive de variation linéaire de fréquence, alors qu'une seconde demi-période successive de ce signal peut être avec une pente négative de variation linéaire de fréquence.

[0004] On peut citer à ce titre la demande de brevet US 2014/0064337 A1, qui décrit un procédé de synchronisation d'un récepteur sur la base d'un signal chirp transmis par un émetteur. Le signal d'horloge du récepteur a besoin d'être synchronisé au signal d'horloge de l'émetteur initialement pour effectuer une communication de données. Pour ce faire, le récepteur capte le signal chirp de l'émetteur. Le récepteur est configuré pour recevoir un signal chirp avec au moins un premier gradient de variation de fréquence dans une demi-période, dont l'amplitude est plus grande que 1. Le récepteur comprend un corrélateur adapté pour corrélérer le premier gradient de variation de fréquence du signal chirp avec un premier signal chirp attendu pour produire un premier jeu de résultats de corrélation. Au moins un premier pic de corrélation au-dessus des autres pics de corrélation est déterminé pour pouvoir estimer l'écart de fréquence et/ou de phase. Une unité d'ajustement est prévue également pour corriger la phase et la fréquence du premier signal chirp du récepteur et ainsi être synchronisé à l'émetteur. Cependant, le récepteur n'effectue pas une transformée discrète de Fourier (Discrete Fourier Transform ou DFT) du signal intermédiaire échantillonné pour pouvoir rapidement trouver les écarts de fréquence ou de phase. Cela constitue donc un inconvénient pour pouvoir faciliter la synchronisation et réduire la consommation générale

du récepteur.

Résumé de l'invention

[0005] L'invention a donc pour but de proposer un procédé de communication de signaux à haute sensibilité et à démodulation synchrone palliant les inconvénients de l'état de la technique, en permettant d'avoir une synchronisation simple, basse fréquence et avec une bonne réduction de la consommation électrique.

[0006] A cet effet, l'invention concerne un procédé de communication de signaux à haute sensibilité et à démodulation synchrone, qui comprend les caractéristiques mentionnées dans les revendications indépendantes 1 et 2.

[0007] Des étapes particulières du procédé sont mentionnées dans les revendications dépendantes 3 à 14.

[0008] Un avantage du procédé réside dans le fait que selon une première variante de réalisation, le récepteur permet de convertir en fréquence tout d'abord le signal chirp capté par un signal oscillant de l'oscillateur local du récepteur, qui est à fréquence constante. Cette conversion en fréquence permet d'obtenir un signal intermédiaire, dont la variation de fréquence est similaire à celle du signal chirp capté. Un signal intermédiaire filtré et échantillonné est fourni à une unité logique, qui comprend un ensemble de paires de blocs de transformée discrète de Fourier "chirp", où la base vectorielle de projection possède une caractéristique fréquentielle modulée. Les paires de blocs de transformée discrète de Fourier "chirp" sont déphasées l'une par rapport à l'autre, pour lesquelles chaque base vectorielle des différentes DFT sont déphasées. Toutes les paires DFT travaillent en parallèle à chaque acquisition de données. Suite à une acquisition, des pics au-dessus d'un seuil de bruit sont détectés, ce qui permet de calculer rapidement une moyenne des abscisses de fréquence pour déterminer une erreur de fréquence. Une erreur de phase est aussi déterminée en étant égale à la distance entre un des pics et la moyenne des fréquences des pics détectés.

[0009] Un avantage du procédé réside dans le fait que selon une seconde variante de réalisation, le récepteur permet de convertir en fréquence tout d'abord le signal chirp capté par un signal oscillant de l'oscillateur local du récepteur, qui est à fréquence modulée à l'image du signal chirp. Chaque acquisition des données est effectuée entre chaque début et fin d'une période de variation de fréquence du signal chirp dans le récepteur. Le récepteur est prévu pour changer régulièrement la phase de la modulation ou la variation de fréquence de forme triangulaire jusqu'à ce que le signal oscillant fourni par l'oscillateur au mélangeur se rapproche suffisamment de la phase du signal chirp. Pour ce faire, deux transformées discrètes de Fourier sont effectuées dans l'unité logique du récepteur. Une première transformée discrète de Fourier est effectuée pour la pente positive du signal oscillant durant une première portion de la période de variation de fréquence. Une seconde transformée discrète de Fou-

rier est effectuée pour la pente négative du signal oscillant durant une seconde portion de la période de variation de fréquence. Les première et seconde portions de période de variation de fréquence sont de préférence identiques et constituent des demi-périodes de la période de variation de fréquence. Après plusieurs acquisitions, des pics au-dessus d'un seuil de bruit sont déterminés par une unité de traitement reliés aux blocs DFT pour corriger le déphasage du signal oscillant. De plus, une erreur de fréquence, ainsi qu'une erreur de phase sont déterminées comme pour la première variante du procédé de communication.

[0010] Avantageusement, la phase de synchronisation selon les première ou seconde variantes du procédé de communication est courte comparativement à la synchronisation de réception de signaux de positionnement GPS.

[0011] Avantageusement, les changements importants de fréquence sont opérés principalement de manière continue et en général sans discontinuité majeure. Cela permet donc de limiter efficacement la largeur de bande du synthétiseur de fréquence, qui est utilisé dans l'oscillateur local. Ainsi, le modulateur et démodulateur utilisé pour le synthétiseur de l'oscillateur peut être un modulateur et démodulateur PLL sigma delta simple à basse fréquence comportant une modulation de fréquence à un seul point. Cette topologie de réalisation est particulièrement simple et orientée vers la faible consommation.

[0012] De plus, dans le cas précis où la fréquence de l'oscillateur local du récepteur est modulée, les perturbations liées au rayonnement parasite de l'oscillateur local sont efficacement réparties sur une grande largeur de bande en simplifiant de ce fait le design du récepteur.

[0013] Avantageusement dans la phase de modulation et démodulation, un codage des données est effectué dans le signal chirp en additionnant à chaque demi-période un offset de fréquence. A titre d'exemple dans une première demi-période sur la pente positive de variation de fréquence, il peut être ajouté un offset constant de fréquence pour définir un état logique "1", alors que pour une seconde demi-période sur la pente négative de variation de fréquence, il est retiré un offset constant de fréquence pour définir un état logique "0".

[0014] Avantageusement dans la phase de modulation et démodulation, un codage des données peut être prévu avec des pentes fréquentielles asymétriques dans chaque demi-période du signal chirp. Dans chaque demi-période du signal chirp à la suite de la phase de synchronisation, chaque état logique est donc défini par une première pente positive de variation de fréquence suivie par une seconde pente négative de variation de fréquence, qui est différente en valeurs absolues de la première pente positive. Par exemple, un état logique "1" dans une première demi-période du signal chirp est défini par une première pente positive de variation de fréquence plus grande que la seconde pente négative de variation de fréquence en valeurs absolues. Un état logique "0" dans

la seconde demi-période du signal chirp est défini par une première pente positive de variation de fréquence plus petite que la seconde pente négative de variation de fréquence en valeurs absolues. Avec ce type de codage des données, il n'y a aucun changement brusque de fréquence, ce qui est avantageux.

[0015] A cet effet, l'invention concerne également un système de communication de signaux à haute sensibilité et à démodulation synchrone pour la mise en oeuvre du procédé, qui comprend les caractéristiques mentionnées dans les revendications indépendantes 15 et 16.

Brève description des dessins

[0016] Les buts, avantages et caractéristiques du procédé et du système de communication de signaux à haute sensibilité et à démodulation synchrone apparaîtront mieux dans la description suivante par les dessins sur lesquels :

la figure 1 représente un signal à fréquence variable du type chirp, qui peut être transmis par un émetteur du système de communication,

la figure 2 représente le signal de l'émetteur du type chirp et au moins deux acquisitions en série dans le temps dans le récepteur du système de communication selon une première variante du procédé de communication selon l'invention,

la figure 3 représente une première forme d'exécution du système de communication pour la mise en oeuvre de la première variante du procédé de communication selon l'invention,

la figure 4 représente un exemple des pics au-dessus d'un seuil de bruit des signaux en sortie d'une paire des m paires de blocs de transformée discrète de Fourier chirp DFT1 et chirp DFT2 de rampes de fréquence positive et négative pour le procédé de communication selon l'invention,

la figure 5 représente plusieurs graphes dans le temps des rampes de fréquence des n vecteurs de projection des transformées discrètes de Fourier DFT1 et DFT2 de type chirp pour le procédé de communication selon l'invention,

la figure 6 représente plusieurs graphes dans le temps de la fréquence du signal chirp transmis par l'émetteur, des acquisitions entre chaque début et fin d'une période du signal chirp dans le récepteur et de la fréquence intermédiaire après conversion dans le récepteur selon une seconde variante du procédé de communication selon l'invention,

la figure 7 représente une seconde forme d'exécution du système de communication pour la mise en

oeuvre de la seconde variante du procédé de communication selon l'invention,

la figure 8 représente une première variante du signal chirp transmis par l'émetteur pour la phase de synchronisation et la phase de modulation ou démodulation pour le procédé de communication selon l'invention, et

la figure 9 représente une seconde variante du signal chirp transmis par l'émetteur pour la phase de synchronisation et la phase de modulation ou démodulation pour le procédé de communication selon l'invention.

Description détaillée de l'invention

[0017] Dans la description suivante, tous les composants du système de communication notamment pour la mise en oeuvre du procédé de communication de signaux à haute sensibilité et à démodulation synchrone, qui sont bien connus d'un homme du métier dans ce domaine technique, ne sont décrits que de manière simplifiée.

[0018] Pour le procédé de communication, il est effectué principalement deux phases, qui sont une première phase de synchronisation et une seconde phase de démodulation. Une première phase de synchronisation est tout d'abord effectuée avant la transmission de données de l'émetteur. Dans cette première phase, il y a une adaptation de la phase et de la fréquence du signal généré dans un oscillateur local du récepteur par rapport au signal chirp reçu d'un émetteur. Cet oscillateur local comprend un résonateur à quartz en liaison à un synthétiseur de fréquence, qui fournit un signal oscillant notamment pour l'opération de conversion de fréquence du signal chirp capté.

[0019] Il est à noter tout d'abord que l'oscillateur local à résonateur à quartz de l'émetteur est similaire à l'oscillateur local à résonateur à quartz du récepteur. Donc la fréquence d'oscillation est sensiblement similaire à ± 40 ppm et il s'agit avant tout d'adapter le déphasage entre les signaux d'émission et de réception, ainsi que l'écart de fréquence entre la variation de fréquence du signal de l'émetteur et celle du récepteur.

[0020] Durant la phase de synchronisation, la fréquence exacte et la phase du module d'émission sont donc déterminées. Au terme de cette phase de synchronisation et durant la phase de démodulation, les données transmises par l'émetteur sont reçues par le récepteur. La phase exacte de l'émetteur est suivie pour permettre d'absorber tout écart de fréquence entre le résonateur à quartz de l'émetteur et celui du récepteur.

[0021] La figure 1 représente de manière simplifiée un signal chirp transmis par un émetteur du système de communication. Ce signal chirp est pseudo-périodique en étant modulé en fréquence autour d'une fréquence porteuse, par exemple de l'ordre de 2.4 GHz, et peut

aussi être modulé en amplitude. Dans le cas représenté, il est cherché de préférence une modulation de la fréquence, qui varie linéairement au cours du temps entre une valeur basse de fréquence et une valeur haute de fréquence autour de la fréquence porteuse. La forme de la fréquence du signal chirp au cours du temps est triangulaire. L'intervalle entre les valeurs basse et haute, qui peut être de l'ordre de 100 Hz ou plus, définit la bande de fréquences autour de la fréquence porteuse pour une transmission définie à étalement du spectre. Avec une grande largeur de bande des signaux reçus, cela permet d'éviter tous les perturbateurs et encore d'avoir une grande sensibilité des signaux à faible débit reçus, par exemple de l'ordre de 1 kbits/s.

[0022] La figure 2 représente le signal chirp à variation de fréquence de forme triangulaire dans le temps et transmis par l'émetteur du système de communication dans la phase de synchronisation du récepteur selon une première variante du procédé de communication. Selon ce cas particulier, la variation de fréquence du signal chirp est linéaire avec une pente croissante positive dans une première demi-période et avec une pente décroissante négative dans une seconde demi-période. La pente positive peut être égale à la pente négative en valeurs absolues, mais peut aussi être différente comme expliqué ci-après notamment lors de la modulation de données. Pour cette première variante du procédé de communication, la fréquence du signal oscillant fourni de l'oscillateur local du récepteur est maintenue constante à un écart de fréquence de la fréquence porteuse du signal chirp reçu.

[0023] Comme sommairement représenté pour le procédé de communication selon la première variante, le récepteur est en mesure de procéder à une série d'acquisitions successives ACQUIS N et ACQUIS N+1. Ces deux acquisitions sont chacune de la durée d'une période T de variation de fréquence du signal chirp reçu. Les acquisitions successives sont décalées dans le temps sans synchronisation, c'est-à-dire la temporisation d'acquisitions du signal intermédiaire IF est constamment déphasée.

[0024] La figure 3 représente justement une première forme d'exécution du système de communication 1 pour la mise en oeuvre du procédé de communication selon la première variante de réalisation. Le système de communication 1 comprend tout d'abord au moins un émetteur 2 et au moins un récepteur 3 pour établir une communication de données par des signaux radiofréquences S_{RF} de fréquence porteuse supérieure au MHz et de préférence vers 2.4 GHz.

[0025] L'émetteur 2 comprend principalement un oscillateur local 21 de l'émetteur, qui peut comprendre un résonateur à quartz en liaison à un synthétiseur de fréquence non représentés pour la modulation en fréquence de données comme expliqué ci-après en référence aux figures 8 et 9. Pour ce faire, l'oscillateur local 21 de l'émetteur reçoit un signal de commande Se pour la génération d'un signal chirp de fréquence porteuse déterminée et

par exemple avec une variation de fréquence linéaire de forme triangulaire dans le temps. Le signal chirp passe par un amplificateur PA de sortie 22 pour la transmission d'un signal radiofréquence S_{RF} du type chirp par une antenne 23.

[0026] Le récepteur 3 comprend tout d'abord une antenne 31 pour pouvoir recevoir un signal radiofréquence chirp S_{RF} et un amplificateur à faible bruit LNA 32 pour amplifier et filtrer le signal capté à fournir à un mélangeur 33. Une conversion de fréquence est effectuée par le mélangeur 33 avec un signal oscillant S_o fourni par un oscillateur local 34 du récepteur. Pour cette première forme d'exécution, le signal oscillant fourni par l'oscillateur local 34 est à une fréquence constante de valeur correspondant à un écart de fréquence défini, à la fréquence porteuse du signal radiofréquence chirp capté.

[0027] Cet oscillateur local 34 du récepteur peut comprendre, comme pour l'émetteur 2, un résonateur à quartz en liaison à un synthétiseur de fréquence non représentés. Dans ces conditions, le signal intermédiaire IF obtenu en sortie du mélangeur 33 comprend une variation linéaire de fréquence de forme triangulaire tout comme pour le signal chirp capté. Un filtrage de ce signal dans un filtre passe-bas traditionnel 35 est effectué avant d'échantillonner le signal intermédiaire filtré dans un échantillonneur 36. Cet échantillonneur 36 est cadencé par un signal de cadencement CK provenant de l'oscillateur local 34. Ce signal de cadencement CK peut avoir une fréquence par exemple égale à 1.625 MHz provenant de la sortie d'une série de diviseurs non représentés, qui sont reliés à un résonateur à quartz de 26 MHz de l'oscillateur local 34.

[0028] Le signal échantillonné provenant de l'échantillonneur 36 est fourni à une unité logique 37, qui a pour but de déterminer une erreur de fréquence, un état de synchronisation, une démodulation des données. Il est notamment contrôlé dans l'unité logique 37 une erreur de phase $\Delta\phi$ et une erreur de fréquence Δf par rapport au signal chirp capté de manière à synchroniser l'oscillateur du récepteur 3 à celui de l'émetteur 2 et permettre d'effectuer par la suite une démodulation des données.

[0029] Dans cette première forme d'exécution, l'unité logique 37 comprend un ensemble 38 de m paires de blocs de transformée discrète de Fourier Chirp DFT1 et Chirp DFT2, qui sont disposées pour un fonctionnement en parallèle. Le nombre m est plus grand ou égal à 1 et il est à noter que plus le nombre m est élevé et plus la phase de synchronisation devient rapide avec moins d'acquisitions successives. Un premier bloc Chirp DFT1 de chaque paire est prévu pour l'acquisition en relation à la pente positive de variation de fréquence du signal chirp capté. Cette acquisition par le premier bloc Chirp DFT1 opère dans une première demi-période de la durée d'une période de variation de fréquence du signal chirp, donc du signal intermédiaire IF. Un second bloc Chirp DFT2 de chaque paire est prévu pour l'acquisition en relation à la pente négative de variation de fréquence du signal chirp capté. Cette acquisition par le second bloc

Chirp DFT2 opère dans une seconde demi-période de la durée d'une période de variation de fréquence du signal chirp, donc du signal intermédiaire IF. Ainsi, il est effectué différentes transformées partielles discrètes de Fourier Chirp DFT1 des rampes de fréquence à pente positive et Chirp DFT2 des rampes de fréquence à pente négative.

[0030] A la réception du signal intermédiaire échantillonné, chaque bloc Chirp DFT1 et Chirp DFT2 des différentes paires de l'ensemble 38 effectue en parallèle une projection DFT sur un noyau de n vecteurs à rampes de fréquence avec un déphasage temporel défini entre chaque paire DFT. Ces rampes de fréquence sont fonction de la variation de fréquence du signal intermédiaire à l'image du signal chirp.

[0031] La figure 5 représente justement les rampes de fréquence des n bins de vecteurs de projection sur une demi-période pour le Chirp DFT1 et sur une autre demi-période pour le Chirp DFT2. Le nombre n de bins peut être relativement petit par exemple de l'ordre de 256. Comme on peut le voir, la période de variation de fréquence du signal chirp, donc du signal intermédiaire, pour chaque phase du noyau de la DFT, est divisée en m phases dans le temps correspondant aux m paires de blocs Chirp DFT1 et Chirp DFT2. Les rampes (bins) de la Chirp DFT1 de la pente positive et les rampes de la Chirp DFT2 de la pente négative en phase 1 sont déphasées dans le temps d'une durée T/m par rapport aux rampes (bins) de la Chirp DFT1 de la pente positive et les rampes de la Chirp DFT2 de la pente négative en phase 2. T définit la durée de la période de variation de fréquence du signal chirp et m représente le nombre de paires de l'ensemble 38. Ceci se répète successivement jusqu'à la $m^{\text{ième}}$ paire de blocs Chirp DFT1 et Chirp DFT2.

[0032] Il est à noter que chaque acquisition successive dans l'échantillonneur 36 est effectuée de telle manière que la phase de modulation du signal chirp reçu est parcourue judicieusement. Ceci permet aux m phases de l'ensemble 38 de parcourir toutes les phases possibles de manière à se rapprocher au mieux de la phase de la modulation de l'émetteur. Plus le nombre m de paires de DFT est faible et plus le nombre d'acquisitions successives est grand. Cela signifie que pour un nombre m égal à 1 ou 2 ou 4, une seule acquisition du signal est insuffisante pour permettre la synchronisation du récepteur, car l'erreur de phase entre la modulation de l'émetteur et la projection locale peut être trop grande.

[0033] Comme un déphasage temporel est effectué entre chaque paire de blocs Chirp DFT1 et Chirp DFT2, une des m paires est en mesure de détecter des pics de fréquence au-dessus d'un seuil déterminé comme représenté en figure 4. Comme chaque paire comprend un premier bloc Chirp DFT1 pour la pente positive du signal chirp et un second bloc Chirp DFT2 pour la pente négative du signal chirp, un premier pic à la fréquence $fd1$ est détecté au-dessus du seuil pour le premier bloc et un second pic à la fréquence $fd2$ est détecté au-dessus du seuil pour le second bloc. La fréquence $fd1$ est en des-

sous d'une fréquence intermédiaire ou moyenne f_m , alors que la fréquence f_{d2} est au-dessus de la fréquence intermédiaire ou moyenne f_m .

[0034] Entre deux acquisitions ACQUIS N et ACQUIS N+1 successives représentées en figure 2, il y a une phase de calcul pour déterminer des erreurs de fréquence et de phase. Dans la phase de calcul dans une unité de traitement 39 liée aux différentes paires de blocs Chirp DFT1 et Chirp DFT2 de l'ensemble 38, il est déterminé une moyenne de deux abscisses à la fréquence f_{d1} et f_{d2} pour déterminer une erreur de fréquence $\Delta f = (f_{d1} + f_{d2})/2$ fournie en sortie de l'unité logique comme erreur f_0 . Une erreur de phase $\Delta\phi$ est aussi déterminée en étant égale à la distance entre un des pics et la moyenne A_f . Cette erreur de phase est $\Delta\phi = |f_{d1} - \Delta f| = |f_{d2} - \Delta f|$.

[0035] Avec cette première variante du procédé de communication et le calcul en parallèle en liaison aux m différents blocs Chirp DFT1 et Chirp DFT2, le temps de synchronisation du récepteur est très court. Par contre, comme plusieurs calculs sont effectués en même temps par toutes les paires, une consommation légèrement supérieure est constatée par rapport à ce qui est décrit pour la seconde variante du procédé de communication ci-dessous.

[0036] Bien entendu, l'unité logique 37 est également en mesure de fournir un état de synchronisation comme discuté ci-après lors de la phase de modulation et démodulation, ainsi que des données démodulées. Ces données peuvent être démodulées dans l'unité logique 37 comme ce qui est décrit en relation aux figures 1 et 2 de la demande de brevet EP 2 469 783 A1, qui est citée et incorporée ici comme référence.

[0037] Une seconde variante du procédé de communication est expliquée en référence aux figures 6 et 7. Sur la figure 6, il est représenté dans la phase de synchronisation plusieurs graphes dans le temps de la variation de fréquence du signal chirp transmis par l'émetteur, des acquisitions entre chaque début et fin d'une période de variation de fréquence du signal chirp dans le récepteur et de la fréquence intermédiaire après conversion dans le récepteur. Il est à noter que selon la seconde forme d'exécution du système de communication, l'oscillateur local fournit un signal oscillant modulé à l'image du signal chirp de manière à obtenir des fréquences constantes du signal intermédiaire une fois la conversion effectuée après synchronisation.

[0038] Le récepteur est prévu pour changer régulièrement la phase de la modulation ou la variation de fréquence de forme triangulaire jusqu'à ce que le signal oscillant fourni par l'oscillateur au mélangeur soit en phase avec le signal chirp. Chaque acquisition de durée T dans le récepteur commence de préférence au début de chaque période à la valeur basse de fréquence et se termine à la fin de ladite période de variation de fréquence à la valeur basse de fréquence. Cependant chaque période de variation de fréquence peut débuter à une valeur haute de fréquence et se terminer au terme de la période à la valeur haute de fréquence. Ainsi, il doit y avoir un

déphasage pour la génération du signal oscillant pour débiter une nouvelle acquisition jusqu'à la synchronisation des signaux.

[0039] Deux transformées discrètes de Fourier sont effectuées dans l'unité logique du récepteur. Une première transformée discrète de Fourier est effectuée pour la pente positive du signal oscillant durant la première demi-période de variation de fréquence. Une seconde transformée discrète de Fourier est effectuée pour la pente négative du signal oscillant durant la seconde demi-période de variation de fréquence. Lorsqu'un pic supérieur à un seuil de bruit donné est détecté sur chaque résultat des transformées discrètes de Fourier, il est calculé une erreur de fréquence et une erreur de phase entre l'émetteur et le récepteur. Cette erreur de fréquence Δf est égale à la moyenne des abscisses des deux pics détectés au-dessus du seuil défini. L'erreur de phase $\Delta\phi$ est égale à la distance entre un des pics et la moyenne comme expliqué ci-devant en référence à la figure 4.

[0040] Comme on peut le voir sur la figure 6 durant la première acquisition ACQUIS N, le signal oscillant est déphasé du signal chirp, ce qui fait que la fréquence du signal intermédiaire n'est pas constante. Par contre dans la seconde acquisition ACQUIS N+1, le signal oscillant est en phase avec le signal chirp, ce qui fait que sur la première demi-période, la fréquence du signal intermédiaire est constante à une valeur haute, et sur la seconde demi-période, la fréquence du signal intermédiaire est constante à une valeur basse.

[0041] Il est à noter que selon cette seconde variante du procédé de communication, il doit y avoir plusieurs acquisitions successives dans le temps pour déterminer et corriger l'erreur de fréquence et l'erreur de phase pour adapter la fréquence de l'oscillateur local du récepteur. Une fois que la phase de synchronisation est terminée, la phase de démodulation peut débiter dans le récepteur.

[0042] La figure 7 représente la seconde forme d'exécution du système de communication 1 pour la mise en oeuvre du procédé de communication. Comme la majeure partie des composants sont identiques au système de communication décrit en référence à la figure 3, ces composants ne seront pas décrits. Il est principalement décrit les composants de l'unité logique 37 et leur fonction.

[0043] L'unité logique 37 reçoit le signal échantillonné provenant de l'échantillonneur 36 de manière à déterminer une erreur de fréquence f_0 , un état de synchronisation, une démodulation des données. Dans l'unité logique 37, il n'est prévu qu'un ensemble 38' à deux blocs de transformée discrète de Fourier DFT1 et DFT2. Comme mentionné ci-dessus, un premier bloc DFT1 effectue une projection DFT sur un noyau de n vecteurs pour la première demi-période d'acquisition de la pente positive de variation de fréquence. Un second bloc DFT2 effectue une projection DFT sur un noyau de n vecteurs pour la seconde demi-période d'acquisition de la pente négative de variation de fréquence. Il est effectué un seul calcul

à la fois durant chaque acquisition. Une fois qu'un pic est détecté après chaque bloc DFT1 et DFT2 dans l'unité de traitement 39, il est déterminé l'erreur de fréquence Δf et l'erreur de phase $\Delta \phi$ comme précédemment indiqué.

[0044] Comme susmentionné, les données peuvent être démodulées dans l'unité logique 37 comme ce qui est décrit en relation aux figures 1 et 2 de la demande de brevet EP 2 469 783 A1, qui est citée et incorporée ici comme référence.

[0045] Avec cette seconde variante du procédé de communication, le temps de synchronisation du récepteur est plus long que la première variante du procédé de communication. Par contre, une consommation électrique est bien inférieure à la première variante du procédé de communication.

[0046] Une fois que le récepteur est synchronisé dans la première variante ou la seconde variante du procédé de communication, la phase de modulation et démodulation peut débuter dans le système de communication selon la première ou seconde forme d'exécution des figures 3 ou 7.

[0047] La figure 8 représente une première variante du signal chirp transmis par l'émetteur pour la phase de synchronisation et la phase de modulation ou démodulation pour la première variante ou la seconde variante du procédé de communication. Chaque symbole de données pour la phase de modulation et démodulation peut être défini par un seul état logique "1" ou "0" ou par un mot binaire d'une succession d'états logiques "1" ou "0".

[0048] Selon une première variante, il peut être prévu de maintenir constante la fréquence du signal oscillant fourni par l'oscillateur local du récepteur comme pour la première forme d'exécution du système de communication. Cependant il peut être aussi envisagé d'avoir la fréquence du signal oscillant variant comme celle du signal chirp reçu comme pour la seconde forme d'exécution du système de communication.

[0049] L'émetteur transmet un signal chirp à fréquence variable linéairement comme représenté à la figure 1 pour la phase de synchronisation. Pour la phase de modulation depuis l'émetteur, un codage des données est effectué dans le signal chirp en additionnant à chaque demi-période un offset de fréquence avec plusieurs valeurs, qui représentent les instants de l'information à transmettre. La phase des données est synchronisée sur celle du signal triangulaire comme représenté sur la figure 8. Dans une première demi-période sur la pente positive de variation de fréquence, il est ajouté un offset constant de fréquence pour définir un état logique "1", alors que pour la seconde demi-période sur la pente négative de variation de fréquence, il est retiré un offset constant de fréquence pour définir un état logique "0". Il peut s'agir d'un même offset de fréquence à ajouter ou à retirer pour définir chaque état logique des données à coder, mais un offset différent peut aussi être envisagé.

[0050] La figure 9 représente une seconde variante du signal chirp transmis par l'émetteur pour la phase de synchronisation et la phase de modulation ou démodulation

pour la première variante ou la seconde variante du procédé de communication.

[0051] Pour ce type de codage, il est prévu des pentes fréquentielles asymétriques dans chaque demi-période du signal chirp pour définir soit un état logique "1", soit un état logique "0". Dans chaque demi-période du signal chirp à la suite de la phase de synchronisation, chaque état logique est donc défini par une première pente positive de variation de fréquence suivie par une seconde pente négative de variation de fréquence, qui est différente en valeurs absolues de la première pente positive.

[0052] Comme représenté à la figure 9, l'état logique "1" dans la première demi-période du signal chirp est défini par une première pente positive de variation de fréquence plus grande que la seconde pente négative de variation de fréquence en valeurs absolues. Par contre, l'état logique "0" dans la seconde demi-période du signal chirp est défini par une première pente positive de variation de fréquence plus petite que la seconde pente négative de variation de fréquence en valeurs absolues.

[0053] Dans cette seconde variante de codage des données, on note que l'adaptation de fréquence pour le codage des données s'effectue sans sauts de fréquence. Cela permet d'utiliser un modulateur à verrouillage de phase PLL à 1 point, qui est facile à mettre en oeuvre en réduisant également la consommation dans le système de communication.

[0054] Avec une fréquence constante du signal oscillant récepteur peut procéder à une seule acquisition par symbole transmis. Dans l'unité logique, le récepteur peut projeter le vecteur reçu sur n types de vecteurs attendus. Afin de suivre précisément la phase de l'émetteur, 3·n projections sont effectuées en parallèle à savoir une projection "tôt", une projection "actuelle" et une projection "tard". La phase des acquisitions est corrigée pour obtenir le maximum d'énergie de projection sur la phase centrale "actuelle".

[0055] Selon une autre variante de réalisation, la fréquence du signal oscillant fourni par l'oscillateur local du récepteur est modulée. Dans ce cas, la modulation illustrée sur la figure 8 peut avantageusement être utilisée. Le récepteur procède à une seule acquisition par symbole transmis et projette le vecteur reçu sur n types de vecteurs attendus. Comme dans ce cas, le vecteur attendu correspond à un signal sinusoïdal de fréquence déterminée, où les fréquences centrales de l'émetteur et du récepteur sont verrouillées, la projection correspond au calcul de la DFT sur un seul bin de valeur bien déterminée.

[0056] Il peut aussi au cours du temps y avoir un certain décalage en phase et fréquence entre l'émetteur et le récepteur. Pour suivre précisément la phase de l'émetteur, trois projections sont effectuées en parallèle à savoir une projection "tôt", une projection "actuelle" et une projection "tard". La phase du signal triangulaire de modulation de l'oscillateur local est corrigée pour obtenir le maximum d'énergie de projection sur la phase centrale "actuelle". Un contrôle de l'énergie dans les trois phases

est effectué pour suivre la phase du signal chirp reçu. Cela se passe au terme de la phase de synchronisation ou juste avant ou également pendant la phase de modulation et démodulation des signaux.

[0057] Bien entendu, il est tout à fait convenable de concevoir un émetteur-récepteur pour la transmission d'un signal chirp à modulation de fréquence et pour la réception d'un autre signal chirp. Chaque émetteur-récepteur peut opérer selon les première et seconde variantes du procédé de communication mentionnées ci-dessus.

[0058] A partir de la description qui vient d'être faite, plusieurs variantes du procédé et système de communication peuvent être conçues par l'homme du métier sans sortir du cadre de l'invention définie par les revendications. La modulation des données peut être effectuée pour chaque état logique selon la durée de la période du signal chirp plutôt que sur chaque demi-période. La pente positive de variation de fréquence du signal chirp peut être plus grande ou plus petite que la pente négative en valeurs absolues de variation de fréquence du signal chirp. Le codage des données peut être prévu avec des pentes fréquentielles asymétriques dans chaque période de variation de fréquence du signal chirp. Il peut être prévu pour la modulation des données d'effectuer une modulation d'amplitude dans le signal chirp transmis.

Revendications

1. Procédé de communication de signaux à haute sensibilité et à démodulation synchrone dans un système de communication (1), qui comprend au moins un émetteur (2) pour la transmission d'un signal de type chirp pseudo-périodique de période T et au moins un récepteur (3) pour recevoir le signal chirp, l'émetteur comprenant un oscillateur local (21) de l'émetteur pour générer un signal chirp à transmettre et le récepteur comprenant un oscillateur local (34) du récepteur adapté à générer un signal oscillant (So) pour la conversion en fréquence du signal chirp reçu par un mélangeur (33) pour fournir un signal intermédiaire (IF),
le procédé étant **caractérisé en ce qu'il** comprend une phase de synchronisation suivie par une phase de modulation ou démodulation d'un signal de données,
en ce que dans la phase de synchronisation, l'émetteur (2) transmet un signal chirp, qui est composé dans chaque période T de variation linéaire de fréquence, d'une première portion de période avec une pente positive de variation linéaire de fréquence, et d'une seconde portion de période successive avec une pente négative de variation linéaire de fréquence,
en ce que le récepteur (3) reçoit le signal chirp et convertit la fréquence de ce signal chirp dans le mélangeur (33) au moyen du signal oscillant (So) gé-

néré par l'oscillateur local (34) du récepteur afin de produire le signal intermédiaire (IF), la fréquence du signal oscillant étant constante de manière que la variation de fréquence du signal intermédiaire est l'image de la variation de fréquence du signal chirp, **en ce qu'un** signal intermédiaire filtré et échantillonné est fourni à une unité logique (37) du récepteur, qui comprend un ensemble (38) de m paires de blocs de transformée discrète de Fourier DFT (Chirp DFT1; Chirp DFT2) disposées pour un fonctionnement en parallèle et déphasées l'une par rapport à l'autre, où m est un nombre entier plus grand ou égal à 1, un premier bloc de chaque paire étant destiné à l'acquisition en relation à la pente positive de variation de fréquence du signal chirp, alors qu'un second bloc de chaque paire est destiné à l'acquisition en relation à la pente négative de variation de fréquence du signal chirp, et

en ce qu'une unité de traitement (39) de l'unité logique (37) reçoit le résultat de chaque transformée discrète de Fourier des paires de l'ensemble (38) suite à au moins une acquisition du signal chirp, et détermine une erreur de fréquence et/ou une erreur de phase entre l'émetteur et le récepteur sur la base de deux pics détectés par au moins une paire de l'ensemble (38) au-dessus d'un seuil de bruit défini pour synchroniser le récepteur avant la phase de démodulation des données.

2. Procédé de communication de signaux à haute sensibilité et à démodulation synchrone dans un système de communication (1), qui comprend au moins un émetteur (2) pour la transmission d'un signal de type chirp pseudo-périodique de période T et au moins un récepteur (3) pour recevoir le signal chirp, l'émetteur comprenant un oscillateur local (21) de l'émetteur pour générer un signal chirp à transmettre et le récepteur comprenant un oscillateur local (34) du récepteur adapté à générer un signal oscillant (So) pour la conversion en fréquence du signal chirp reçu par un mélangeur (33) pour fournir un signal intermédiaire (IF),
le procédé étant **caractérisé en ce qu'il** comprend une phase de synchronisation suivie par une phase de modulation ou démodulation d'un signal de données,
en ce que dans la phase de synchronisation, l'émetteur (2) transmet un signal chirp, qui est composé dans chaque période T de variation linéaire de fréquence, d'une première portion de période avec une pente positive de variation linéaire de fréquence, et d'une seconde portion de période successive avec une pente négative de variation linéaire de fréquence,
en ce que le récepteur (3) reçoit le signal chirp et convertit la fréquence de ce signal chirp dans le mélangeur (33) au moyen du signal oscillant (So) généré par l'oscillateur local (34) du récepteur afin de

produire le signal intermédiaire (IF), la fréquence du signal oscillant variant de manière similaire à la variation de fréquence du signal chirp,

en ce qu'un signal intermédiaire filtré et échantillonné est fourni à une unité logique (37) du récepteur, qui comprend une paire (38') de blocs de transformée discrète de Fourier DFT (DFT1; DFT2), un premier bloc de la paire étant destiné à l'acquisition en relation à la pente positive de variation de fréquence du signal chirp, alors qu'un second bloc de la paire est destiné à l'acquisition en relation à la pente négative de variation de fréquence du signal chirp, et **en ce qu'**une unité de traitement (39) de l'unité logique (37) reçoit le résultat des transformées discrètes de Fourier des blocs de la paire (38') pour corriger le déphasage du signal oscillant (So) généré par l'oscillateur local (34) après plusieurs acquisitions successives du signal chirp, jusqu'à la détection par la paire de blocs DFT (38') de deux pics au-dessus d'un seuil de bruit défini pour déterminer une erreur de fréquence et/ou une erreur de phase entre l'émetteur et le récepteur pour synchroniser le récepteur avant la phase de démodulation des données.

3. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce que** les première et seconde portions de période de variation de fréquence du signal chirp sont identiques et constituent des première et seconde demi-périodes de la période de variation de fréquence.
4. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce que** la durée de chaque acquisition de données du signal chirp capté par le récepteur (3) est égale à la période T de la variation de fréquence du signal chirp.
5. Procédé selon la revendication 1, **caractérisé en ce que** plusieurs acquisitions successives du signal chirp capté sont effectuées dépendant du nombre m de paires de blocs DFT, pour lequel plus le nombre m de paires de blocs DFT est faible et plus le nombre d'acquisitions successives est grand pour la phase de synchronisation du récepteur, et **en ce que** la temporisation d'acquisition de données du signal chirp capté par le récepteur (3) est constamment déphasée et de durée égale à la période T de la variation de fréquence du signal chirp.
6. Procédé selon la revendication 1, **caractérisé en ce que** les paires de blocs DFT (Chirp DFR1 ; Chirp DFT2) sont déphasées l'une de l'autre dans le temps d'une durée T/m.
7. Procédé selon la revendication 2, **caractérisé en ce que** chaque acquisition de données du signal chirp capté par le récepteur (3) débute à une valeur basse de fréquence ou à une valeur haute de fréquence

de variation de fréquence du signal chirp, et est d'une durée égale à la période T de variation de fréquence du signal chirp.

8. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce qu'**une erreur de fréquence est déterminée dans l'unité de traitement (39) sur la base de la moyenne des deux pics détectés au-dessus du seuil de bruit.
9. Procédé selon la revendication 8, **caractérisé en ce qu'**une erreur de phase est déterminée sur la base de la distance entre un des pics détectés et la moyenne des fréquences des pics détectés.
10. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce qu'**une phase de calcul de l'erreur de phase et de l'erreur de calcul débute au terme d'une phase d'acquisition et avant le début d'une acquisition successive.
11. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce qu'**au terme de la phase de synchronisation, l'émetteur (2) transmet un signal chirp à codage des données, le codage étant réalisé dans chaque période de variation de fréquence en additionnant un offset de fréquence pour définir un état logique "1" ou en soustrayant un offset de fréquence pour définir un état logique "0".
12. Procédé selon la revendication 3, **caractérisé en ce qu'**au terme de la phase de synchronisation, l'émetteur (2) transmet un signal chirp à codage des données, le codage étant réalisé dans chaque demi-période de la période de variation de fréquence en additionnant un offset de fréquence pour définir un état logique "1" ou en soustrayant un offset de fréquence pour définir un état logique "0".
13. Procédé selon l'une des revendications 1 et 2, **caractérisé en ce qu'**au terme de la phase de synchronisation, l'émetteur (2) transmet un signal chirp à codage des données avec des pentes fréquentielles asymétriques dans chaque période de variation de fréquence du signal chirp, un état logique "1" étant défini avec une pente positive de variation de fréquence dans la première portion de période, qui est différente d'une pente négative en valeurs absolues dans la seconde portion de période de variation de fréquence.
14. Procédé selon la revendication 3, **caractérisé en ce qu'**au terme de la phase de synchronisation, l'émetteur (2) transmet un signal chirp à codage des données avec des pentes fréquentielles asymétriques dans chaque demi-période du signal chirp, un état logique "1" étant défini dans une demi-période par une première pente positive de variation de fréquence

ce plus grande qu'une, alors qu'un état logique "0" dans une demi-période du signal chirp est défini par une première pente positive de variation de fréquence plus petite qu'une seconde pente négative de variation de fréquence en valeurs absolues.

15. Système de communication pour la mise en oeuvre du procédé de communication selon la revendication 1,

caractérisé en ce qu'il comprend au moins un émetteur (2) pour la transmission d'un signal de type chirp pseudo-périodique de période T et au moins un récepteur (3) pour recevoir le signal chirp, l'émetteur comprenant un oscillateur local (21) de l'émetteur pour générer un signal chirp à transmettre et le récepteur comprenant un oscillateur local (34) du récepteur adapté à générer un signal oscillant (So) à fréquence constante pour la conversion en fréquence du signal chirp reçu par un mélangeur (33) pour fournir un signal intermédiaire (IF) à variation de fréquence à l'image du signal chirp capté,

en ce qu'il comprend en outre un filtre passe-bas (35) suivi par un échantillonneur (36) cadencé par un signal de cadencement (CK) fourni par l'oscillateur local (34) du récepteur,

en ce qu'il comprend en outre une unité logique (37), qui comprend un ensemble (38) de m paires de blocs de transformée discrète de Fourier DFT (Chirp DFT1; Chirp DFT2) disposées pour un fonctionnement en parallèle et déphasées l'une par rapport à l'autre, où m est un nombre entier plus grand ou égal à 1, un premier bloc de chaque paire étant destiné à l'acquisition en relation à la pente positive de variation de fréquence du signal chirp, alors qu'un second bloc de chaque paire est destiné à l'acquisition en relation à la pente négative de variation de fréquence du signal chirp, et

en ce que l'unité logique (37) comprend encore une unité de traitement (39) destinée à recevoir le résultat de chaque transformée discrète de Fourier des paires de l'ensemble (38) pour déterminer une erreur de fréquence et/ou une erreur de phase entre l'émetteur et le récepteur.

16. Système de communication pour la mise en oeuvre du procédé de communication selon la revendication 2,

caractérisé en ce qu'il comprend au moins un émetteur (2) pour la transmission d'un signal de type chirp pseudo-périodique de période T et au moins un récepteur (3) pour recevoir le signal chirp, l'émetteur comprenant un oscillateur local (21) de l'émetteur pour générer un signal chirp à transmettre et le récepteur comprenant un oscillateur local (34) du récepteur adapté à générer un signal oscillant (So) à fréquence constante pour la conversion en fréquence du signal chirp reçu par un mélangeur (33) pour fournir un signal intermédiaire (IF) à variation de fré-

quence à l'image du signal chirp capté,

en ce qu'il comprend en outre un filtre passe-bas (35) suivi par un échantillonneur (36) cadencé par un signal de cadencement (CK) fourni par l'oscillateur local (34) du récepteur,

en ce qu'il comprend en outre une unité logique (37), qui comprend une paire (38') de blocs de transformée discrète de Fourier DFT (DFT1; DFT2), un premier bloc de la paire étant destiné à l'acquisition en relation à la pente positive de variation de fréquence du signal chirp, alors qu'un second bloc de la paire est destiné à l'acquisition en relation à la pente négative de variation de fréquence du signal chirp, et **en ce que** l'unité logique (37) comprend encore une unité de traitement (39) destinée à recevoir le résultat des transformées discrètes de Fourier des blocs de la paire (38') pour corriger le déphasage du signal oscillant (So) généré par l'oscillateur local (34) pour déterminer une erreur de fréquence et/ou une erreur de phase entre l'émetteur et le récepteur.

Fig. 1

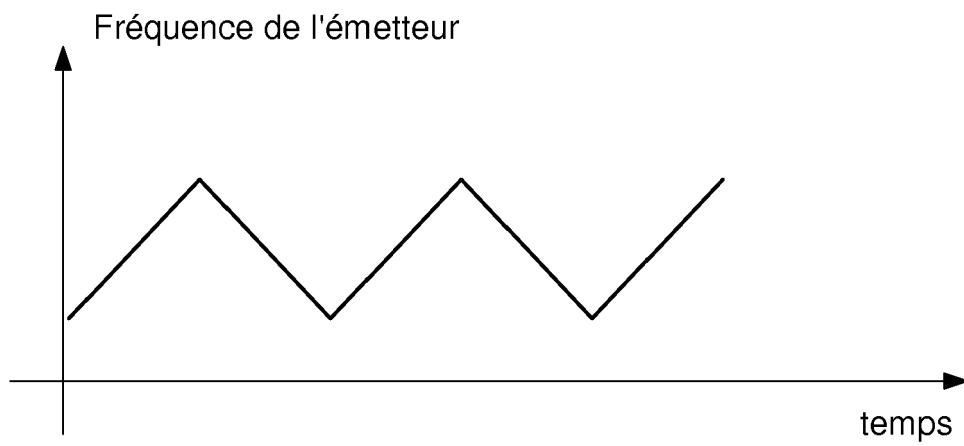
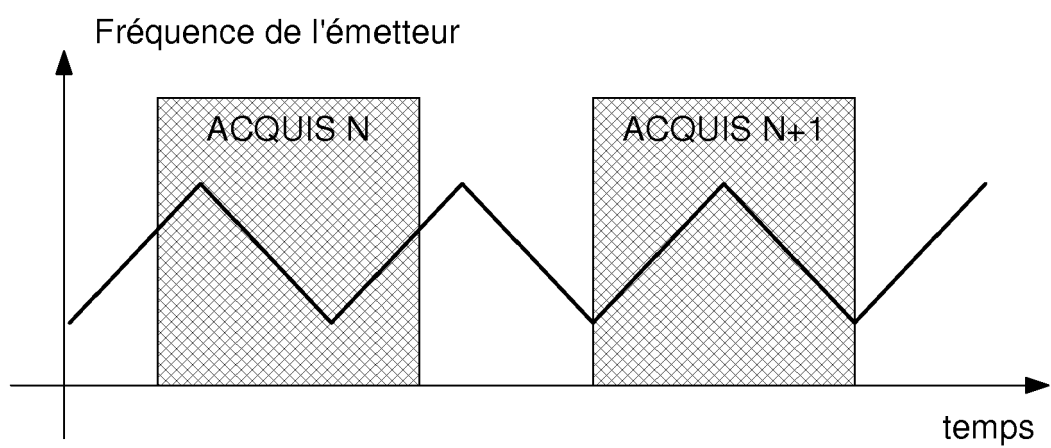


Fig. 2



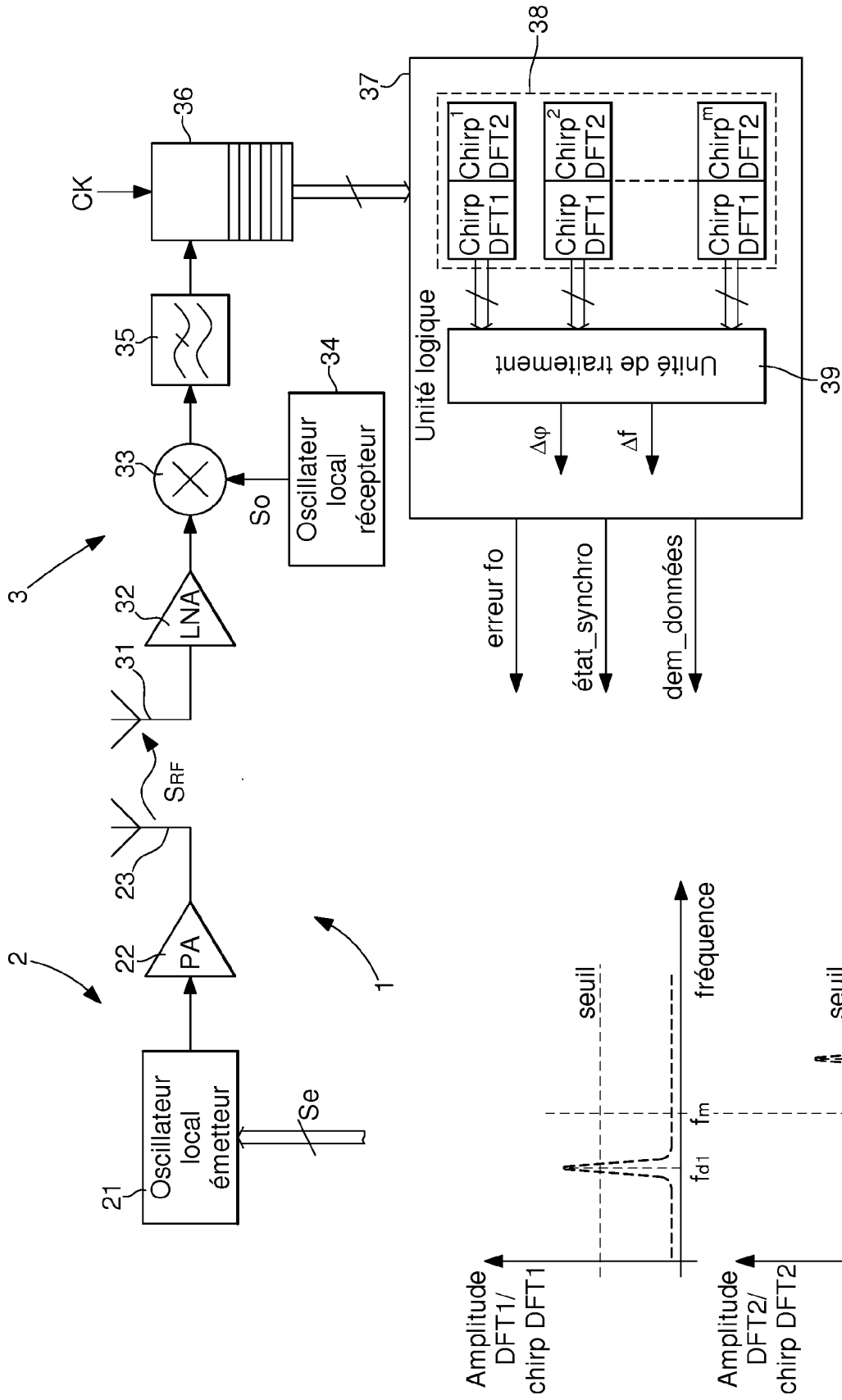


Fig. 3

Fig. 4

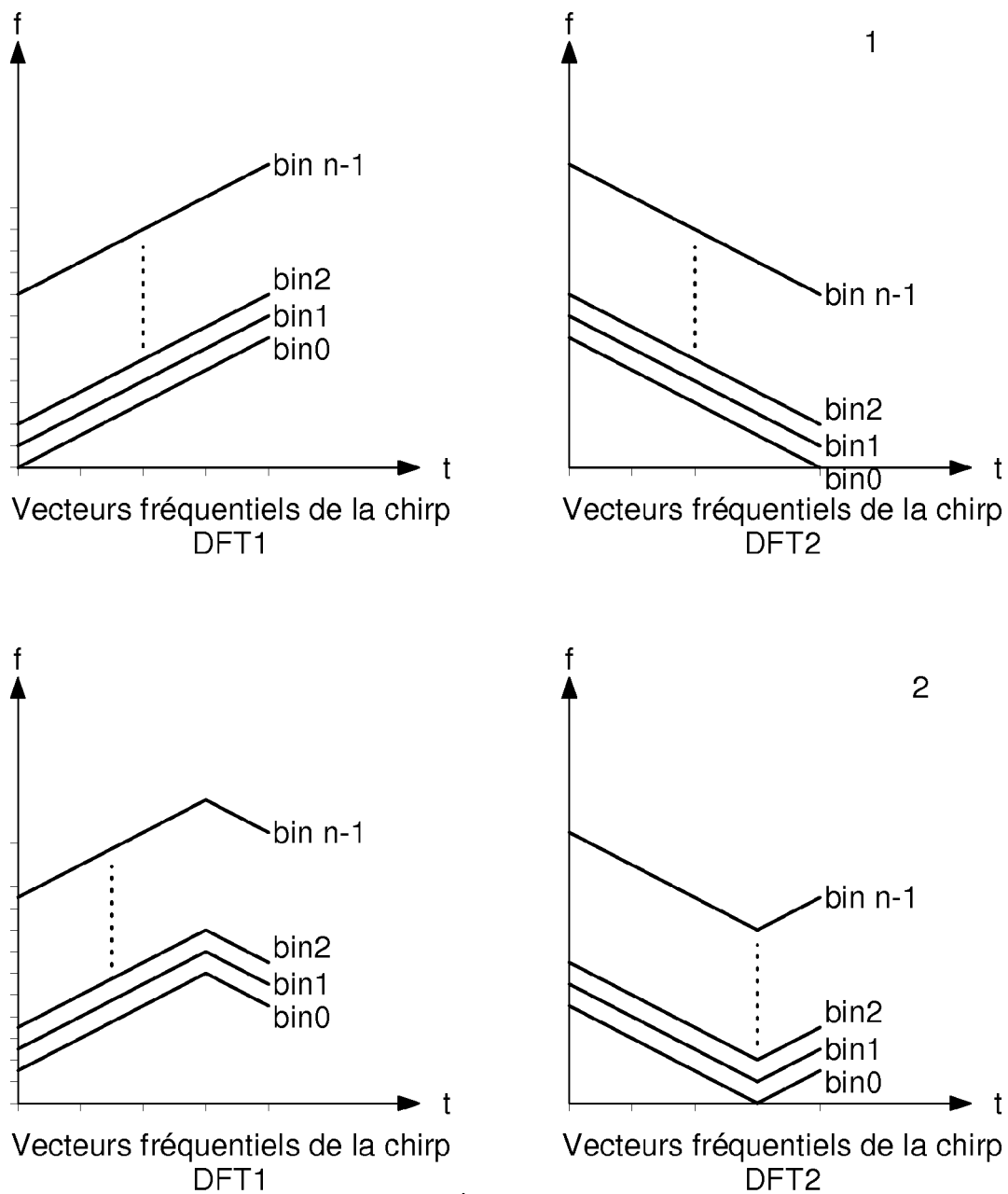


Fig. 5

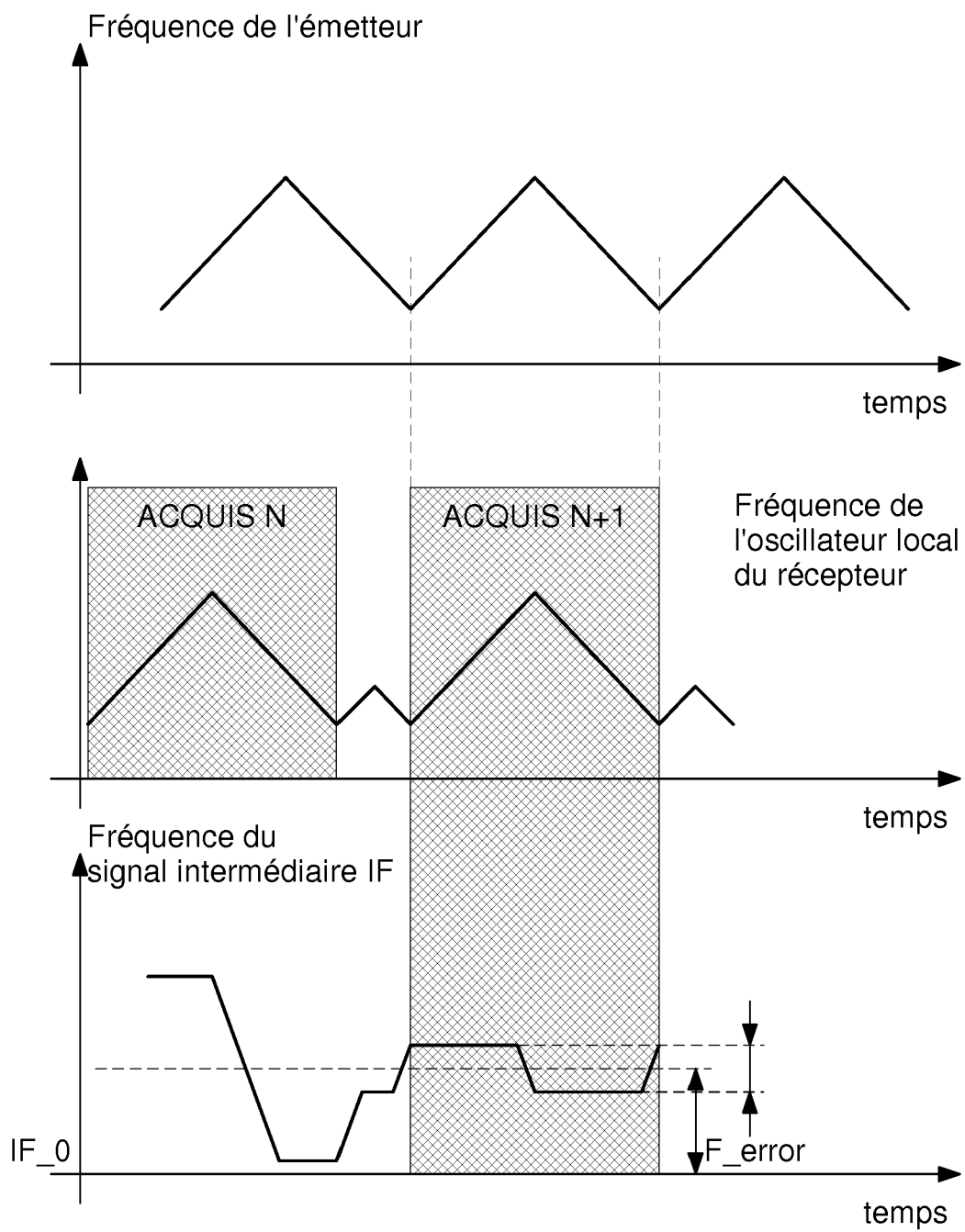


Fig. 6

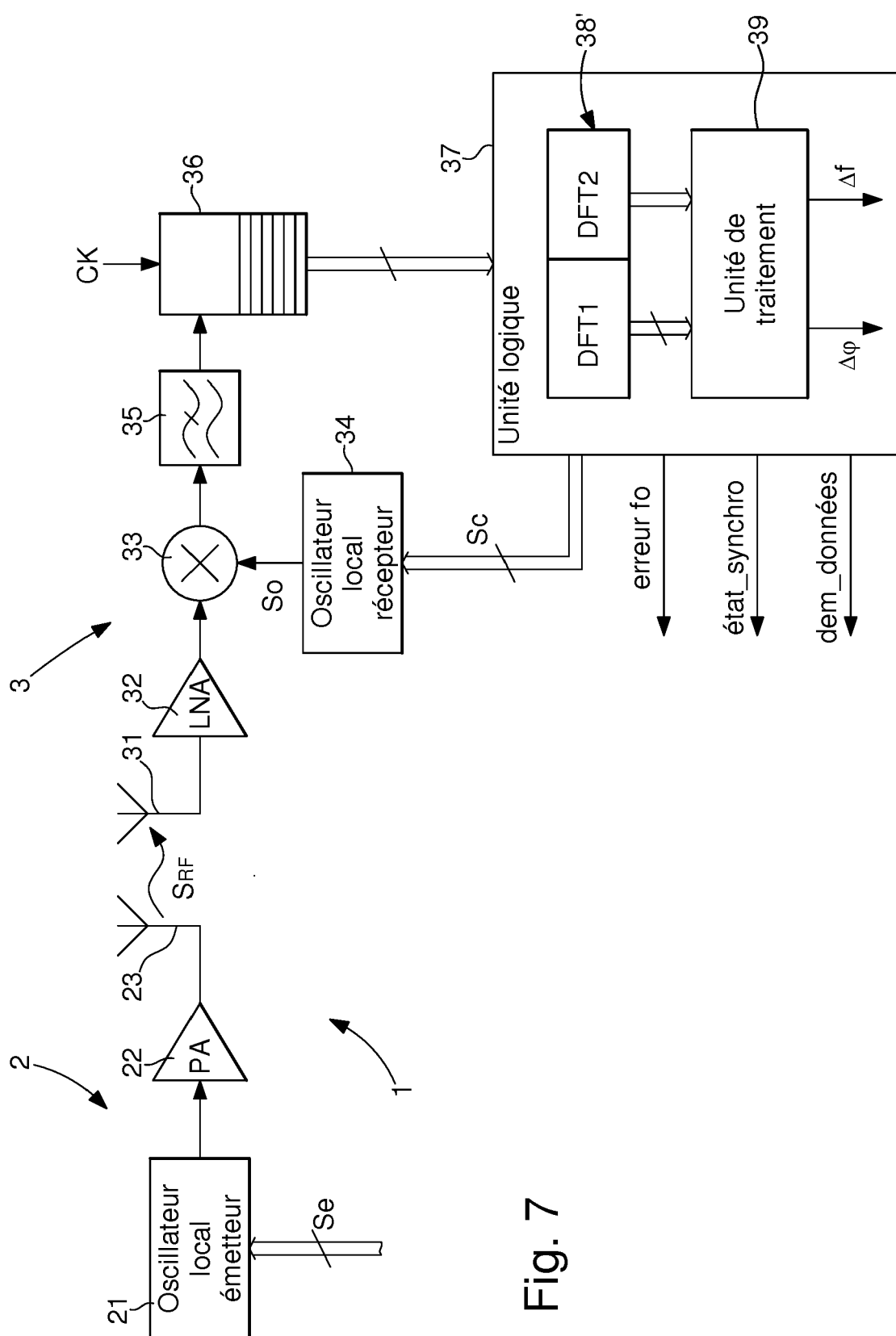


Fig. 7

Fig. 8

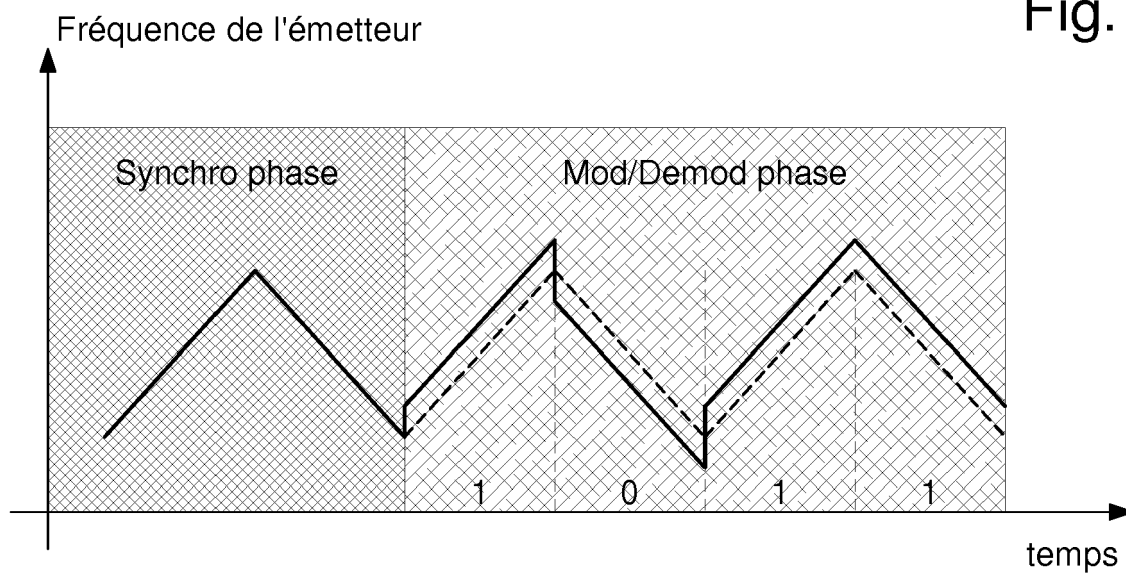
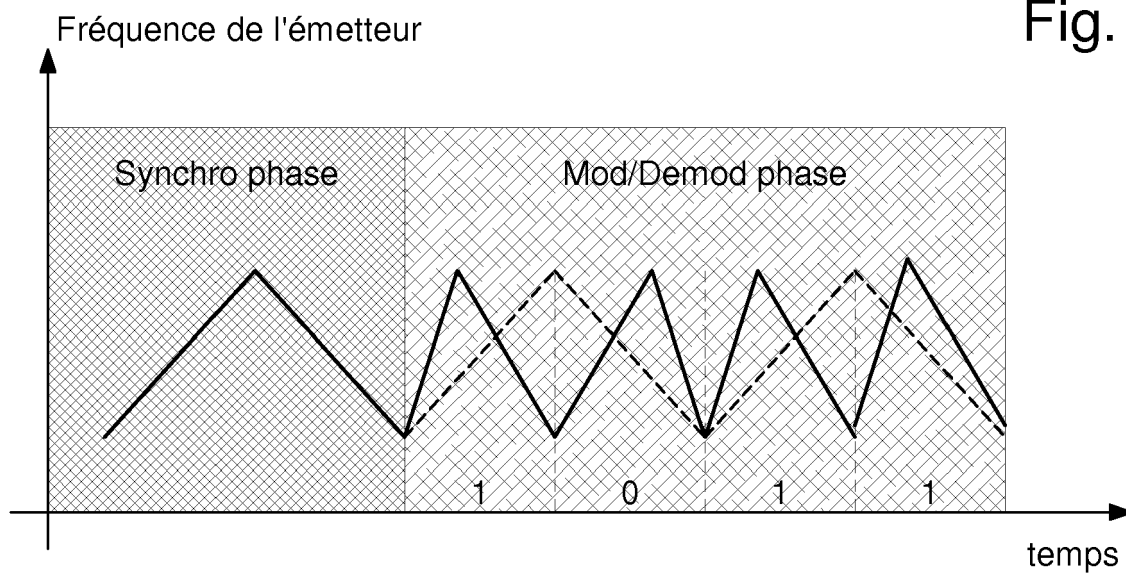


Fig. 9





RAPPORT DE RECHERCHE EUROPEENNE

Numéro de la demande

EP 16 16 8392

5

10

15

20

25

30

35

40

45

50

55

| DOCUMENTS CONSIDERES COMME PERTINENTS | | | |
|--|---|---|--|
| Catégorie | Citation du document avec indication, en cas de besoin, des parties pertinentes | Revendication concernée | CLASSEMENT DE LA DEMANDE (IPC) |
| A | US 2013/129026 A1 (PETERSEN JAMES L [CA]) 23 mai 2013 (2013-05-23) * abrégé * * alinéa [0022] - alinéa [0023] * * alinéa [0033] - alinéa [0039] * | 1-16 | INV. G01S11/08 H04L27/10 ADD. H04B1/69 |
| A | CN 102 724 155 B (UNIV HARBIN ENG) 17 septembre 2014 (2014-09-17) * le document en entier * | 1-16 | |
| A | US 4 037 159 A (MARTIN ALBERT R) 19 juillet 1977 (1977-07-19) * le document en entier * | 1-16 | |
| | | | DOMAINES TECHNIQUES RECHERCHES (IPC) |
| | | | G01S H04L H04B |
| Le présent rapport a été établi pour toutes les revendications | | | |
| Lieu de la recherche Munich | | Date d'achèvement de la recherche 17 octobre 2016 | Examineur Ricciardi, Maurizio |
| CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire | | T : théorie ou principe à la base de l'invention E : document de brevet antérieur, mais publié à la date de dépôt ou après cette date D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant | |

EPO FORM 1503 03.82 (P04C02)

**ANNEXE AU RAPPORT DE RECHERCHE EUROPEENNE
RELATIF A LA DEMANDE DE BREVET EUROPEEN NO.**

EP 16 16 8392

5 La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche européenne visé ci-dessus.
Lesdits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du
Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets.

17-10-2016

| Document brevet cité au rapport de recherche | Date de publication | Membre(s) de la famille de brevet(s) | Date de publication |
|---|------------------------|---|------------------------|
| US 2013129026 A1 | 23-05-2013 | CA 2855644 A1 | 30-05-2013 |
| | | US 2013129026 A1 | 23-05-2013 |
| | | US 2014375499 A1 | 25-12-2014 |
| | | WO 2013075231 A1 | 30-05-2013 |
| ----- | | | |
| CN 102724155 B | 17-09-2014 | AUCUN | |
| ----- | | | |
| US 4037159 A | 19-07-1977 | AUCUN | |
| ----- | | | |

EPO FORM P0460

Pour tout renseignement concernant cette annexe : voir Journal Officiel de l'Office européen des brevets, No.12/82

RÉFÉRENCES CITÉES DANS LA DESCRIPTION

Cette liste de références citées par le demandeur vise uniquement à aider le lecteur et ne fait pas partie du document de brevet européen. Même si le plus grand soin a été accordé à sa conception, des erreurs ou des omissions ne peuvent être exclues et l'OEB décline toute responsabilité à cet égard.

Documents brevets cités dans la description

- US 20140064337 A1 [0004]
- EP 2469783 A1 [0036] [0044]